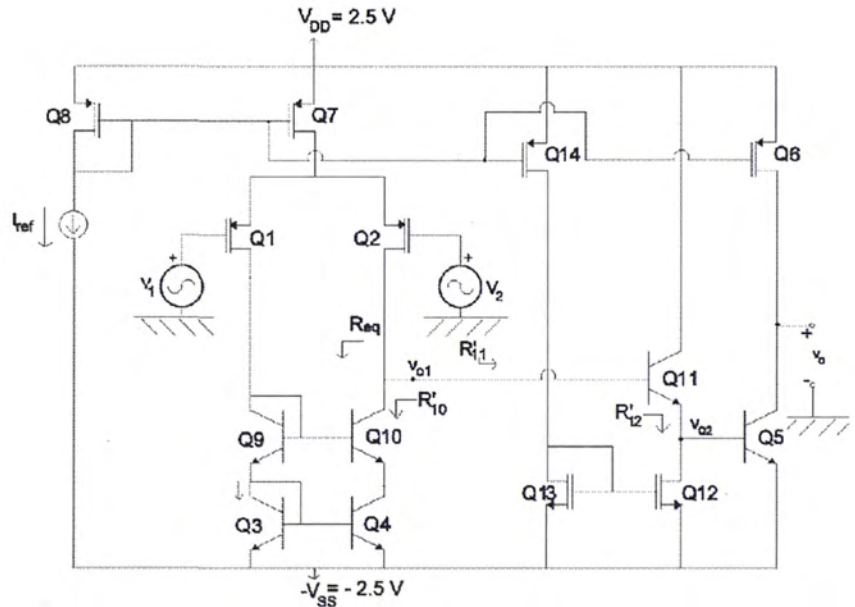


ANTONIO BANDERA RUBIO
MARGARITA RUIZ GARCÍA
EDUARDO CASILARI PÉREZ
CONCEPCIÓN TÉLLEZ LABAO
JUAN MANUEL ROMERO JEREZ
FRANCISCO J. SÁNCHEZ PACHECO

FUNDAMENTOS DE ELECTRÓNICA ANALÓGICA



**ANTONIO BANDERA RUBIO
MARGARITA RUIZ GARCÍA
EDUARDO CASILARI PÉREZ
CONCEPCIÓN TÉLLEZ LABAO
JUAN MANUEL ROMERO JEREZ
FRANCISCO J. SÁNCHEZ PACHECO**

**FUNDAMENTOS DE
ELECTRÓNICA ANALÓGICA**

UNIVERSIDAD DE MÁLAGA / MANUALES



UNIVERSIDAD
DE MÁLAGA

Tercera edición, noviembre 2005

© Los autores

© UMA editorial

Bulevar Louis Pasteur, 30 (Campus de Teatinos)

29071 - Málaga

www.uma.es/servicio-publicaciones-y-divulgacion-cientifica

Colección: Manuales

Diseño de la colección: J. M. Mercado

ISBN: 84-7496-978-6

Depósito Legal: MA-1.410/2005

Imprime: Imagraf Impresores, S. A. Tel.: 952 32 85 97



Esta obra está bajo una licencia de Creative Commons Reconocimiento-
NoComercial-SinObraDerivada 4.0 Internacional:

<http://creativecommons.org/licenses/by-nc-nd/4.0/legalcode>

Cualquier parte de esta obra se puede reproducir sin autorización
pero con el reconocimiento y atribución de los autores.

No se puede hacer uso comercial de la obra y no se puede alterar, transformar o
hacer obras derivadas.

Índice general

Índice de Figuras	XIV
Índice de Tablas	XV
Prefacio	XVII
1.- Introducción a los semiconductores	1
1. Características de los semiconductores	2
2. Semiconductores intrínsecos	2
3. Semiconductores extrínsecos	3
4. Fenómenos de generación y recombinación	5
5. Corrientes eléctricas en los semiconductores	6
5.1. Corrientes de arrastre	6
5.2. Corrientes de difusión	6
6. Ecuaciones básicas de los semiconductores	7
6.1. Ecuaciones de continuidad	7
6.2. Ecuación de Poisson	8
2.- La unión P-N. Diodos	9
1. Estudio de la unión P-N	9
1.1. Estudio de la unión P-N abrupta plana en condiciones estáticas	9
1.2. La unión P-N en régimen dinámico	11
2. El diodo: dispositivo basado en la unión P-N	12
2.1. El diodo como elemento de circuito. Gráfica V-I	12
2.2. Zonas de funcionamiento del diodo	13
2.3. Análisis de circuitos con diodos	14
2.3.1. Método Gráfico. Rectas de carga	15
2.3.2. Método Iterativo	15

3.	Modelado del diodo	16
3.1.	El diodo ideal	16
3.2.	Modelo con caída de tensión constante	16
3.3.	Modelo simplificado	17
3.4.	Modelo pequeña señal	17
4.	El diodo zéner	18
4.1.	Diseño de un regulador zéner	19
5.	Aplicaciones del diodo como elemento de circuito	21
5.1.	Rectificadores	21
5.1.1.	Rectificador de media onda	22
5.1.2.	Rectificador de onda completa	23
5.1.3.	Rectificador en puente	25
6.	Problemas resueltos	26
6.1.	Estudio del diodo	26
6.2.	Análisis de circuitos con diodos zéner	29
6.3.	Análisis de circuitos con diodos	35
3.-	El transistor bipolar	45
1.	Estructura física del transistor bipolar	46
1.1.	Zonas de funcionamiento	47
2.	El transistor bipolar en modo activo	47
2.1.	Comportamiento eléctrico del transistor	47
2.2.	Configuraciones del transistor bipolar	49
2.3.	Ganancia de corriente	51
3.	El transistor bipolar en modo corte-saturación	52
4.	Representación gráfica de las características del transistor	54
5.	El transistor bipolar como amplificador	55
5.1.	Análisis en continua. Polarización de transistores bipolares	57
5.1.1.	Polarización de Emisor. Fuente única de potencia	58
5.1.2.	Polarización con dos fuentes de alimentación .	59
5.1.3.	Polarización usando Realimentación Negativa por Base	60
5.2.	Análisis en alterna	60
5.2.1.	Modelo híbrido en π	64
5.2.2.	Modelo en T	65
5.2.3.	Influencia del efecto Early en el modelo híbrido en π	66
6.	Rectas de carga en alterna y continua	66
6.1.	Limitaciones de corte y saturación	68
7.	Problemas resueltos	69

7.1.	Modos de corte/saturación	69
7.2.	Rectas de carga	71
4.-	Transistor de efecto campo (JFET)	75
1.	Principios de funcionamiento	75
2.	Características estáticas del JFET	78
3.	El transistor JFET en modo corte-triodo	82
4.	El transistor JFET como amplificador	83
4.1.	Análisis en continua. Polarización de transistores JFET	84
4.1.1.	Polarización fija	84
4.1.2.	Autopolarización	85
4.1.3.	Combinación polarización fija - autopolarización	86
4.2.	Modelo del JFET en pequeña señal	87
5.	Amplificación mediante JFET: margen dinámico	91
6.	Ejemplo de análisis de un amplificador	96
5.-	Transistor MOSFET	103
1.	Introducción	103
2.	Tipos de transistores MOSFET	103
3.	MOSFET de deplexión canal n	104
3.1.	Estructura y funcionamiento	104
3.1.1.	Funcionamiento aplicando una tensión drenador- fuente, V_{DS}	106
3.2.	Características tensión-corriente	106
4.	MOSFET de deplexión de canal p	107
5.	MOSFET de acumulación de canal n	108
5.1.	Estructura y funcionamiento	108
5.1.1.	Funcionamiento sin tensión de puerta	109
5.1.2.	Aplicación de una tensión de puerta	109
5.1.3.	Aplicación de una tensión entre drenador y fuente, V_{DS}	110
5.2.	Características tensión-corriente	111
6.	MOSFET de acumulación de canal p	113
7.	Polarización del MOSFET de acumulación	114
8.	Modelo equivalente en pequeña señal del MOSFET de acumu- lación	117
9.	Efecto cuerpo	117
10.	Problemas resueltos	118

6.- Etapas básicas de amplificación	127
1. Modelado del amplificador	128
1.1. Definición de cuadripolo	128
1.2. Evaluación de las características del amplificador	129
2. Configuraciones del amplificador	131
2.1. Configuraciones básicas del transistor bipolar como amplificador	131
2.1.1. Emisor común	131
2.1.2. Emisor común con resistencia de emisor	136
2.1.3. Base común	141
2.1.4. Colector común	143
2.2. Configuraciones básicas del transistor JFET como amplificador	145
2.2.1. Fuente común	146
2.2.2. Fuente común con resistencia de fuente	148
2.2.3. Drenador común	151
2.3. Configuraciones básicas del transistor MOSFET como amplificador	152
2.3.1. Fuente común	153
2.3.2. Puerta común	154
2.3.3. Drenador común	155
3. Problemas resueltos	155
7.- Amplificador diferencial	173
1. El amplificador diferencial bipolar	173
1.1. Descripción cualitativa	174
1.2. Análisis del amplificador diferencial en gran señal	176
1.3. Análisis en pequeña señal. Ganancia del amplificador diferencial	179
1.4. Modos de funcionamiento	180
1.4.1. Entrada diferencial	181
1.4.2. Entrada asimétrica	184
1.4.3. Entrada en modo común	188
1.5. Rechazo al modo común	189
1.5.1. Salida diferencial	190
1.5.2. Salida asimétrica	190
1.6. Impedancia de entrada del amplificador	190
1.6.1. Entrada diferencial	191
1.6.2. Entrada asimétrica	191
1.6.3. Entrada común	192

1.7.	Efectos de segundo orden	193
1.7.1.	Tensión de offset de entrada	193
1.7.2.	Corriente de entrada de offset	195
1.7.3.	Rango de entrada en modo común	196
1.8.	Ejercicio del diferencial	196
2.	Fuentes de corriente	201
2.1.	Fuente de corriente básica con un transistor bipolar	202
2.2.	Espejo de corriente	204
2.2.1.	Fuente de corriente Wilson	208
2.2.2.	Fuente de corriente Widlar	210
3.	Amplificador diferencial con cargas activas	211
4.	Amplificador diferencial con JFET	214
4.1.	Rango en modo común	216
4.2.	Análisis en pequeña señal	216
5.	Amplificador diferencial con MOSFET	219
6.	Espejos de corriente con transistores MOS	222
6.1.	Fuente cascode	223
6.2.	Fuente Wilson	224
7.	Cargas activas con MOSFET	225
8.	Ejercicio de amplificador diferencial CMOS	229
9.	El amplificador BiCMOS	239

A.- Teorema de Bartlett 259

Bibliografía 263

Índice de figuras

2.1. La unión P-N abrupta ideal.	10
2.2. La unión P-N en condiciones estáticas: a) Concentración de impurezas; b) concentración de huecos; y c) concentración de electrones.	10
2.3. a) Unión P-N en polarización directa; y b) unión P-N en polarización inversa.	11
2.4. a) Símbolo del diodo de unión P-N; y b) curva I-V del diodo.	12
2.5. a) Circuito diodo-resistencia ; y b) análisis por el método gráfico del circuito a).	14
2.6. Distintos modelados del diodo en directa: a) ideal; b) con caída de tensión constante; y c) simplificado.	16
2.7. Modelo del diodo en pequeña señal.	19
2.8. a) Diodo zéner y su característica I-V; y b) circuito equivalente del diodo zéner.	20
2.9. a) Circuito regulador con diodo zéner; y b) sustitución en a) del zéner por su circuito equivalente.	20
2.10. Circuito generador de tensión continua.	22
2.11. a) Rectificador de media onda; b) circuito equivalente (modelo simplificado); c) función de transferencia; y d) señal de salida.	23
2.12. a) Rectificador de onda completa; b) circuito equivalente (sustituyendo el transformador); c) función de transferencia; y d) señal de salida.	24
2.13. a) Rectificador de onda completa en puente; b) función de transferencia; y c) señal de salida.	25
2.14. a) Circuito planteado por el problema 1; y b) modelo de funcionamiento del diodo.	26
2.15. a) Circuito de continua (problema 1); y b) circuito de alterna (problema 1).	27
2.16. a) Circuito planteado por el problema 2; y b) modelo de funcionamiento del diodo.	28

2.17. Circuito resultante al sustituir el diodo por su circuito equivalente (problema 2).	29
2.18. a) Circuito planteado por el problema 1; y b) modelo a emplear para los diodos zéner.	30
2.19. Solución al problema 1.	31
2.20. Esquema del circuito planteado por el problema 2.	32
2.21. Esquema del circuito planteado por el problema 3.	34
2.22. a) Circuito planteado por el problema 1; y b) forma de la señal de entrada v_i	36
2.23. a) Circuito planteado por el problema 1 (D_1 en inversa); y b) circuito planteado por el problema 1 (D_1 en directa).	37
2.24. a) Circuito planteado por el problema 1 (D_1 en directa y D_2 en inversa); y b) circuito planteado por el problema 1 (D_1 y D_2 en directa).	37
2.25. Solución al problema 1: a) Función de transferencia; y b) salida v_o	37
2.26. Esquema del circuito planteado por el problema 2.	38
2.27. a) Circuito planteado por el problema 2 (D_1 en inversa; D_2 en directa); y b) circuito planteado por el problema 2 (D_1 en directa; D_2 en directa).	39
2.28. a) Circuito planteado por el problema 2 (D_1 en directa; D_2 en inversa); y b) Función de transferencia solución al problema 2.	40
2.29. Esquema del circuito planteado por el problema 3.	41
2.30. a) Función de transferencia (problema 3); y b) salida para $v_i(t)$ senoidal (problema 3).	43
3.1. a) Estructura del transistor bipolar; y b) dopaje y símbolos de los dos tipos de transistores bipolares.	46
3.2. El transistor trabajando en la zona activa.	48
3.3. Configuraciones del transistor bipolar como amplificador.	50
3.4. Circuito que ilustra los modos de corte/saturación.	52
3.5. a) Emisor común; b) curvas características de entrada; y c) curvas características de salida.	55
3.6. a) Circuito; b) recta de carga de entrada; y c) recta de carga de salida.	56
3.7. a) Comportamiento de I_B al variar la tensión de entrada; y b) variaciones de i_C y v_{CE}	57
3.8. a) Valor de pico negativo de v_{CE} limitado por la zona de saturación; y b) valor de pico positivo de v_{CE} limitado por la zona de corte.	58

3.9. a-b) Esquema de la polarización de Emisor.	59
3.10. Esquema de la polarización con dos fuentes de alimentación. . .	60
3.11. Esquema de la polarización usando Realimentación negativa por Base.	61
3.12. Circuito ejemplo para el análisis en alterna.	61
3.13. Significado físico de la transconductancia.	62
3.14. Análisis de un circuito con transistor bipolar.	64
3.15. Circuito equivalente del transistor bipolar: modelo híbrido en π	65
3.16. Circuito equivalente del transistor bipolar: modelo en T.	65
3.17. Modelo híbrido en π del transistor bipolar incluyendo el efecto Early.	66
3.18. a) Circuito ejemplo para el estudio de las rectas de carga; y b) circuito equivalente de alterna.	67
3.19. Rectas de carga de continua y alterna.	68
3.20. a) Circuito problema 1; y b) conexión del generador de onda. . .	69
3.21. Circuito problema 1.	72
3.22. a) Circuito de continua; y b) recta de carga de continua.	72
3.23. a) Circuito de alterna; y b) recta de carga de alterna.	74
4.1. Esquema físico del JFET de canal N. Símbolos de los JFET de canal n y canal p.	76
4.2. a) Polarización del JFET canal n; y b) comportamiento del JFET como una resistencia.	77
4.3. a) Estrangulamiento no uniforme del canal; y b) curvas características del JFET canal n.	78
4.4. a) Curvas características del JFET canal n; y b) curvas características del JFET canal p.	79
4.5. a) Relación $i_D - v_{GS}$ para un JFET canal n; y b) modelo equivalente de gran señal para el JFET canal n en la región activa. . .	80
4.6. a) Curvas $i_D - v_{DS}$ del JFET canal n donde se refleja la dependencia de i_D con v_{DS} ; y b) modelo de gran señal equivalente del JFET canal n.	81
4.7. Caracterización del JFET canal p: a) Curvas de salida $i_D - v_{SD}$; y b) curvas de entrada $i_D - v_{SG}$	82
4.8. Circuito que muestra el comportamiento del JFET como conmutador.	83
4.9. a) Circuito de polarización fija; y b) curvas de entrada de dos JFETs y recta de carga del circuito de polarización.	84
4.10. a) Circuito con JFET autopolarizado; y b) curvas de entrada de dos JFETs y recta de carga del circuito de polarización. . .	85

4.11. a) Circuitos de polarización combinada; y b) curvas de entrada de dos JFETs y recta de carga del circuito de polarización.	86
4.12. Pequeña señal y polarización en un transistor JFET	88
4.13. Circuito en pequeña señal a frecuencias medias y bajas de un transistor JFET ideal	90
4.14. Circuito en pequeña señal a frecuencias medias y bajas de un transistor JFET real	91
4.15. Variación de la corriente de drenador ante cambios de la tensión de puerta (concepto de transconductancia)	92
4.16. Amplificación de la tensión de puerta en la tensión de drenador	93
4.17. Relación entre las variaciones v_{ds} e i_{ds} : Circuito en alterna	95
4.18. Ejemplo de amplificador con JFET	96
4.19. Circuito de polarización del amplificador JFET	97
4.20. Circuito en pequeña señal (sin aplicar el modelo del transistor) del amplificador JFET	99
4.21. Rectas de carga en alterna y continua y margen dinámico del amplificador JFET	100
4.22. Circuito en pequeña señal tras aplicar el modelo del transistor .	100
4.23. Tensiones de salida del amplificador para las diferentes excitaciones de entrada (casos a y b)	101
5.1. Tipos de transistores MOSFET.	104
5.2. Configuración MOSFET de empobrecimiento de canal n.	105
5.3. Configuración MOSFET de empobrecimiento de canal n y tensión V_{DS} no nula.	106
5.4. MOSFET de depleción canal n: Gráficas de I_D para distintos valores de V_{GS} y V_{DS}	107
5.5. MOSFET de depleción canal p: Gráficas de I_D para distintos valores de V_{GS} y V_{DS}	108
5.6. Estructura de un transistor MOSFET canal n de acumulación.	109
5.7. Configuración transistor MOSFET canal n de acumulación sin tensión de puerta.	109
5.8. Configuración transistor MOSFET canal n de acumulación con tensión de puerta.	110
5.9. Configuración transistor MOSFET canal n de acumulación con tensión entre puerta y fuente (V_{GS}) y entre drenador y fuente (V_{DS}).	111
5.10. Gráficas de I_D para distintos valores de V_{GS} y V_{DS}	112
5.11. Gráfica V_{DS}/I_D del MOSFET en la zona lineal.	113
5.12. Polarización del MOSFET de acumulación.	115

5.13. Gráfica V_{GS}/I_D para distintos transistores MOSFET. 115

5.14. Gráfica V_{GS}/I_D para distintos transistores MOSFET (polarización con R_S). 116

5.15. a) Modelo equivalente en pequeña señal del MOSFET de acumulación; y b) modelo equivalente en pequeña señal del MOSFET de acumulación sin resistencia r_o 118

5.16. MOSFET de acumulación canal n. 119

5.17. Circuito de continua (problema 1). 119

5.18. Circuito de pequeña señal (problema 1). 120

5.19. Amplificador MOSFET 121

5.20. Circuito de continua del amplificador MOSFET (primera etapa) 121

5.21. Circuito de continua del amplificador MOSFET (segunda etapa) 122

5.22. Circuito equivalente de pequeña señal del amplificador MOSFET 123

5.23. Amplificador MOSFET (problema 3) 124

5.24. Amplificador MOSFET-Bipolar 125

6.1. Empleo del amplificador: a) circuito sin amplificador; y b) circuito con etapa de amplificación. 128

6.2. Posibles estructuras del cuadripolo-amplificador: a) con ganancia en tensión; y b) con ganancia en corriente. 129

6.3. Cálculo de las resistencias de entrada y salida. 130

6.4. Etapa básica con transistor bipolar. 132

6.5. a) Configuración de emisor común con transistor bipolar, y b) circuito equivalente de alterna. 132

6.6. Circuito equivalente de emisor común con transistor bipolar. . . 133

6.7. a) Configuración de emisor común con transistor bipolar y resistencia de emisor, y b) circuito equivalente de alterna. 136

6.8. Cálculo de la resistencia de salida en la configuración de emisor común con transistor bipolar y resistencia de emisor. 138

6.9. Configuración de emisor común con transistor bipolar y resistencia de emisor: a) Cálculo de la ganancia en tensión; y b) cálculo de la ganancia en corriente. 140

6.10. a) Configuración de base común con transistor bipolar, y b) circuito equivalente de alterna. 141

6.11. a) Configuración de colector común con transistor bipolar, y b) circuito equivalente de alterna. 144

6.12. Etapa básica con transistor JFET. 146

6.13. a) Configuración de fuente común con transistor JFET, y b) circuito equivalente de alterna. 147

6.14. Circuito equivalente de fuente común con transistor JFET. . . 148

6.15. a) Configuración de fuente común con transistor JFET y resistencia de fuente, y b) circuito equivalente de alterna.	149
6.16. Configuración de fuente común con transistor JFET y resistencia de fuente para el cálculo de la ganancia en tensión.	150
6.17. a) Configuración de drenador común con transistor JFET, y b) circuito equivalente de alterna.	151
6.18. Etapa básica con transistor MOSFET.	153
6.19. a) Configuración de fuente común con transistor MOSFET, y b) circuito equivalente de alterna.	154
6.20. a) Configuración de puerta común con transistor MOSFET, y b) circuito equivalente de alterna.	155
6.21. a) Configuración de drenador común con transistor MOSFET, y b) circuito equivalente de alterna.	156
6.22. Amplificador multietapa (problema 1).	156
6.23. Amplificador multietapa (problema 1): Estudio en continua. . .	157
6.24. Amplificador multietapa (problema 1): Estudio en alterna. . .	159
6.25. Amplificador multietapa (problema 1): Cálculo de R_G y R_L . . .	159
6.26. Amplificador multietapa (problema 2).	161
6.27. Amplificador multietapa (problema 2): circuito de continua. . .	162
6.28. Amplificador multietapa (problema 2): circuito de pequeña señal. .	163
6.29. Amplificador multietapa (problema 3).	164
6.30. Amplificador multietapa (problema 3): circuito de continua. . .	165
6.31. Amplificador multietapa (problema 3): circuito de pequeña señal. .	167
6.32. Amplificador multietapa (problema 4).	168
6.33. Características de los transistores (problema 4).	169
6.34. Circuito de continua (problema 4).	170
6.35. Circuito de pequeña señal (problema 4).	172
7.1. Estructura básica del circuito amplificador diferencial con transistores bipolares	174
7.2. Funcionamiento en modo común en continua del amplificador diferencial	176
7.3. Funcionamiento en modo diferencial en continua del amplificador diferencial	177
7.4. Representación gráfica de las corrientes de colector	179
7.5. Circuito equivalente de pequeña señal	180
7.6. Amplificador diferencial con entradas genéricas	181
7.7. Amplificador diferencial con entrada diferencial	182
7.8. Aplicación del teorema de Bartlett al amplificador diferencial con entrada diferencial	183

7.9. Amplificador diferencial con resistencia de carga 184

7.10. Amplificador de un transistor con resistencia de emisor 185

7.11. Amplificador diferencial con entrada asimétrica 186

7.12. Entradas en modo común del amplificador diferencial 188

7.13. Circuito equivalente en pequeña señal para entrada en modo común 189

7.14. Impedancia de entrada del amplificador diferencial con entrada diferencial 192

7.15. Impedancia de entrada del amplificador diferencial con entrada asimétrica 193

7.16. Impedancia de entrada del amplificador diferencial con entrada común 194

7.17. Tensión de offset de entrada del amplificador diferencial 195

7.18. Amplificador diferencial 197

7.19. Amplificador diferencial 201

7.20. Fuente de corriente básica construida con un transistor bipolar 202

7.21. Circuito en pequeña señal de la fuente de corriente básica construida con un transistor 203

7.22. Espejo de corriente básico para polarizar una etapa 205

7.23. Espejo de corriente básico para polarizar N etapas 207

7.24. Espejo de corriente Wilson 208

7.25. Espejo de corriente básico modificado con compensación de la corriente de base 209

7.26. Espejo de corriente Widlar 210

7.27. Amplificador diferencial básico con cargas activas 212

7.28. Circuito en pequeña señal del diferencial básico con cargas activas (circuito tras aplicar Barttlet) 213

7.29. Amplificador diferencial básico con transistores JFET 214

7.30. Circuito equivalente del amplificador diferencial con eje de simetría para aplicar el teorema de Barttlet 217

7.31. Circuito en pequeña señal del par diferencial con JFET en modo diferencial 218

7.32. Circuito en pequeña señal del par diferencial con JFET en modo común 219

7.33. Amplificador diferencial básico con transistores MOSFET 220

7.34. Evolución de las corrientes normalizadas i_{D_1} e i_{D_2} en función de la tensión diferencial 221

7.35. Espejo de corriente básico con transistores MOS 222

7.36. Fuente cascode con transistores MOS 224

7.37. Fuente Wilson con transistores MOS	225
7.38. Fuente Wilson modificada	226
7.39. Amplificador diferencial MOS con cargas activas	227
7.40. Circuito en pequeña señal para calcular la resistencia equivalente de la cargas activa	227
7.41. Circuito en pequeña señal del diferencial MOS con cargas activas (tras aplicar Barttlet)	228
7.42. Circuito amplificador CMOS	229
7.43. Circuito en pequeña señal del amplificador tras aplicar Barttlet en modo diferencial	236
7.44. Circuito en pequeña señal para Q_1 y Q_2 tras aplicar Barttlet en modo común	238
7.45. Circuito en pequeña señal del amplificador tras aplicar Barttlet en modo común	239
7.46. Amplificador diferencial BiCMOS	240
7.47. Circuito equivalente en pequeña señal del diferencial BiCMOS en modo diferencial	245
7.48. Circuito equivalente en pequeña señal del diferencial BiCMOS en modo común	247
7.49. Amplificador operacional BiCMOS	249
7.50. Circuito en pequeña señal para el cálculo de la resistencia equivalente de salida de la carga cascode	254
A.1. Red simétrica	259
A.2. Subredes con entradas en modo común	260
A.3. Subredes con entradas en modo diferencial	260
A.4. Ejemplo de circuito simétrico	261

Índice de cuadros

3.1. Modos de operación del transistor	47
7.1. Parámetros de pequeña señal de los transistores	199
7.2. Polarización de los transistores del ejercicio del amplificador diferencial CMOS	235
7.3. Parámetros en pequeña señal de los transistores del ejercicio del amplificador diferencial CMOS	235
7.4. Dimensiones $\frac{W}{L}$ de los transistores MOS empleados	250

Prefacio

La Real Academia Española define el término "electrónica" como "la ciencia que estudia los dispositivos basados en el movimiento de electrones libres en el vacío, gases o semiconductores, cuando dichos electrones están sometidos a la acción de los campos electromagnéticos". En el caso de un sistema de telecomunicación, este movimiento de los electrones se asocia a una señal variable que contiene una información que se desea procesar de manera electrónica mediante dichos dispositivos.

La información que viaja en un sistema electrónico puede representarse o codificarse de dos modos: analógico y digital. En el modo analógico, las señales eléctricas (por ejemplo, la tensión en un nodo o la corriente que circula por una rama) toman valores proporcionales (similares o "análogos", de ahí el término) al de la señal que representan y que se desea procesar (por ejemplo, la temperatura de una habitación o el desplazamiento de un móvil con respecto a un punto). En el modo digital, los infinitos valores que en principio puede tomar la información a representar son agrupados en un número finito de códigos binarios. Así, en función del valor instantáneo que presente la información, la señal electrónica se asociará a un código determinado. Este código está formado por una serie de "ceros" y "unos" lógicos, los cuales se asocian a cierto estado de los dispositivos (corte o conducción, por ejemplo).

A pesar de las ventajas que ofrece la digitalización (mayor robustez ante errores, posibilidad de aplicar técnicas de procesamiento digital, etc.) la electrónica analógica sigue teniendo su marco de aplicación. Pensemos, entre otras cosas, que el mundo que nos rodea no es digital y nuestra comunicación con él siempre será analógica (a través, por ejemplo, de sensores o actuadores). Así, la electrónica analógica es una base fundamental en la formación de un Ingeniero Técnico de Telecomunicación. En este libro presentamos los fundamentos de electrónica analógica necesarios para cualquier alumno de primer curso de Ingeniería Técnica de Telecomunicación e Ingeniería Técnica Industrial. Con el objeto de ofrecer una guía global con unos contenidos y un nivel similares a

los que cursarán los alumnos, las lecciones de este libro han sido diseñadas de acuerdo con los temarios de las asignaturas de Electrónica Analógica que se imparten en estas titulaciones en la Universidad de Málaga.

Dado la importancia que actualmente poseen los dispositivos semiconductores en relación con otros elementos de control de corriente (como las válvulas de vacío), el primer tema describe someramente los aspectos básicos de la física del estado sólido (sobre la que se fundamenta el comportamiento de los materiales semiconductores). En esta misma línea, los temas del 2 al 5 se dedican monográficamente a los cuatro dispositivos semiconductores genéricos más comúnmente usados en circuitos electrónicos hoy por hoy: el diodo y los transistores bipolares, JFET y MOSFET.

Finalmente, los capítulos 6 y 7 se destinan a describir el funcionamiento de estructuras analógicas fundamentales formadas a partir de estos dispositivos: las etapas básicas de ganancia y los amplificadores multietapa en el tema 6, y los amplificadores diferenciales en el 7.

Para ejemplificar la teoría, se ha procurado que todos los temas y apartados principales del libro concluyan con una serie de problemas propuestos y resueltos con detalle.

Por otra parte, los autores de este libro consideramos indispensable la colaboración de los alumnos a la hora del rendimiento que estos puedan obtener de su lectura. Por ello, siempre agradeceremos cualquier consejo o sugerencia que pueda mejorar futuras ediciones, en las que es nuestra intención incluir nuevas materias como la respuesta en frecuencia o el uso de herramientas de simulación de circuitos analógicos como PSPICE.

Queremos, asimismo, reconocer desde estas líneas el apoyo mostrado por el Departamento de Tecnología Electrónica, en cuyo seno se ha desarrollado y redactado este libro.

Los Autores.

1

Introducción a los semiconductores

En 1913, Bohr elaboró un modelo para el átomo de hidrógeno en el que se aceptaban unos postulados de acuerdo con las ideas cuánticas de Planck y Einstein. Estos postulados se pueden resumir en los siguientes puntos:

- El electrón se mueve alrededor del núcleo en órbitas circulares, pero no todas las órbitas son posibles, y en aquellas que lo son (estados estacionarios), el electrón, a pesar de estar acelerado, no emite energía electromagnética.
- Las órbitas posibles son aquellas para las cuales la acción del electrón es múltiplo entero del cuanto de acción (h) o constante de Planck.
- Cuando el electrón pasa de un estado estacionario (órbita posible) a otro, en el que su energía es menor, el exceso de energía se emite en forma de radiación electromagnética. El electrón no acepta energía del exterior más que en las cantidades que le permiten, o bien pasar de un estado estacionario a otro, o bien desligarse completamente del átomo.

En un sólido, el número de átomos es enorme, y se puede considerar que los orbitales o niveles de energía constituyen bandas continuas. Estas bandas pueden estar separadas por intervalos en los que no puede situarse ningún electrón, o solapadas, permitiendo que existan transiciones fáciles de electrones entre bandas.

La banda de energía que forman los orbitales atómicos de mayor energía es la llamada banda de valencia. Si se consigue suministrar, a un electrón situado

en esta banda, una energía adicional, podrá escapar de ella, desligándose del átomo. Con esta nueva energía, el electrón pasará a una banda superior denominada como banda de conducción. La energía adicional suministrada para conseguir este salto mide la diferencia entre la energía más alta de la banda de valencia (E_V) y la más baja de la banda de conducción (E_C).

En función de la distribución de estas dos bandas energéticas, existen tres tipos de sólidos. En los denominados conductores, las bandas de conducción y valencia prácticamente se solapan. Por otro lado, en los aislantes, la energía de salto entre bandas es muy elevada. Los materiales semiconductores constituyen un grupo intermedio entre conductores y aislantes.

1. Características de los semiconductores

- La energía de salto (E_g) entre las bandas de valencia y conducción es pequeña (aproximadamente de 1 electrón-voltio).
- La conductividad de este tipo de materiales aumenta con la temperatura, al contrario de lo que ocurre con los conductores.
- Presentan una estructura cristalina propia. Por ejemplo, el silicio (Si) consiste en la repetición regular de una célula tridimensional en forma de tetraedro. Los enlaces entre átomos son enlaces covalentes (frente a los enlaces metálicos o de nube de electrones, y los enlaces iónicos, que son los más estables).
- Como se estudiará en siguientes apartados, en los semiconductores existen dos tipos de portadores, electrones y huecos. En los conductores, los únicos portadores son los electrones.

2. Semiconductores intrínsecos

Los semiconductores más usados son el Silicio ($E_g=1.21$ eV a 0° K) y el Arseniuro de Galio.

Un átomo de Silicio presenta una capa u orbital de máxima energía incompleto, con cuatro electrones. Para completarla, tendría que adquirir o perder cuatro electrones. Al ser igual el número de electrones que tendría que obtener o ceder, la energía puesta en juego en ambos casos es la misma.

Lo que hace el átomo de Silicio es compartir sus cuatro electrones con otros cuatro átomos. Los semiconductores adoptan una estructura como la del diamante, en la que cada átomo ocupa el centro de un tetraedro, y está rodeado

de otros cuatro átomos equidistantes que ocupan los vértices del tetraedro. Las uniones entre átomos se establecen mediante enlaces covalentes.

Un enlace covalente es una región de mínima energía, ocupada por dos electrones pertenecientes a átomos distintos. Este tipo de enlace es muy estable, siendo necesario aportar una cierta energía para liberar un electrón (conseguir que éste pase de la banda de valencia a la conducción).

A temperaturas bajas (0°K), los enlaces no se rompen y el semiconductor actúa como un aislante. Al aumentar la temperatura, existe un suministro de energía térmica al cristal, que permite a un cierto número de electrones saltar a la banda de conducción y, por ello, romper al enlace. En el sitio del electrón quedará un hueco, con carga positiva. Por lo tanto, la ruptura del enlace origina un par electrón-hueco. El electrón libre con su carga negativa, y una vacante en el enlace, hueco, con su carga positiva. Tanto el electrón como el hueco se convierten en portadores de carga, ya que al quedar roto el enlace, es fácil que un electrón de valencia del átomo vecino deje su enlace y ocupe ese hueco (lo cual produce un hueco donde estaba el electrón, o sea, un movimiento del hueco). Por ello, la ruptura del enlace origina la posibilidad de movimiento de electrón y hueco.

En un semiconductor puro (intrínseco), el número de huecos es igual al de electrones libres. La agitación térmica produce nuevos pares electrón-hueco, mientras que otros desaparecen por recombinación. Las concentraciones de huecos (p) y electrones (n) son iguales:

$$n = p = n_i = p_i \quad (1.1)$$

donde n_i y p_i son las concentraciones de portadores en el semiconductor intrínseco.

Los procesos de generación y de recombinación son continuos, y para cada temperatura se llega a un equilibrio en el que el producto $n \cdot p = n_i^2$ es constante (Ley de acción de masas).

3. Semiconductores extrínsecos

Los semiconductores intrínsecos tienen dos problemas:

- El número de portadores de carga disponibles para mantener la corriente eléctrica es pequeño.
- Los electrones libres se pueden unir a los huecos libres (recombinación), con lo que aún disminuye más el número de portadores libres.

Con el fin de mejorar la conductividad del semiconductor -aumentar el número de portadores de carga-, se le añade a éste una cantidad muy definida de impureza. Este proceso se denomina dopado, y el semiconductor así tratado se denomina extrínseco. Hay dos tipos de impurezas o dopantes:

■ *Donadoras :*

Elementos con cinco electrones en la capa de valencia, p. ej. el Fósforo (P), que se introducen en la estructura cristalina del semiconductor. Cuatro de los electrones del elemento se unen a átomos del cristal semiconductor mediante enlaces covalentes, quedando el quinto electrón no asociado a ningún enlace, y débilmente ligado al átomo.

Por esta razón, resulta poco costoso energéticamente que este electrón no asociado a ningún enlace pase a la banda de conducción, sin que por ello aparezca ningún hueco, sino un ión positivo fijo en la red cristalina, que no es portador de carga. Los únicos huecos existentes se originan por la ruptura de enlaces, y con la correspondiente generación de un electrón.

Este dopado origina un semiconductor con una gran cantidad de electrones que pueden quedar libres fácilmente. Se denominan semiconductores tipo n. En estos semiconductores, la concentración de electrones n será debida a: i) ruptura de enlaces, la cual genera una concentración p de huecos; y ii) impurezas donadoras, las cuales quedan como iones positivos, N_D^+ .

La concentración de huecos (p) es mucho menor que la de electrones (n), siendo la concentración de electrones prácticamente igual a la de impurezas (N_D).

$$n = p + N_D^+ \rightarrow n \gg p \rightarrow n \simeq N_D \rightarrow p = \frac{n_i^2}{N_D} \quad (1.2)$$

Los portadores de carga que están en mayor cantidad (electrones, en este caso) se llaman mayoritarios. Los que están en menor cantidad se denominan minoritarios (huecos, en este caso).

■ *Aceptoras :*

Elementos como el Boro, con tres electrones en la capa de valencia, que se introducen en la estructura cristalina del semiconductor. Estos tres electrones del elemento se unen a átomos del semiconductor mediante enlaces covalentes, quedando el cuarto átomo de semiconductor vecino

a la impureza sin electrón en el enlace (hueco). En esta situación, resultará menos costoso energéticamente que un electrón vecino pase a ocupar este hueco, originando un movimiento de huecos. Este dopado produce un semiconductor con una alta concentración de huecos, que se denomina semiconductor tipo p. La concentración de electrones (n) es mucho menor que la de huecos (p), siendo ésta prácticamente igual a la de impurezas (N_A).

$$p = n + N_A^- \rightarrow p \gg n \rightarrow p \simeq N_A \rightarrow n = \frac{n_i^2}{N_A} \quad (1.3)$$

En este caso, los portadores mayoritarios son los huecos, y los minoritarios los electrones.

En general, ambos tipos de impurezas -donadoras y aceptoras- pueden estar presentes simultáneamente en un mismo cristal de semiconductor. El tipo de semiconductor (tipo n o tipo p) queda determinado por la impureza ionizada que esté presente en mayor concentración. Así, en el caso de que $N_D^+ > N_A^-$, se tiene un semiconductor tipo n. En caso contrario, el semiconductor es tipo p. De todas formas, se deberá de cumplir la ecuación de neutralidad:

$$n + N_A^- = p + N_D^+ \quad (1.4)$$

4. Fenómenos de generación y recombinación

Se ha comentado anteriormente que las concentraciones de electrones y huecos en un semiconductor intrínseco son iguales. Sin embargo, si se habla con exactitud, las concentraciones varían continuamente, y es su valor medio el que permanece constante; es decir, no es una situación de equilibrio estático, sino dinámico. La agitación térmica aporta continuamente una energía al cristal semiconductor que permite crear nuevos pares electrón-hueco libres (generación), mientras que, por otro lado, continuamente existen electrones libres que ocupan huecos en el cristal (recombinación).

Cuando se produce una excitación estacionaria en el semiconductor (eléctrica, óptica,...), aparece una velocidad de generación que produce aumento de portadores. Cuando desaparece la excitación, estos pares electrón-hueco se recombinan, dejando de ser portadores, y estableciéndose de nuevo el equilibrio. El tiempo medio que un electrón o hueco existe antes de la recombinación se denomina vida media del electrón o hueco (τ_n o τ_p).

5. Corrientes eléctricas en los semiconductores

Hasta ahora se ha supuesto que el semiconductor está en equilibrio, pero al actuar una acción externa, pueden verse afectados los procesos de generación-recombinación y el semiconductor deja de estar en equilibrio.

5.1. Corrientes de arrastre

Si se aplica un campo eléctrico a un semiconductor, los portadores (huecos y electrones) se mueven en sentidos opuestos, -en dirección opuesta al campo los electrones, y en la misma los huecos- originando una corriente neta en la misma dirección del campo. Esto origina una velocidad media no nula de portadores en la dirección del campo (velocidad media de arrastre), que es directamente proporcional a la dirección del campo. La constante de proporcionalidad se denomina movilidad, y será diferente para huecos (μ_p) o electrones (μ_n). Las velocidades de arrastre de electrones y huecos serán:

$$\begin{aligned} \bar{V}_{an} &= -\mu_n \cdot \bar{E} \\ \bar{V}_{ap} &= \mu_p \cdot \bar{E} \end{aligned} \quad (1.5)$$

Las densidades de corriente de arrastre, tanto de electrones como de huecos, son iguales al producto de la densidad de carga ($+q$ para huecos, $-q$ para electrones, donde q vale $1.6 \cdot 10^{-19}$ C) por la velocidad de arrastre.

$$\begin{aligned} \bar{J}_a &= \bar{J}_{an} + \bar{J}_{ap} \\ \bar{J}_{an} &= n(-q)\bar{V}_{an} = nq\mu_n\bar{E} \\ \bar{J}_{ap} &= pq\bar{V}_{ap} = pq\mu_p\bar{E} \end{aligned} \quad (1.6)$$

5.2. Corrientes de difusión

Si en un determinado instante, la concentración de portadores -electrones o huecos- no es homogénea en todos los puntos de un cristal se produce una corriente de difusión de portadores desde las regiones de mayor concentración a las de menor concentración. Las densidades de corriente de difusión serán:

$$\begin{aligned} \bar{J}_d &= \bar{J}_{dn} + \bar{J}_{dp} \\ \bar{J}_{dn} &= qD_n \frac{dn}{dx} \\ \bar{J}_{dp} &= -qD_p \frac{dp}{dx} \end{aligned} \quad (1.7)$$

donde D_n y D_p son los coeficientes de difusión de electrones y de huecos, cuyas unidades son cm^2/seg . El signo negativo en la densidad de corriente de difusión de huecos se debe a que el sentido de la densidad de corriente es contrario al gradiente de concentración de los mismos.

Evidentemente, en el semiconductor se pueden dar simultáneamente los procesos de arrastre y difusión. La densidad total de corriente será la suma de ambas:

$$\begin{aligned}\bar{J} &= \bar{J}_n + \bar{J}_p \\ \bar{J}_n &= q\mu_n n \bar{E} + qD_n \frac{dn}{dx} \\ \bar{J}_p &= q\mu_p p \bar{E} - qD_p \frac{dp}{dx}\end{aligned}\quad (1.8)$$

6. Ecuaciones básicas de los semiconductores

Hasta aquí, los diversos fenómenos físicos relacionados con el comportamiento básico del semiconductor se han analizado por separado: concentraciones de portadores en equilibrio, fenómenos de transporte de portadores y fenómenos de generación-recombinación. En este apartado se tratan aspectos relacionados con la consideración global de los citados fenómenos. En particular, se analizarán la ecuación de continuidad de la concentración de portadores, y la ecuación de Poisson.

6.1. Ecuaciones de continuidad

El exceso de portadores minoritarios en un determinado volumen de un semiconductor puede desaparecer de dos formas: por recombinación o saliendo del volumen formando una corriente eléctrica. Para un semiconductor tipo n, se podría escribir:

$$-\frac{dp}{dt} = \frac{p - p_0}{\tau_p} + \frac{1}{q} \frac{dJ_p}{dx} - g \quad (1.9)$$

es decir, la variación en la concentración de portadores minoritarios, en este caso tipo p, se debe a su recombinación, a su salida debido a una corriente eléctrica, y a su generación externa (g).

De forma similar, para el caso de un semiconductor tipo p se tendría que:

$$-\frac{dn}{dt} = \frac{n - n_0}{\tau_n} - \frac{1}{q} \frac{dJ_n}{dx} - g \quad (1.10)$$

Estas son las ecuaciones de continuidad, que se pueden reducir si se considera que las corrientes de difusión predominan sobre las de arrastre:

$$-\frac{dp}{dt} = \frac{p - p_0}{\tau_p} - D_p \frac{d^2 p}{dx^2} - g \quad (1.11)$$

$$-\frac{dn}{dt} = \frac{n - n_0}{\tau_n} + D_n \frac{d^2 n}{dx^2} - g \quad (1.12)$$

6.2. Ecuación de Poisson

En un semiconductor extrínseco, si se vulnera la ley de neutralidad de cargas:

$$N_D^+ + p = N_A^- + n \quad (1.13)$$

La densidad de carga será:

$$\rho = q(N_D^+ + p - N_A^- - n) \quad (1.14)$$

originándose un campo eléctrico, cuya intensidad se relaciona con la carga a través de la ley de Gauss:

$$\frac{dE}{dx} = \frac{\rho}{\epsilon' \epsilon_0} \quad (1.15)$$

Aparecen también potenciales eléctricos relacionados con el campo a través de:

$$E = -\frac{d\varphi}{dx} \quad (1.16)$$

Combinando las ecuaciones anteriores se obtiene la ecuación de Poisson:

$$\frac{d^2\varphi}{dx^2} = -\frac{q(N_D^+ + p - N_A^- - n)}{\epsilon' \epsilon_0} \quad (1.17)$$

2

La unión P-N. Diodos

1. Estudio de la unión P-N

La unión P-N se forma a partir de un cristal semiconductor que se puede considerar dividido en dos mitades, la primera de estas mitades sufre un dopaje tipo p y la otra mitad un dopaje tipo n. Por ello, la mitad tipo p tiene una gran concentración de huecos, y la mitad tipo n una gran concentración de electrones (Fig. 2.1). En el presente estudio de la unión P-N se supondrá que ésta es abrupta, estando ambas zonas dopadas uniformemente, esto implica que las zonas de dopajes tipo p y tipo n están idealmente separadas. La superficie de unión de ambas zonas se denomina unión metalúrgica.

1.1. Estudio de la unión P-N abrupta plana en condiciones estáticas

En este apartado se estudiará el tipo de unión más sencillo, la denominada unión abrupta plana, que se define como aquella en la que los valores del perfil de impurezas son constantes, aunque de distinto signo, a derecha e izquierda del plano que constituye la unión metalúrgica.

Si se supone que la unión P-N es un sistema cerrado, sin influencias externas, y donde se mantiene una temperatura constante, en el instante $t=0$, la situación sería la de la Fig. 2.2. Sin embargo, un instante después de constituida la unión se producen distintos procesos:

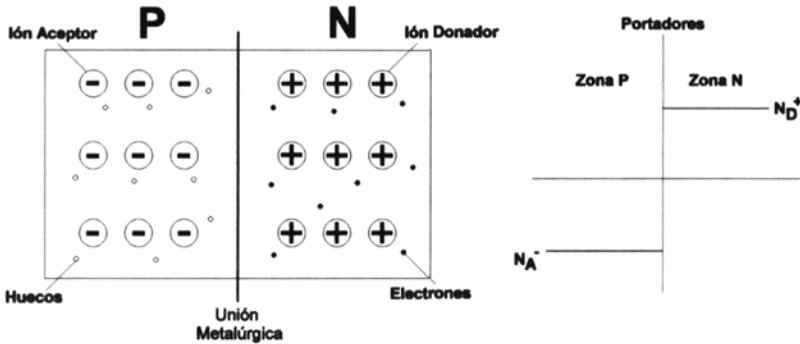


Figura 2.1: La unión P-N abrupta ideal.

1. La concentración de huecos en el lado P es muchísimo mayor que en el lado N, mientras que la de electrones es muchísimo mayor en el lado N. Existe lo que se denomina como gradiente de concentraciones.
2. Dicho gradiente produce que los huecos pasen a la zona N desde la P. Análogamente los electrones se mueven hacia la zona P.
3. Debido a este movimiento de portadores, aparece una carga positiva en el lado N y negativa en el lado P.
4. La zona más cercana a la unión P-N va quedando despejada de porta-

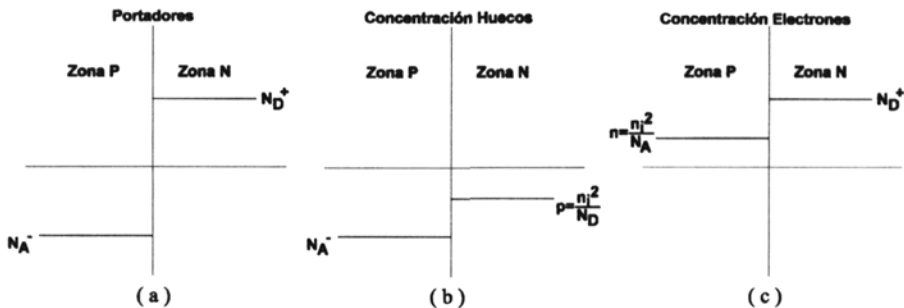


Figura 2.2: La unión P-N en condiciones estáticas: a) Concentración de impurezas; b) concentración de huecos; y c) concentración de electrones.

dores, lo que no favorece que los electrones más alejados del lado N pasen a la zona P, ni que los huecos pasen del lado P al N (zona de deplexión o empobrecimiento). El efecto que causa esta zona es como el de una batería, cuya tensión se denomina potencial de barrera, y que repele a los portadores de los dos tipos.

- Se establece un equilibrio entre las corrientes de difusión de mayoritarios (proceso de recombinación) y la de arrastre de minoritarios (atraídos por las cargas establecidas en ambas zonas).

1.2. La unión P-N en régimen dinámico

En el apartado 1.1 se analizó el comportamiento de la unión P-N en condiciones estáticas. En este apartado se estudiará dicha unión cuando se conecta una fuente de tensión a sus extremos (unión P-N polarizada).

■ Polarización Directa

En este caso, se conecta el polo positivo de la fuente de tensión al extremo P de la unión, y el negativo al extremo N de la misma (Fig. 2.3.a). Así, el polo negativo de la batería repele a los electrones libres de la zona N, y el positivo a los huecos. La consecuencia final del proceso es un aumento grande en la corriente de difusión.

De esta forma, se puede considerar que la tensión externa lo que hace es disminuir la barrera de potencial, con lo cual disminuye la energía necesaria para atravesarla.

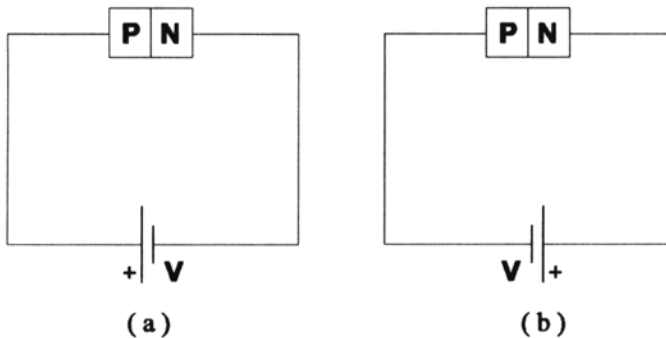


Figura 2.3: a) Unión P-N en polarización directa; y b) unión P-N en polarización inversa.

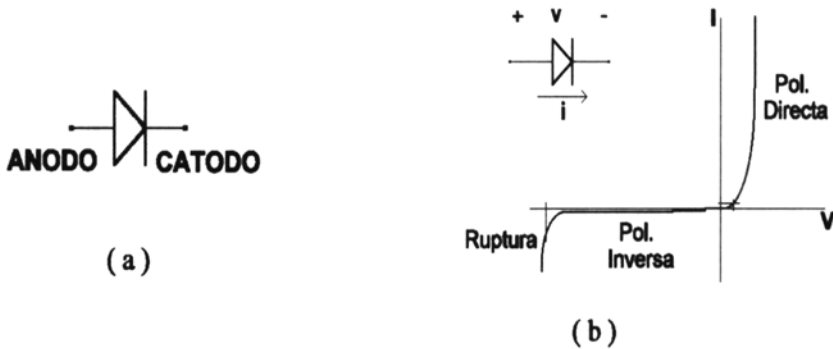


Figura 2.4: a) Símbolo del diodo de unión P-N; y b) curva I-V del diodo.

■ Polarización Inversa

Se conecta el polo positivo de la batería a la zona N y el negativo a la zona P (Fig. 2.3.b). Esto se traduce, siguiendo el razonamiento anterior, en un aumento de la barrera de potencial, lo cual implica problemas para el portador mayoritario que intente atravesar la unión. La corriente de difusión disminuye, con lo cual queda una corriente inversa (corriente de saturación).

2. El diodo: dispositivo basado en la unión P-N

El diodo de unión P-N está constituido por un monocristal semiconductor en el que existen dos regiones, una tipo p denominada ánodo, y otra tipo n denominada cátodo. El símbolo de este dispositivo se muestra en la Fig. 2.4.a.

2.1. El diodo como elemento de circuito. Gráfica V-I

Si I_{r0} es la corriente originada por los portadores que intentan atravesar la unión, la corriente creada por los portadores que realmente la sobrepasan será:

$$I_s = I_{r0} e^{\frac{-q\phi_T}{KT}} \quad (2.1)$$

donde ϕ_T es el potencial de barrera, q la carga del electrón, K la constante de Boltzmann, y T la temperatura en grados Kelvin.

Al aplicar una tensión externa, V , el valor del potencial de barrera pasa a ser $\phi_T - V$, siendo V positiva o negativa en función del tipo de polarización

(directa o inversa). La expresión de la corriente en un diodo será:

$$I_t = I_{r0} e^{\frac{-q(\phi_T - V)}{KT}} = I_s e^{\frac{-qV}{nKT}} \quad (2.2)$$

Siendo la corriente neta a través del diodo la diferencia entre I_t e I_s . Finalmente, la ecuación del diodo quedará como:

$$I = I_t - I_s = I_s \left(e^{\frac{-qV}{nKT}} - 1 \right) = I_s \left(e^{\frac{V}{nV_T}} - 1 \right) \quad (2.3)$$

donde $V_T = KT/q$ es una constante para cada valor de T , que se denomina como tensión térmica.

La representación de esta función se muestra en la Fig. 2.4.b. Como se puede observar, existe una tensión umbral en polarización directa, por debajo de la cual la corriente es despreciable. Por encima de esta tensión, la corriente sube muy rápidamente.

2.2. Zonas de funcionamiento del diodo

En la Fig. 2.4.b se muestra la curva I-V de un diodo real. En ella se pueden definir tres zonas de funcionamiento:

- Directa

Al aplicar una tensión en directa, se produce una reducción del potencial de barrera, por lo que aumenta la corriente de difusión, I_t . El valor, I , de la corriente generada por la tensión directa será:

$$I = I_t - I_s \quad (2.4)$$

En directa, la corriente de saturación se puede despreciar frente a la de difusión. La ecuación del diodo queda:

$$I \approx I_s e^{\frac{V}{nV_T}} \quad (2.5)$$

En resumen, cuando se aplica un voltaje en directa menor a la tensión umbral (de valor aproximado a 0.5 V. en diodos de Silicio), la corriente que circula por el diodo es despreciable. Si se aumenta esta tensión, la corriente crece de forma exponencial. Por ello, se puede considerar, idealmente, que el diodo tiene una tensión entre sus bornas constante.

- Inversa

Si se excita la unión P-N con una tensión inversa, la corriente en el diodo será prácticamente constante e igual a I_s . Cuando la corriente

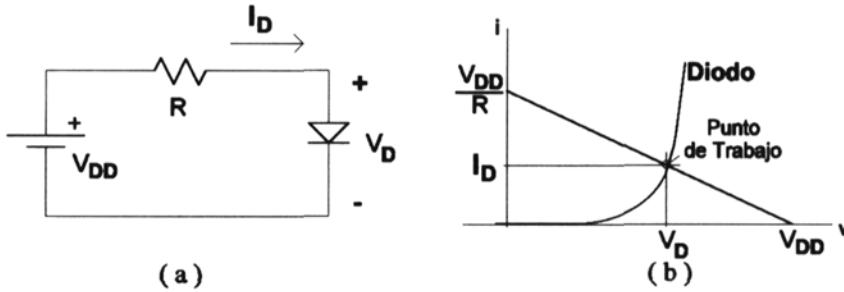


Figura 2.5: a) Circuito diodo-resistencia ; y b) análisis por el método gráfico del circuito a).

inversa aumenta excesivamente, se entra en la zona de ruptura. Como se vió, la polarización inversa hace aumentar el potencial de barrera, decreciendo la corriente de difusión, I_D . El equilibrio se alcanzará cuando $I_s - I_D = I$. En resumen, el diodo en la zona inversa, al ser I_D muy pequeña, se puede considerar que es atravesado por una corriente $I \approx -I_s$, independientemente del voltaje inverso aplicado.

■ Ruptura

Un aumento en la tensión inversa hace que aumente la barrera de potencial, la cual ejerce una acción atractiva sobre los portadores minoritarios. Si esta tensión inversa es excesiva, los portadores minoritarios son fuertemente atraídos, disociando los enlaces covalentes que encuentran a su paso, y produciendo, con ello, más portadores minoritarios. Este efecto de avalancha puede llegar a inutilizar el diodo si no se limita la corriente.

2.3. Análisis de circuitos con diodos

En este apartado se presentan dos métodos empleados en el análisis de circuitos donde aparecen diodos. El análisis se centra en circuitos donde el diodo trabaja en polarización directa.

El circuito de la Fig. 2.5 muestra un diodo polarizado en directa por una fuente V_{DD} , y conectado en serie con un resistor. Se trata de determinar tanto la corriente en el diodo I_D como la tensión V_D .

Si se supone que V_{DD} es mucho mayor que la tensión umbral del diodo (que será, generalmente, del orden de 0.5-0.7 V.), el diodo estará polarizado

en directa. La ecuación que rige el comportamiento del diodo será:

$$I_D = I_S e^{\frac{V_D}{nV_T}} \quad (2.6)$$

Por otro lado, en el circuito se puede establecer otra ecuación, analizando tensiones y corrientes en la malla:

$$I_D = \frac{V_{DD} - V_D}{R} \quad (2.7)$$

Si los parámetros del diodo, I_S y n son conocidos, se tienen dos ecuaciones con dos incógnitas, I_D y V_D . Existen dos métodos para resolver el sistema planteado: el método de análisis gráfico y el método iterativo.

2.3.1. Método Gráfico. Rectas de carga

El análisis gráfico consiste en dibujar las curvas I-V que originan las dos ecuaciones anteriores, es decir, las que deben cumplir el diodo y la resistencia. La solución al sistema planteado será el punto de intersección de ambas curvas, que, en la Fig. 2.5.b, se ha marcado como punto de trabajo, pues en la malla circulará, finalmente, una corriente I_D , lo cual implica una caída de tensión en el diodo de valor V_D .

2.3.2. Método Iterativo

El sistema de dos ecuaciones con dos incógnitas puede ser fácilmente resuelto usando un simple procedimiento iterativo. Así, por ejemplo, si en el circuito anterior, V_{DD} son 5 V, R es de $1K\Omega$, y el diodo tiene una corriente de 1 mA a 0.7 V, siendo $nV_T = 0.1/2.3$ V. El valor de I_D y V_D serían, en primera instancia:

$$V_D = 0,7V. \rightarrow I_D = \frac{V_{DD} - V_D}{R} = \frac{5 - 0,7}{1K} = 4,3mA. \quad (2.8)$$

Entre este par de valores en el diodo y los dados en el enunciado se puede establecer una relación:

$$I_i = I_S e^{V_i/nV_T} \rightarrow \frac{I_2}{I_1} = e^{(V_2 - V_1)/nV_T} \rightarrow V_2 - V_1 = nV_T Ln \frac{I_2}{I_1} \quad (2.9)$$

Sustituyendo nV_T por su valor, V_1 por 0.7 V. e I_1 por 1mA, y conocida I_2 de la Ec. (2.8) anterior (4.3 mA), se tiene que V_2 valdrá:

$$V_2 = V_1 + \frac{0,1}{2,3} Ln \frac{I_2}{I_1} = 0,7 + \frac{0,1}{2,3} Ln \frac{4,3}{1} = 0,763V. \quad (2.10)$$

En la segunda iteración se procede de igual manera:

1. Cálculo de I_D a partir de la V_D anterior (4.237 mA).
2. Cálculo de V_D a partir de la (I_D, V_D) anterior e I_D del paso 1 (0.762 V.).

Al no diferir estos valores mucho de los alcanzados en la primera iteración, el proceso finaliza. Se puede comprobar que nuevas iteraciones apenas alteran los valores alcanzados.

3. Modelado del diodo

3.1. El diodo ideal

Para el caso en que las tensiones involucradas en el circuito son mucho mayores de 0.6-0.8 V., se puede despreciar la tensión umbral del diodo (Fig. 2.4.b), sustituyéndose el diodo por un elemento que permite el paso de corriente cuando se le conecta en directo, y que la impide cuando se le conecta en inversa (Fig. 2.6.a). De esta forma, el diodo será simplemente un cortocircuito si está en directa, o un circuito abierto si está en inversa.

3.2. Modelo con caída de tensión constante

Este modelo es muy similar al del diodo ideal, pero se tiene en cuenta la tensión umbral. En este modelo, el diodo en inversa se puede sustituir por un circuito abierto, como en el modelo de diodo ideal. Sin embargo, en directa, el diodo se sustituye por una fuente de tensión constante, de valor igual o muy similar al de la tensión umbral del diodo. Este valor de tensión constante determina ahora el paso de directa a inversa. Si el voltaje en el diodo es

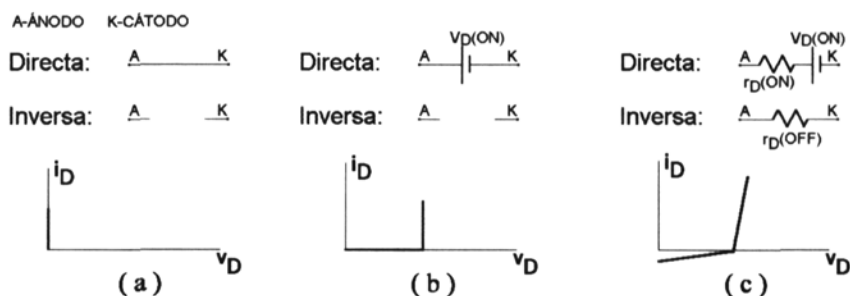


Figura 2.6: Distintos modelados del diodo en directa: a) ideal; b) con caída de tensión constante; y c) simplificado.

mayor que este valor de tensión el diodo estará en directa. En caso contrario estará en inversa. Por lo tanto, el circuito equivalente del diodo será una fuente de tensión constante en serie con un diodo ideal. Un valor típico de tensión usado es de 0.7 V (Fig. 2.6.b).

3.3. Modelo simplificado

En este modelo se tiene en cuenta el hecho de que el valor de v_D depende de la intensidad que circula por el diodo, i_D . Para tener en cuenta este efecto, el modelado del diodo se hace con dos rectas. Una de ellas es la de la zona de inversa, y es muy similar a la de los modelos ideal o de caída de tensión constante. La otra recta es la de la zona de directa. Como se observa en la Fig. 2.6.c, esta recta no es perpendicular al eje de voltajes, sino que presenta una cierta inclinación, que hace que v_D aumente cuando lo hace i_D . El circuito equivalente del diodo será ahora una fuente de tensión constante en serie con una resistencia r_D . El valor de esta resistencia será el inverso de la pendiente de la recta. Es decir, a menor pendiente, mayor resistencia, y, por tanto, mayor dependencia del valor de v_D con i_D . Si la resistencia es muy pequeña, el modelo simplificado quedará prácticamente igual que el modelo de caída de tensión constante.

3.4. Modelo pequeña señal

Si el diodo se conecta en un circuito alimentado por tensiones continua y alterna, como muestra la Fig. 2.7, entonces la tensión en éste tendrá, lógicamente, una componente continua y otra alterna. Es decir, si $v_D(t)$ es la tensión en el diodo, tendrá una componente continua, V_D , y otra alterna, $v_d(t)$.

$$v_D(t) = V_D + v_d(t) \quad (2.11)$$

Si se desea calcular, en directa, la corriente que circula por el diodo se puede emplear la Ec. (2.3):

$$i_D(t) = I_S(e^{\frac{v_D(t)}{nV_T}} - 1) \approx I_S e^{\frac{v_D(t)}{nV_T}} \quad (2.12)$$

y sustituyendo $v_D(t)$ por su valor, quedará:

$$i_D(t) \approx I_S e^{\frac{V_D + v_d(t)}{nV_T}} = I_S e^{\frac{V_D}{nV_T}} e^{\frac{v_d(t)}{nV_T}} = I_D e^{\frac{v_d(t)}{nV_T}} \quad (2.13)$$

Con lo cual, para calcular la corriente del diodo en cada punto habría que calcular un término de continua (I_D) y multiplicarlo por una exponencial,

donde aparece el término de alterna $v_d(t)$. Los análisis de continua y alterna se deberían de realizar conjuntamente.

Sin embargo, se puede resolver la ecuación anterior usando una aproximación para la exponencial. Empleando un teorema del cálculo, cuando x es pequeña, el término e^x se puede aproximar por $x + 1$. En nuestro caso, la aproximación de pequeña señal se podrá emplear cuando el término $v_d(t)$ sea pequeña (inferior a nV_T , lo que implica tensiones del orden de milivoltios). En ese caso,

$$i_D(t) \approx I_D \left(\frac{v_d(t)}{nV_T} + 1 \right) = I_D + I_D \cdot \frac{v_d(t)}{nV_T} = I_D + i_d(t) \quad (2.14)$$

Esta aproximación para la corriente que circula por el diodo resulta muy importante por dos razones. Por un lado permite desligar los estudios de continua y alterna, pues se puede estudiar la continua (I_D), y después la alterna ($i_d(t)$), siendo la corriente total la suma de estos dos factores. Por otro lado, el término de alterna depende del valor de continua, pero de un valor de continua constante, que sólo cambia si lo hacen las condiciones de continua. Si se examina la componente de alterna

$$i_d(t) = \frac{I_D}{nV_T} v_d(t) = \frac{1}{r_d} v_d(t) \rightarrow r_d = \frac{nV_T}{I_D} \quad (2.15)$$

se puede observar que existe una relación constante entre $v_d(t)$ e $i_d(t)$. Esta resistencia del diodo en pequeña señal, r_d , se conoce como resistencia incremental, y sólo depende de I_D , es decir, del punto de trabajo que marca la continua.

Básicamente, lo que implica el modelado de pequeña señal del diodo es la constancia de las condiciones de trabajo que establece la continua cuando la variación de alterna ($v_d(t)$) es pequeña. Esta constancia se refleja en la existencia de un único valor de r_d asociado a todo el intervalo que determina $V_D + v_d(t)$.

4. El diodo zéner

Este tipo de diodo está diseñado para trabajar correctamente en la zona de ruptura. Su función principal es regular la tensión, ya que mantiene ésta constante pese a que la corriente fluctúe en él. El símbolo del diodo zéner y su curva característica de tensión-corriente se muestra en la Fig. 2.8.a. El punto $(-I_{ZK}, -V_{ZK})$ vendrá especificado por el fabricante y marca el inicio de la zona de ruptura. A partir de este punto, variaciones en la intensidad

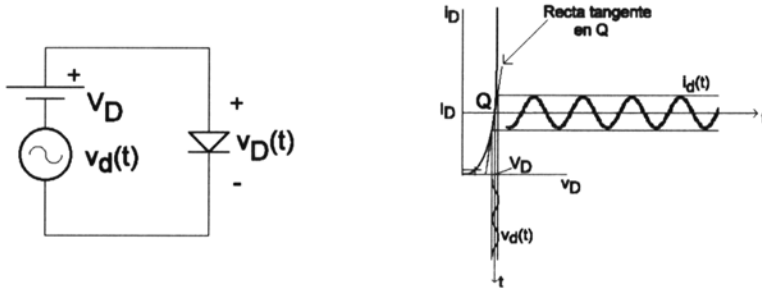


Figura 2.7: Modelo del diodo en pequeña señal.

apenas suponen cambios en la tensión. Además, el fabricante suele especificar un voltaje del zéner $-V_Z$ para una corriente determinada $-I_{ZT}$. Este punto $(-I_{ZT}, -V_Z)$ será estable, siendo interesante escoger el punto de trabajo del dispositivo cercano a él.

Los cambios en la tensión del zéner debidos a los cambios en la corriente a partir de este punto V_Z vendrán determinados por r_Z , resistencia incremental del diodo zéner en el punto de trabajo (también llamada resistencia dinámica del zéner). El valor de esta resistencia es igualmente especificado por el fabricante. En la práctica, interesará que esta resistencia sea pequeña, para que el voltaje del zéner sea prácticamente constante. En el punto del codo de baja corriente cercana a $(-I_{ZK}, -V_{ZK})$, la resistencia dinámica aumenta excesivamente, siendo necesario evitar esta zona para situar el punto de trabajo.

El diodo zéner se puede modelar, si $I_Z > I_{ZK}$ y $V_Z > V_{Z0}$, por una resistencia y una fuente de tensión, según el esquema de la Fig. 2.8.b. De acuerdo con dicho esquema, la tensión que cae en el diodo zéner será:

$$V_Z = V_{Z0} + r_Z I_Z \tag{2.16}$$

4.1. Diseño de un regulador zéner

La función de un circuito regulador es proporcionar un voltaje de salida invariable frente al posible rizado de la tensión de alimentación, v_S , y a las posibles variaciones de corriente en la carga, I_L .

Los parámetros que mejor definen la calidad del regulador son:

- La regulación de línea, que refleja el cambio de la tensión de salida al

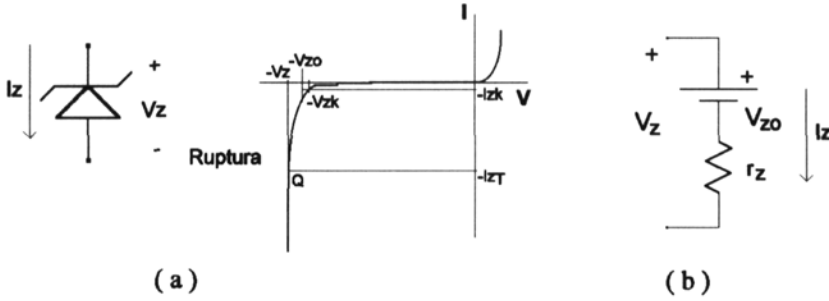


Figura 2.8: a) Diodo zéner y su característica I-V; y b) circuito equivalente del diodo zéner.

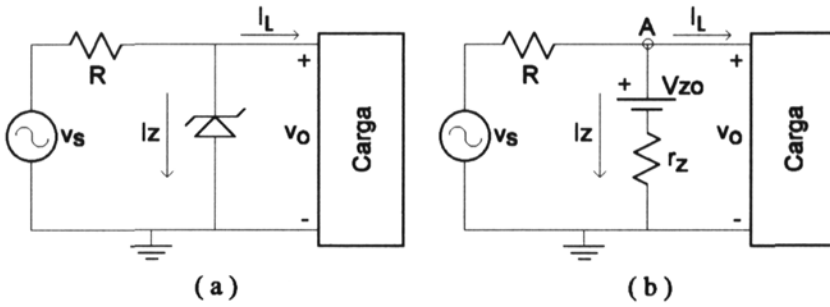


Figura 2.9: a) Circuito regulador con diodo zéner; y b) sustitución en a) del zéner por su circuito equivalente.

cambiar 1 V en la entrada.

$$\text{Regulación de línea} = \frac{\Delta v_O}{\Delta v_S} \quad (\text{mV/V}) \quad (2.17)$$

- La regulación de carga, que mide el cambio de la tensión de salida al cambiar 1 mA la intensidad en la carga.

$$\text{Regulación de carga} = \frac{\Delta v_O}{\Delta I_L} \quad (\text{mV/mA}) \quad (2.18)$$

Mientras más bajos sean ambos parámetros, mejor será el regulador.

La conexión típica del diodo zéner como regulador se muestra en la Fig. 2.9.a. En este circuito se aprecia cómo el zéner se conecta en paralelo con la carga, obligando a que el voltaje en ésta sea igual al que soporta él mismo. Si el voltaje en el zéner es constante, también lo será en la carga.

Para analizar el circuito de la Fig. 2.9.a, se sustituye el diodo zéner por su equivalente (Fig. 2.9.b). Analizando ahora las corrientes en el nodo marcado

como **A** y aplicando superposición de generadores, quedará:

$$\begin{aligned} I_L &= I - I_Z = \frac{v_S - v_O}{R} - \frac{v_O - V_{ZO}}{r_Z} \\ I_L &= \frac{r_Z v_S - r_Z v_O + R V_{ZO} - R v_O}{R r_Z} \end{aligned} \quad (2.19)$$

De donde,

$$v_O = \frac{R}{R + r_Z} \cdot V_{ZO} + \frac{r_Z}{R + r_Z} \cdot v_S - \frac{R r_Z}{R + r_Z} \cdot I_L \quad (2.20)$$

En esta ecuación, sólo el primer término a la derecha es deseable. El segundo y tercer término representan la dependencia con el voltaje de entrada y la intensidad en carga, y ambos deben ser minimizados. Para ello se debe tener una r_z pequeña y una R grande. El valor de r_z pequeño es siempre deseable, sin embargo, la R presenta un límite máximo que debe asegurar que la corriente en el zéner no sea excesivamente pequeña, impidiendo que éste salga de la zona correcta de trabajo.

Para calcular el valor máximo de R se estudia el circuito en las peores condiciones, es decir, con el valor mínimo de tensión de entrada (con lo cual circula la mínima intensidad en el zéner) y con el máximo consumo de intensidad en la carga. Bajo estas condiciones,

$$I_{Lmax} = I_{min} - I_{ZK} = \frac{v_{Smin} - v_O}{R_{max}} - I_{ZK} \quad (2.21)$$

De donde se puede obtener el valor de R_{max} :

$$R_{max} = \frac{v_{Smin} - v_O}{I_{Lmax} + I_{ZK}} = \frac{v_{Smin} - (V_{ZO} + r_Z I_{ZK})}{I_{Lmax} + I_{ZK}} \quad (2.22)$$

5. Aplicaciones del diodo como elemento de circuito

5.1. Rectificadores

El esquema de bloques de un circuito generador de tensión continua a partir de una tensión de alimentación alterna es el de la Fig. 2.10. Como se aprecia en dicha figura, el circuito consta de los siguientes bloques:

- Transformador de potencia. Recibe como entrada la tensión de red (p. ej., $120 v_{rms}$ (voltios eficaces)), y da como salida una señal de menor tensión (p.ej., $8 v_{rms}$). Además, aísla el equipo electrónico de la línea de potencia.
- Diodo Rectificador. Convierte la señal de alterna (componente continua nula) en una señal con una componente continua relativamente elevada.

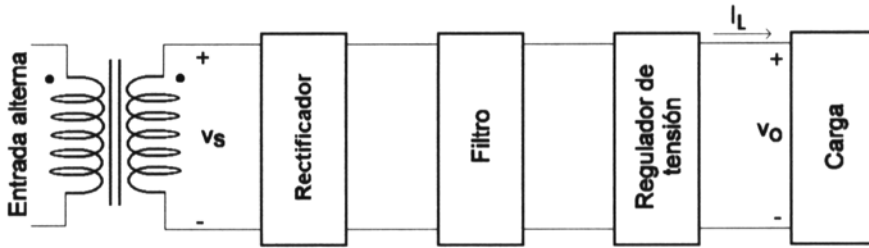


Figura 2.10: Circuito generador de tensión continua.

- Filtro. Reduce las variaciones de la forma de onda rectificada.
- Regulador de tensión. Reduce el rizado y mantiene constante el voltaje de salida frente a variaciones de la corriente de carga.

En función de cómo convierten la señal de alterna en señal continua se pueden encontrar distintos diseños de rectificadores. En los siguientes subapartados se presentan los rectificadores de media onda, onda completa y en puente.

5.1.1. Rectificador de media onda

El esquema de este rectificador que emplea un sólo diodo se muestra en la Fig. 2.11.a. Si se analiza este rectificador empleando el modelo simplificado del diodo se obtiene el circuito de la Fig. 2.11.b. La salida del circuito será:

$$\begin{aligned} v_S < V_{DO} &\rightarrow v_O = 0 \\ v_S \geq V_{DO} &\rightarrow v_O = \frac{v_S - V_{DO}}{R + r_D} \cdot R \end{aligned} \quad (2.23)$$

Teniendo en cuenta que $R \gg r_D$, la segunda ecuación quedará como:

$$v_O = \frac{v_S - V_{DO}}{R + r_D} \cdot R \approx v_S - V_{DO} \quad (2.24)$$

La función de transferencia de este rectificador se muestra en la Fig. 2.11.c, así como la salida cuando la entrada es una senoidal de valor de pico mayor que V_{DO} .

Finalmente, a la hora de emplear un rectificador habrá que tener en cuenta dos parámetros típicos:

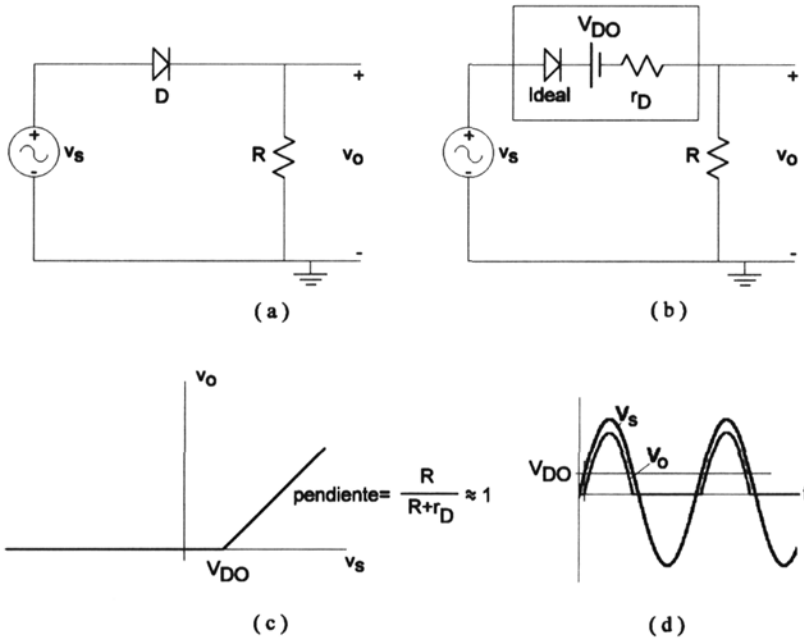


Figura 2.11: a) Rectificador de media onda; b) circuito equivalente (modelo simplificado); c) función de transferencia; y d) señal de salida.

- La máxima intensidad que atravesará el diodo. Si se observa la Fig. 2.11.b, cuando el diodo está en conducción, su pico de corriente es aproximadamente v_s/R . De un modo más exacto, si se incluye la tensión umbral, el pico de corriente será

$$i_{pico} = \frac{v_s - V_{DO}}{R} \tag{2.25}$$

- El pico de tensión inversa (*PIV*) que debe soportar el diodo sin que caiga en la zona de ruptura (para permitir un margen, se recomienda que la tensión de ruptura del diodo sea al menos de $1,5 \cdot PIV$). En este caso, cuando la tensión de entrada alcanza su pico negativo, no circula corriente por R , y el pico de tensión inversa es de v_s voltios.

5.1.2. Rectificador de onda completa

El rectificador de onda completa trata de aprovechar tanto los semiciclos positivos de la señal de alterna, como los semiciclos negativos. El esquema

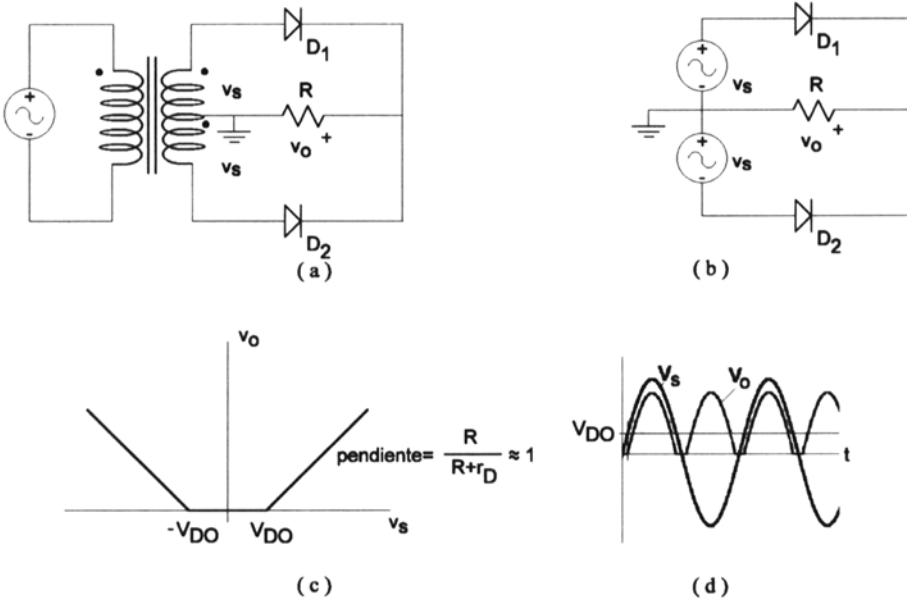


Figura 2.12: a) Rectificador de onda completa; b) circuito equivalente (sustituyendo el transformador); c) función de transferencia; y d) señal de salida.

básico del rectificador de onda completa se muestra en la Fig. 2.12.a. El transformador de toma media en secundario (*center-tapped*) se comporta como una doble fuente de tensión (Fig. 2.12.b).

En este caso, la salida del circuito es:

$$\begin{aligned}
 -V_{DO} < v_S < V_{DO} &\rightarrow v_O = 0 \\
 v_S \geq V_{DO} &\rightarrow v_O = \frac{v_S - V_{DO}}{R + r_D} \cdot R \approx v_S - V_{DO} \\
 v_S \leq -V_{DO} &\rightarrow v_O = \frac{-v_S - V_{DO}}{R + r_D} \cdot R \approx -v_S - V_{DO}
 \end{aligned} \quad (2.26)$$

siendo la función de transferencia del circuito la que se muestra en la Fig. 2.12.c, y la salida, cuando la señal de entrada es una senoidal de valor de pico superior a V_{DO} , la mostrada en la Fig. 2.12.d.

Este tipo de rectificador proporciona mejor señal a la salida, entendiendo por mejor señal aquella que posee más energía y menor rizado. Sin embargo, ahora el pico de tensión inversa (*PIV*) que soporta el diodo es mayor, al estar conectados los diodos a la carga en el semiciclo que no conducen. En particular, cuando el diodo no conduce, en su cátodo cae una tensión v_0 , y en su ánodo $-v_S$, por lo que el *PIV* es de $(v_0 + v_S)$. Esto implica que, en principio, los

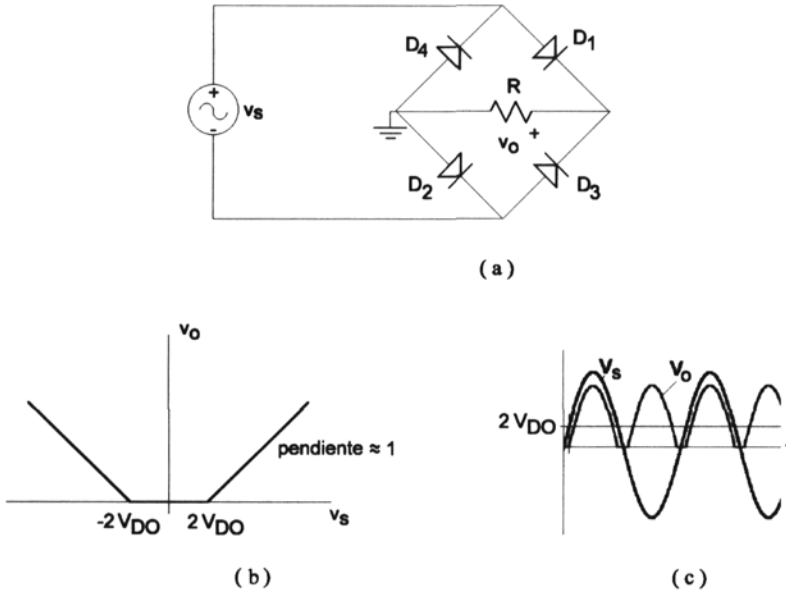


Figura 2.13: a) Rectificador de onda completa en puente; b) función de transferencia; y c) señal de salida.

diodos empleados en el rectificador de onda completa deberán ser mejores que el empleado en el rectificador de media onda.

5.1.3. Rectificador en puente

El rectificador en puente es otro tipo de rectificador de onda completa, que presenta la ventaja de no necesitar del transformador *center – tapped*, y la desventaja de emplear en su circuito hasta cuatro diodos (Fig. 2.13.a).

El funcionamiento del rectificador en puente es bastante simple. Durante el semiciclo positivo conducen los diodos D_1 y D_2 , mientras que durante el negativo lo hacen los diodos D_3 y D_4 . Se puede notar cómo la intensidad que circula por la resistencia R lo hace siempre en el mismo sentido, siendo la tensión $v_0(t)$ positiva en todos los semiciclos.

La función de transferencia se muestra en la Fig. 2.13.b, siendo la tensión

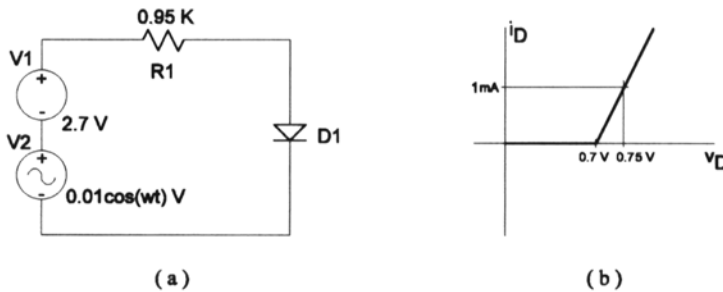


Figura 2.14: a) Circuito planteado por el problema 1; y b) modelo de funcionamiento del diodo.

de salida, medida en la resistencia R :

$$\begin{aligned}
 -2 \cdot V_{DO} < v_S < 2 \cdot V_{DO} &\rightarrow v_O = 0 \\
 v_S \geq 2 \cdot V_{DO} &\rightarrow v_O = \frac{v_S - V_{DO}}{R + 2r_D} \cdot R \approx v_S - 2V_{DO} \\
 v_S \leq -2 \cdot V_{DO} &\rightarrow v_O = \frac{-v_S - V_{DO}}{R + 2r_D} \cdot R \approx -v_S - 2V_{DO}
 \end{aligned} \quad (2.27)$$

Como se desprende de la expresión de $v_O(t)$, la tensión en la carga es menor que en el rectificador onda completa. Sin embargo, esta desventaja la compensa con un menor PIV , de valor v_S .

6. Problemas resueltos

6.1. Estudio del diodo

1. Para el circuito de la Fig. 2.14.a, calcular la tensión v_D entre los terminales del diodo, $v_D(t) = V_D + v_d(t)$. Usar como modelo del diodo el indicado en la gráfica 2.14.b.

Solución

El modelo de diodo propuesto en la Fig. 2.14.b es el modelo simplificado, en el cual el diodo se sustituye por un circuito que consta de un diodo ideal, una resistencia, R_D , y una fuente de tensión, V_{DO} . Analizando la gráfica, se tiene que V_{DO} vale 0.7 voltios. La resistencia se calcula como la inversa de la pendiente de la recta de directa, es decir,

$$R_D = \frac{0,75 - 0,7V}{1mA} = 50\Omega \quad (2.28)$$

Una vez caracterizado el diodo, se analizarán separadamente los circuitos de continua y alterna.

- Circuito de continua:

El circuito de continua se muestra en la Fig. 2.15.a. El valor de I_D es:

$$I_D = \frac{V_1 - V_{DO}}{R_1 + R_D} = 2mA \quad (2.29)$$

Y, por lo tanto, resulta una V_D de valor:

$$V_D = V_{DO} + I_D \cdot R_D = 0,7V + 2mA \cdot 50\Omega = 0,8V. \quad (2.30)$$

- Circuito de alterna:

Por otra parte, el circuito de alterna se presenta en la Fig. 2.15.b. En este caso el valor de $i_d(t)$ es:

$$i_d(t) = \frac{V_2}{R_1 + R_D} = 0,01 \cdot \cos(\omega t) \text{ mA} \quad (2.31)$$

Y $v_d(t)$ tiene un valor:

$$v_d(t) = i_d(t) \cdot R_D = 0,01\cos(\omega t)mA \cdot 50\Omega = 5 \cdot 10^{-4}\cos(\omega t) \text{ V} \quad (2.32)$$

La solución final del problema es:

$$v_D = 0,8 + 5 \cdot 10^{-4}\cos(\omega t)V. \quad (2.33)$$

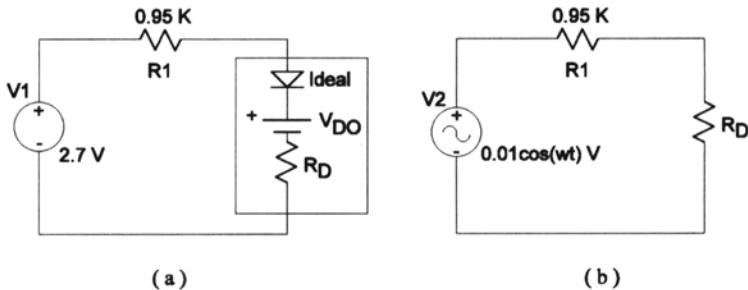


Figura 2.15: a) Circuito de continua (problema 1); y b) circuito de alterna (problema 1).

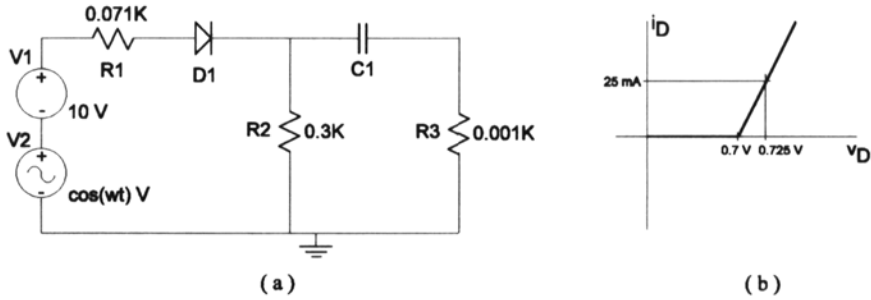


Figura 2.16: a) Circuito planteado por el problema 2; y b) modelo de funcionamiento del diodo.

2. En el circuito de la Fig. 2.16.a, y teniendo en cuenta el modelo de funcionamiento del diodo que se indica en la Fig. 2.16.b, se pide calcular la corriente que circula por el diodo i_D , y la tensión en el diodo, v_D (componentes alterna y continua). Suponga V_T de 25 mV y el condensador C_1 de capacidad infinita.

Solución

Lo primero que se hará es determinar los parámetros circuitales que permiten sustituir al diodo por una fuente de tensión constante (V_{DO}) y una resistencia (R_D). Para ello, se usará la gráfica dada en la Fig. 2.16.b.

El voltaje de la fuente de tensión constante será el que se tenga para $i_D=0$ A. De la gráfica, se deduce que V_{DO} es de 0.7 V. La resistencia R_D será la inversa de la pendiente de la recta dada por la gráfica V-I del diodo. En este caso,

$$R_D = \frac{0,725 - 0,7\text{ V}}{25 - 0\text{ mA}} = 1\Omega \quad (2.34)$$

El circuito equivalente a analizar, sustituyendo el diodo por su equivalente circuital, se muestra en la Fig. 2.17. Basándose en este circuito se analizan separadamente la continua y la alterna.

■ Estudio en continua:

En este caso, el condensador C_1 se comporta como un circuito abierto.

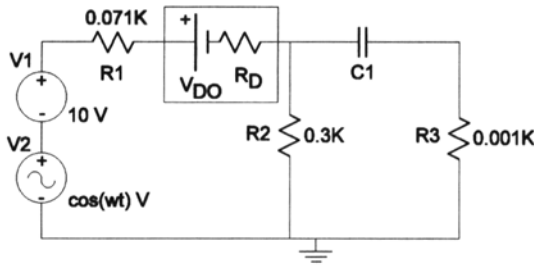


Figura 2.17: Circuito resultante al sustituir el diodo por su circuito equivalente (problema 2).

La única fuente de tensión es V_1 , y la corriente y tensión en el diodo son:

$$I_D = \frac{10 - 0,7V}{R_1 + R_D + R_2} = \frac{9,3}{1 + 71 + 300} = 25 \text{ mA} \quad (2.35)$$

$$V_D = V_{DO} + I_D \cdot R_D = 0,725 \text{ V}$$

▪ *Estudio en alterna:*

En alterna el condensador C_1 se comporta como un cortocircuito. La única fuente de tensión es V_2 , y la corriente y tensión en el diodo son:

$$i_d(t) = \frac{\cos wt}{R_1 + R_D + (R_2 || R_3)} = \frac{\cos wt}{1 + 71 + (1 || 300)} = 0,014 \cdot \cos wt \text{ A} \quad (2.36)$$

$$v_d(t) = i_d(t) \cdot R_D = 0,014 \cdot \cos wt \text{ V}$$

El resultado total se obtiene sumando las soluciones de alterna y continua (superposición de generadores). Dicho resultado queda:

$$i_D(t) = 25 \text{ mA} + 14 \cdot \cos wt \text{ mA} \quad (2.37)$$

$$v_D(t) = 0,725 \text{ V} + 0,014V \cdot \cos wt \text{ V}$$

6.2. Análisis de circuitos con diodos zéner

1. En el circuito de la Fig. 2.18.a, y teniendo en cuenta que el modelo de funcionamiento de los diodos zéner es el que se indica en la Fig. 2.18.b, se pide calcular la tensión de salida v_o , las tensiones v_1 y v_2 , y la tensión en la resistencia R_1 , para una señal senoidal de entrada v_i con un valor de pico de 22 voltios. Considerar que V_{umbral} es de -20 V. para ambos diodos.

Solución

La situación de ambos diodos hace que cuando la tensión de entrada es

positiva, uno de los diodos (D_1) esté en directa mientras que el otro (D_2) está en inversa, y cuando la tensión de entrada es negativa la situación es totalmente opuesta (D_1 en inversa y D_2 en directa).

■ v_i positiva:

En este caso, el diodo D_1 está en directa, por lo que, observando la Fig. 2.18.b, v_1 es cero. Por otra parte, el diodo D_2 está en inversa. Pueden darse dos situaciones:

- Si la tensión de entrada v_i es menor que V_{umbral} , la corriente que circula por D_2 es nula, y este diodo se puede modelar como un circuito abierto. En esta situación, la tensión de salida v_o coincide con v_i , siendo v_2 inversa a v_o .
- Si la tensión de entrada v_i es mayor o igual que V_{umbral} , el diodo D_2 está en la zona zéner, y se puede modelar como una fuente de voltaje constante de valor V_{umbral} . En esta situación, la tensión de salida v_o coincide con V_{umbral} , siendo v_2 inversa a v_o .

■ v_i negativa:

En este segundo caso, es el diodo D_2 el que está en directa, siendo v_2 nula. El diodo D_1 está en inversa, pudiéndose dar dos situaciones:

- Si la tensión de entrada v_i es mayor que $-V_{umbral}$, la corriente que circula por D_1 es nula, y este diodo se puede modelar como un circuito abierto. En esta situación, la tensión de salida v_o coincide con v_i , siendo v_1 igual a v_o .
- Si la tensión de entrada v_i es menor o igual que $-V_{umbral}$, el diodo D_1 está en la zona zéner, y se puede modelar como una fuente de

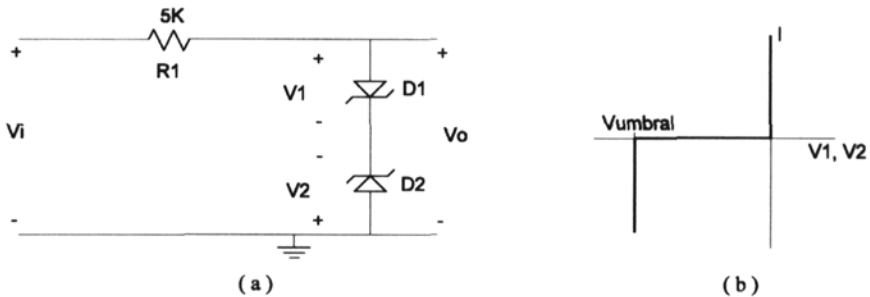


Figura 2.18: a) Circuito planteado por el problema 1; y b) modelo a emplear para los diodos zéner.

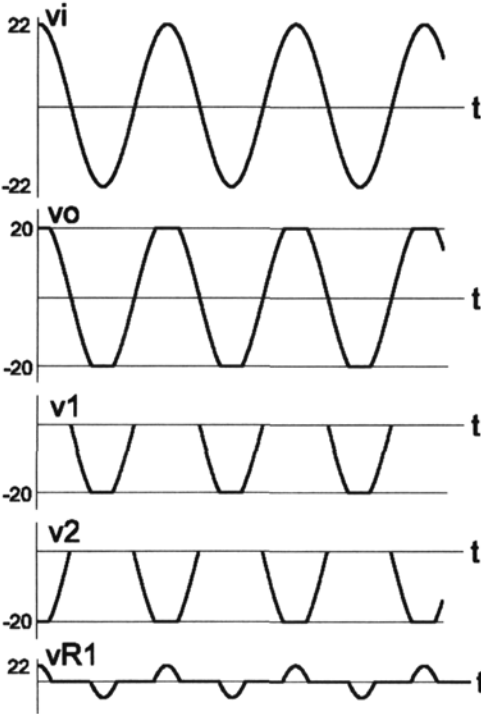


Figura 2.19: Solución al problema 1.

voltaje constante de valor V_{umbral} . En esta situación, la tensión de salida v_o coincide con $-V_{umbral}$, siendo v_1 igual a v_o .

De esta forma, la relación final entre la tensión de entrada, v_i , y la de salida, v_o , es:

$$\begin{aligned}
 v_i \geq 20 &\rightarrow v_o = 20V. \\
 20 > v_i \geq 0 &\rightarrow v_o = v_i \\
 0 > v_i \geq -20 &\rightarrow v_o = v_i \\
 -20 > v_i &\rightarrow v_o = -20V.
 \end{aligned}
 \tag{2.38}$$

En la Fig. 2.19 se han dibujado los valores de las tensiones v_o , v_1 , v_2 y v_{R1} , cuando la señal de entrada es una senoidal de 22 voltios de pico.

2. Dado el circuito de la Fig. 2.20, en el cual $R = 1K\Omega$, $V_Z = 10\text{ V}$, $I_{Zmax} = 32\text{ mA}$ e $I_{ZK} = I_{Zmin} = 0.1\text{ mA}$, se pide:

- Determinar los valores máximo y mínimo de R_L que harán que V_{R_L} se mantenga en 10 voltios.
- Valor de la potencia máxima disipada en el diodo zéner.

Solución

El circuito presentado es un regulador zéner, y el análisis de este tipo de circuito se basa generalmente, en un estudio de corrientes. En este caso:

$$I = I_Z + I_L = I_Z + \frac{V_Z}{R_L} \rightarrow I = \frac{v_i - V_Z}{R} = \frac{50 - 10}{1K} = 40\text{ mA} \quad (2.39)$$

Dado que el voltaje V_Z es constante, cuando la carga R_L es la más pequeña posible, la corriente que pasa por ella es máxima, I_{Lmax} , y cuando R_L es máxima, la corriente es mínima, I_{Lmin} . Como la corriente I también es constante, se tendrán dos situaciones:

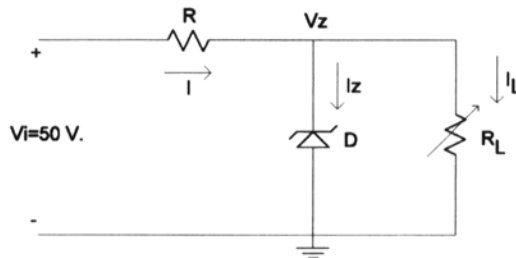


Figura 2.20: Esquema del circuito planteado por el problema 2.

- R_{Lmin} : en este caso, la corriente en la carga es máxima y en el zéner mínima,

$$R_{Lmin} \rightarrow I_{Lmax} = I - I_{Zmin} = 39,9mA \rightarrow R_{Lmin} = V_Z / I_{Lmax} \approx 250\Omega \quad (2.40)$$

- R_{Lmax} : en este caso, la corriente en la carga es mínima y en el zéner máxima,

$$R_{Lmax} \rightarrow I_{Lmin} = I - I_{Zmax} = 8mA \rightarrow R_{Lmax} = V_Z / I_{Lmin} \approx 1,25K\Omega \quad (2.41)$$

Por lo tanto, la resistencia R_L puede variar entre 250Ω y $1.25 K\Omega$.

En cuanto a la máxima potencia disipada en el diodo zéner, dado que V_Z es constante, su valor se obtendrá cuando por éste circule la máxima corriente posible, I_{Zmax} :

$$P_{max} = V_Z \cdot I_{Zmax} = 10V \cdot 32mA = 320 \text{ mW}. \quad (2.42)$$

3. En el circuito de la Fig. 2.21, el diodo zéner se encarga de regular la tensión en la carga. Dicho diodo se modela en la zona de ruptura como una fuente de tensión, V_{ZO} , de valor $5 V$, en serie con una resistencia de valor r_Z igual a 20Ω .

La corriente mínima que puede circular por el diodo para que realice adecuadamente la regulación es de 10 mA . La potencia máxima que es capaz de disipar es de 1 W , por tanto, la corriente inversa máxima permitida sin que se destruya el dispositivo es de 130 mA .

Se pide:

- Si V_{BB} es de $15 V$., hallar los valores mínimo y máximo de R_L para que el circuito funcione adecuadamente como regulador de tensión, teniendo en cuenta que R vale 48.7Ω .
- Si R_L es de 200Ω y R vale 48.7Ω , determinar los límites permisibles de V_{BB} para que se realice adecuadamente la regulación de tensión.

Solución

Primer Apartado:

El regulador zéner permite que la intensidad en la carga varíe mientras que la corriente proporcionada por la fuente de alimentación permanece constante, gracias a que el zéner soporta las diferencias de intensidad proporcionando un voltaje prácticamente constante. En el regulador se cumple que:

$$I = I_L + I_Z \quad (2.43)$$

y, particularizando para el circuito estudiado:

$$I = \frac{15 - V_Z}{48,7} = I_Z + \frac{V_Z}{R_L} \quad (2.44)$$

donde $V_Z = V_{ZO} + I_Z \cdot r_Z = 5 + I_Z \cdot 20$.

Se tienen dos casos límites, cuando la intensidad en la carga es máxima se tendrá una R_L mínima, y cuando la intensidad en la carga es mínima, la R_L será máxima.

■ R_L mínima:

Cuando la corriente en la carga es máxima, por el zéner debe pasar I_{Zmin} , cuyo valor es de 10 mA. Por ello, V_Z valdrá:

$$V_Z = 5 + I_Z \cdot 20 = 5,2V. \quad (2.45)$$

y la Ec. (2.44) queda:

$$\frac{15 - 5,2}{48,7} = 10mA + \frac{5,2}{R_{Lmin}} \rightarrow R_{Lmin} = 27,37\Omega \quad (2.46)$$

■ R_L máxima: Por otro lado, cuando la corriente en la carga es mínima, por el zéner debe pasar I_{Zmax} , cuyo valor es de 130 mA. Por ello, V_Z valdrá:

$$V_Z = 5 + I_Z \cdot 20 = 7,6V. \quad (2.47)$$

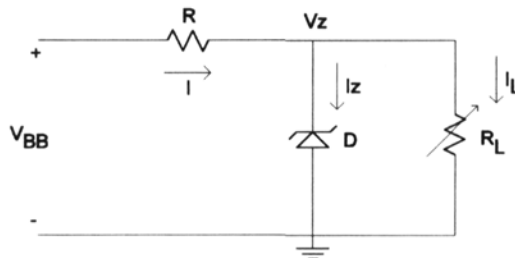


Figura 2.21: Esquema del circuito planteado por el problema 3.

y la Ec. (2.44) queda:

$$\frac{15 - 7,6}{48,7} = 130mA + \frac{7,6}{R_{Lmax}} \rightarrow R_{Lmax} = 380\Omega \quad (2.48)$$

Por lo tanto, R_L puede variar entre 27.37Ω y 380Ω .

Segundo Apartado:

En este caso la fuente de alimentación puede variar, permaneciendo constante la R_L . La situación es muy similar a la planteada en el primer apartado, sólo que ahora I_L es constante y la corriente I variable.

■ V_{BB} máxima:

Cuando el voltaje de alimentación es máximo, también lo será la corriente proporcionada. Por el zéner pasará I_{Zmax} , cuyo valor es de 130 mA. En ese caso, V_Z valdrá 7.6 V.

La Ec. (2.44) queda:

$$\frac{V_{BBmax} - 7,6}{48,7} = 130mA + \frac{7,6}{200} \rightarrow V_{BBmax} = 15,78 \text{ V} \quad (2.49)$$

■ V_{BB} mínima: En este otro caso, la corriente de alimentación es mínima y, por tanto, por el zéner pasará I_{Zmin} , cuyo valor es de 10 mA. V_Z valdrá 5.2 V.

La Ec. (2.44) queda:

$$\frac{V_{BBmin} - 5,2}{48,7} = 10mA + \frac{5,2}{200} \rightarrow V_{BBmin} = 6,95V. \quad (2.50)$$

Por lo tanto, V_{BB} puede variar entre 6.95 V y 15.78 V.

6.3. Análisis de circuitos con diodos

1. Estudiar la función de transferencia y la forma de onda de la señal de salida (v_o) del circuito de la Fig. 2.22.a, en el cual $R_1 = R_2 = R_3 = 10K\Omega$, $V_B = 10V$ y D_1 y D_2 se modelan como diodos ideales, cuando la señal de entrada adopta la forma mostrada en la Fig. 2.22.b.

Solución

Observando el circuito se puede determinar que el diodo D_1 controla el comportamiento del mismo, ya que cuando está en corte, el diodo D_2 estará, necesariamente, en corte.

Este diodo D_1 estará polarizado en directa cuando la tensión de entrada v_i sea mayor que cero, y en inversa cuando ésta sea negativa:

$$\begin{aligned} v_i \leq 0 &\rightarrow D_1 \text{ no conduce} \\ v_i > 0 &\rightarrow D_1 \text{ conduce} \end{aligned} \quad (2.51)$$

A continuación se analizan en detalle ambos casos:

■ D_1 no conduce:

La Fig. 2.23.a muestra el circuito estudiado, donde se ha sustituido D_1 por un circuito abierto (diodo ideal). En este caso, el diodo D_2 nunca conducirá, al estar polarizado por V_B en inversa. La salida v_o del circuito será nula.

■ D_1 conduce:

El circuito equivalente se muestra en la Fig. 2.23.b, donde se ha sustituido D_1 por un cortocircuito (diodo ideal). En este caso, el diodo D_2 estará polarizado en directa cuando la tensión en A sea mayor que V_B . La tensión en A coincide con v_o , luego:

$$\begin{aligned} v_o \leq V_B &\rightarrow D_2 \text{ no conduce} \\ v_o > V_B &\rightarrow D_2 \text{ conduce} \end{aligned} \quad (2.52)$$

Por lo tanto, ahora se tienen otros dos casos en función del comportamiento de D_2 , pero siempre con D_1 en directa:

● D_2 no conduce:

Analizando la Fig. 2.24.a se deduce que la tensión de salida será:

$$v_o = \frac{v_i}{R_1 + R_3} \cdot R_3 = \frac{v_i}{10K\Omega + 10K\Omega} 10K\Omega \rightarrow v_o = \frac{v_i}{2} \quad (2.53)$$

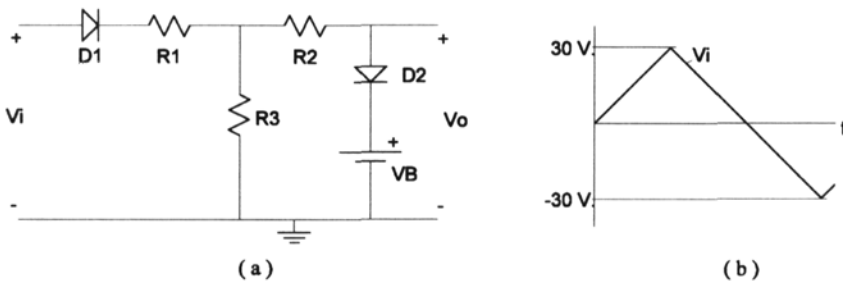


Figura 2.22: a) Circuito planteado por el problema 1; y b) forma de la señal de entrada v_i .

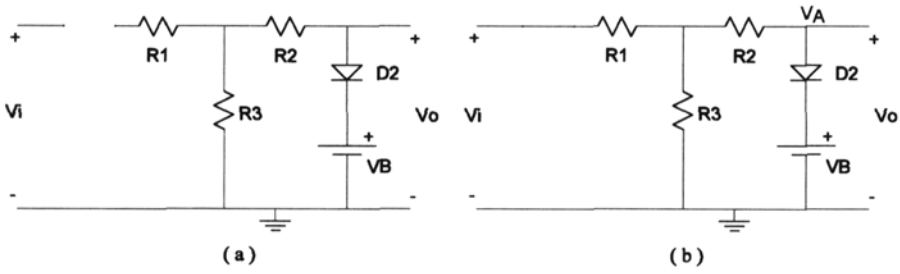


Figura 2.23: a) Circuito planteado por el problema 1 (D_1 en inversa); y b) circuito planteado por el problema 1 (D_1 en directa).

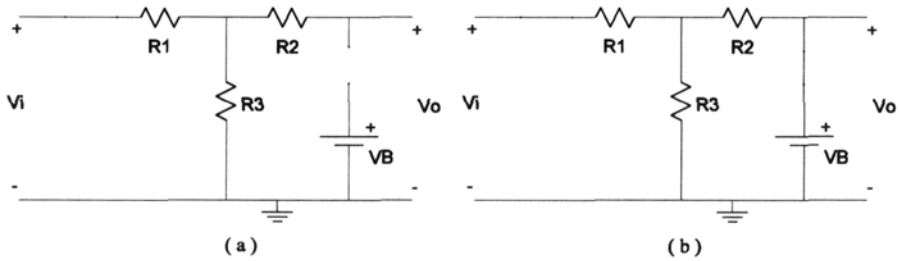


Figura 2.24: a) Circuito planteado por el problema 1 (D_1 en directa y D_2 en inversa); y b) circuito planteado por el problema 1 (D_1 y D_2 en directa).

- D_2 conduce:

Cuando $v_o = v_i/2 > V_B$, el diodo D_2 conduce. En la Fig. 2.24.b se muestra el circuito equivalente, del cual se puede deducir fácilmente

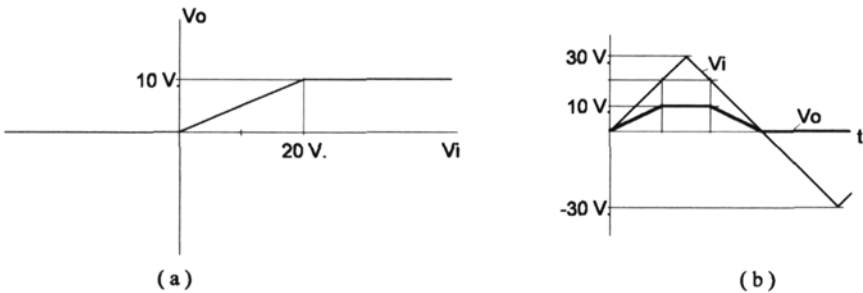


Figura 2.25: Solución al problema 1: a) Función de transferencia; y b) salida v_o .

que la tensión de salida, v_o , coincide con V_B .

En resumen, el comportamiento del circuito en función de v_i será:

$$\begin{aligned} v_i \leq 0 &\rightarrow v_o = 0 \\ 0 < v_i < 2 \cdot V_B &\rightarrow v_o = v_i/2 \\ v_i \geq 2 \cdot V_B &\rightarrow v_o = V_B \end{aligned} \quad (2.54)$$

Lo cual permite obtener la función de transferencia (Fig. 2.25.a) y la tensión de salida (Fig. 2.25.b) del circuito.

2. A partir del circuito de la Fig. 2.26, en el cual $R_1 = R_2 = 50K\Omega$, $R_3 = 25K\Omega$, $R_4 = 100K\Omega$, $V_A = 5V$ y D_1 y D_2 se modelan como diodos ideales, se pide representar gráficamente la función de transferencia v_o/v_i .

Solución

Observando el circuito se puede determinar que el diodo D_1 estará en corte cuando la tensión de entrada, v_i , sea suficientemente negativa como para que la tensión en el ánodo de dicho diodo sea menor que $-5V$. Además, siempre que la tensión de entrada sea negativa, el diodo D_2 estará polarizado en directa, pues su cátodo está prácticamente conectado a dicha entrada. A continuación se estudia esta situación, es decir, D_1 polarizado en inversa y D_2 polarizado en directa (Fig. 2.27.a).

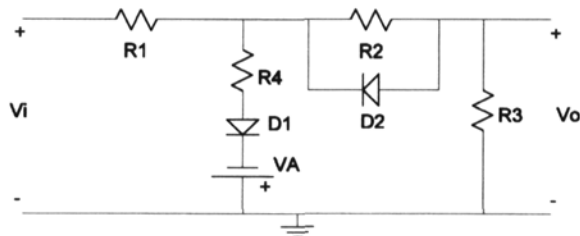


Figura 2.26: Esquema del circuito planteado por el problema 2.

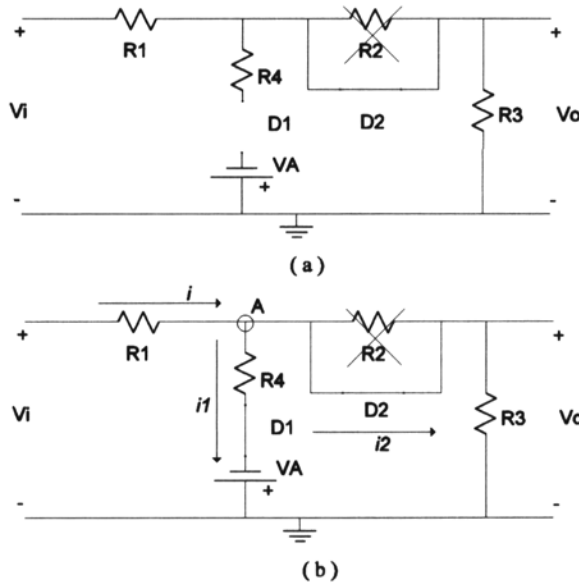


Figura 2.27: a) Circuito planteado por el problema 2 (D_1 en inversa; D_2 en directa); y b) circuito planteado por el problema 2 (D_1 en directa; D_2 en directa).

En ese caso, la tensión de salida será:

$$v_o = \frac{v_i}{R_1 + R_3} \cdot R_3 = \frac{v_i}{25K\Omega + 50K\Omega} 25K\Omega \rightarrow v_o = \frac{v_i}{3} \quad (2.55)$$

Finalmente, habrá que determinar las condiciones que debe cumplir v_i para que se dé la situación planteada. El diodo D_1 estará en corte mientras la tensión en su ánodo sea menor o igual a $-V_A$. Ya que la tensión en dicho terminal coincide con la tensión de salida v_o , se puede obtener la condición de paso de inversa a directa del diodo D_1 usando la expresión de la tensión v_o . Esto es, para que D_1 pase a directa se debe cumplir que

$$v_{anodo\ D_1} \leq -V_A \rightarrow v_{anodo\ D_1} = v_o = \frac{v_i}{3} \rightarrow v_i \leq -3 \cdot V_A \quad (2.56)$$

Por lo tanto, mientras que v_i sea menor o igual a -15 V , el diodo D_1 estará en corte y D_2 en directa, siendo la salida v_o igual a un tercio de la entrada.

Si la tensión de entrada v_i es mayor que -15 V ., el diodo D_1 pasa a estar polarizado en directa (Fig. 2.27.b). En este nuevo caso, la salida v_o se puede obtener analizando el nodo marcado como **A** en la Fig. 2.27.b. En dicho nodo

se cumple que $i = i_1 + i_2$, y esta relación se puede escribir como:

$$\frac{v_i - v_o}{R_1} = \frac{v_o - (-V_A)}{R_4} + \frac{v_o}{R_3} \quad (2.57)$$

De donde se puede obtener una relación entre v_i y v_o ,

$$v_o = \frac{2v_i - 5}{7} \quad (2.58)$$

Para obtener este resultado se ha supuesto que ambos diodos están en directa. Sin embargo, conforme se aumenta la tensión v_i , también lo hace v_o , llegando un momento en el cual el diodo D_2 puede pasar a estar en inversa. Para ello se deberá cumplir que el voltaje en el cátodo de dicho diodo sea mayor o igual que el voltaje en su ánodo. Esto implica que la tensión en el nodo **A** sea nula, es decir,

$$\frac{2v_i - 5}{7} = 0 \rightarrow v_i = \frac{5}{2} \quad (2.59)$$

Por lo tanto, mientras que v_i sea mayor que -15 V. y menor que $5/2$ V., ambos diodos estarán en directa, siendo la salida v_o igual $\frac{2v_i - 5}{7}$.

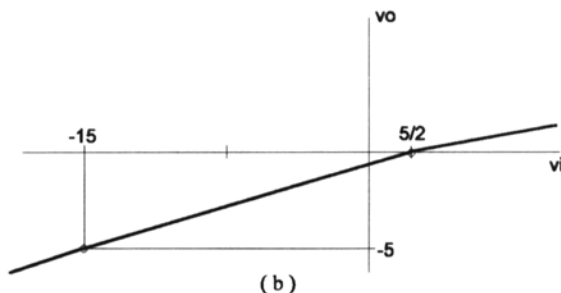
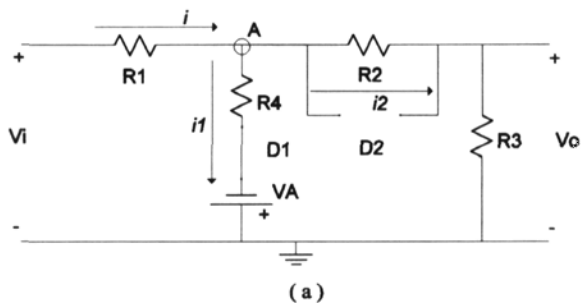


Figura 2.28: a) Circuito planteado por el problema 2 (D_1 en directa; D_2 en inversa); y b) Función de transferencia solución al problema 2.

Finalmente, cuando la tensión de entrada es mayor que $5/2$ V. el diodo D_1 estará en directa y D_2 en inversa (Fig. 2.28.a). En este caso, la tensión de salida v_o se obtiene de forma similar al caso anterior, usando las intensidades i , i_1 e i_2 . Atendiendo a la nueva situación que plantea el circuito de la Fig. 2.28.a, se tiene que:

$$i = i_1 + i_2 \rightarrow \frac{v_i - v_{nodo A}}{R_1} = \frac{v_{nodo A} - (-V_A)}{R_4} + \frac{v_{nodo A}}{R_3 + R_2} \quad (2.60)$$

De donde se puede obtener una relación entre v_i y $v_{nodo A}$,

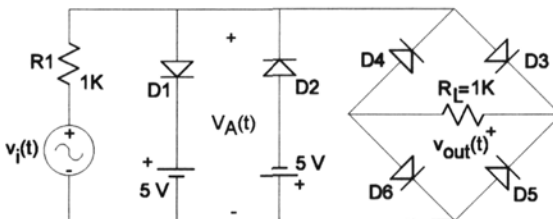
$$v_{nodo A} = \frac{6v_i - 15}{13} \quad (2.61)$$

El valor de v_o será:

$$v_o = i_2 \cdot R_3 = \frac{v_{nodo A}}{R_3 + R_2} \cdot R_3 = \frac{2v_i - 5}{13} \quad (2.62)$$

Esta última situación permite la definición final de la función de transferencia. Cuando v_i es mayor o igual a $5/2$ V, el diodo D_1 estará en directa y D_2 en corte, siendo la salida v_o igual a $\frac{2v_i - 5}{13}$. La forma final de la función de transferencia se muestra en la Fig. 2.28.b.

3. Del circuito de la Fig. 2.29, donde los diodos polarizados en directa se modelan como una caída de tensión constante de 0.7 V, se pide calcular y dibujar la función de transferencia, $v_{out}(t)/v_i(t)$, y dibujar la tensión que cae en la resistencia R_L cuando la entrada $v_i(t)$ es una senoide de 10 voltios de pico.



(a)

Figura 2.29: Esquema del circuito planteado por el problema 3.

Solución

El circuito está formado por un doble limitador (diodos D_1 y D_2) y un rectificador en puente (diodos D_3 , D_4 , D_5 y D_6). Para resolver el problema se emplea la tensión auxiliar $v_A(t)$, definida a la salida del limitador.

La primera de las etapas, el doble limitador, es un circuito cuya señal de salida coincide con la de entrada mientras que el valor de esta entrada no supere unos determinados umbrales. En este caso, los umbrales son $5 + V_{DO}$ y $-5 - V_{DO}$. En caso de que se supere uno de estos umbrales entran en conducción bien D_1 (v_i positiva) o bien D_2 (v_i negativa). Por tanto, la salida del bloque limitador, $V_A(t)$ estará comprendida en el intervalo $[-5.7, 5.7]$ V.

La relación entre la salida del limitador, $v_A(t)$, y $v_{out}(t)$ se corresponde con la función de transferencia del rectificador en puente:

$$\begin{aligned} 1,4V \leq v_A(t) \leq 5,7V & \quad \rightarrow v_{out}(t) = (v_A(t) - 1,4) \frac{R_L}{R_L + R_1} \\ -1,4V \leq v_A(t) \leq 1,4V & \quad \rightarrow v_{out}(t) = 0 \\ -5,7V \leq v_A(t) \leq -1,4V & \quad \rightarrow v_{out}(t) = -(v_A(t) + 1,4) \frac{R_L}{R_L + R_1} \end{aligned} \quad (2.63)$$

Finalmente, queda relacionar la entrada $v_i(t)$ directamente con la salida $v_{out}(t)$. Para ello se puede usar la función de transferencia anterior, teniendo en cuenta que la señal $v_i(t)$ es igual a $v_A(t) + v_{out}(t)$, mientras la entrada no sobrepasa los límites del limitador.

En caso de que la señal de entrada haga que $v_A(t)$ sea igual a 5.7 V, la salida permanecerá constante en (5.7-1.4) voltios. Para que esto ocurra, la señal de entrada deberá ser mayor o igual a $v_A(t) + v_{out}(t) = 5.7 + 4.3 = 10$ voltios. De igual forma, si la señal de entrada hace que $v_A(t)$ sea igual a -5.7 V, la salida permanece constante en -4.3 voltios, y eso ocurre cuando $v_i(t) = v_A(t) + v_{out}(t) = -10$ voltios. Luego la función de transferencia del circuito será:

$$\begin{aligned} 10V \leq v_i(t) & \quad \rightarrow v_{out}(t) = 4,3V \\ 1,4V \leq v_i(t) \leq 10V & \quad \rightarrow v_{out}(t) = (v_i(t) - 1,4)/2 \\ -1,4V \leq v_i(t) \leq 1,4V & \quad \rightarrow v_{out}(t) = 0V \\ -10V \leq v_i(t) \leq -1,4V & \quad \rightarrow v_{out}(t) = -(v_i(t) + 1,4)/2 \\ v_i(t) \leq -10V & \quad \rightarrow v_{out}(t) = 4,3V \end{aligned} \quad (2.64)$$

La representación de esta función de transferencia, así como la salida cuando la entrada es una senoide de 10 voltios de pico se pueden observar en la Fig. 2.30.

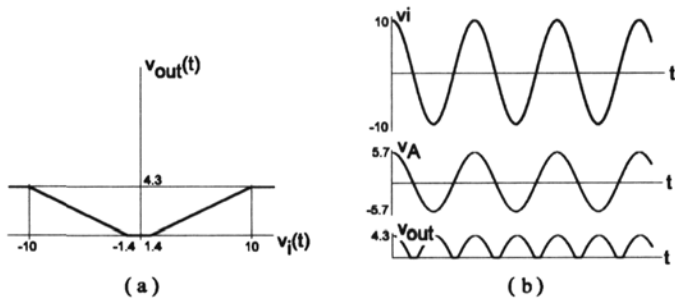


Figura 2.30: a) Función de transferencia (problema 3); y b) salida para $v_i(t)$ senoidal (problema 3).

3

El transistor bipolar

Los transistores de unión bipolar son dispositivos de estado sólido de tres terminales, que deben su nombre a que su funcionamiento depende tanto del flujo de electrones como de huecos. Un semiconductor monocristalino se dopa alternativamente con distintos tipos de impurezas, siendo siempre el dopaje de la que se puede considerar como zona central, base, distinto del de las consideradas como zonas laterales, emisor y colector. Las dos uniones pn que se forman, base-emisor y base-colector, funcionan exactamente igual que las uniones aisladas pn, cumpliendo sus mismas ecuaciones. Sin embargo, el transistor se caracteriza por un nuevo principio que condiciona totalmente su funcionamiento, ya que, dado que las uniones coexisten dentro de la misma red cristalina, éstas pueden comunicarse.

Los transistores bipolares constituyen la parte central de muchos circuitos de conmutación y procesado de señal. En aplicaciones analógicas, los transistores bipolares desarrollan una gran variedad de funciones, que incluyen la amplificación de señal, generación de tensiones de referencia y de corrientes continuas de polarización o la reducción de ganancias de modo común. En circuitos digitales, los bipolares llevaron a cabo algunas de estas mismas funciones, pero es de mayor importancia su labor como interruptores controlados por corriente. Estos interruptores electrónicos hacen posible la toma de decisiones a alta velocidad y, en combinación con una capacidad, proporcionar memoria digital.

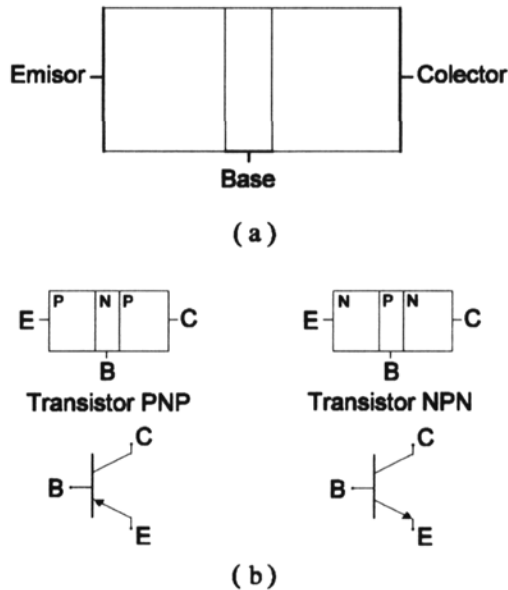


Figura 3.1: a) Estructura del transistor bipolar; y b) dopaje y símbolos de los dos tipos de transistores bipolares.

1. Estructura física del transistor bipolar

De forma muy básica, un transistor consiste en un cristal semiconductor cuya parte central ha sufrido un determinado tipo de dopaje (P o N) y sus partes laterales han sufrido el dopaje contrario (N o P) (Fig. 3.1.a). Por tanto, como muestra la Fig. 3.1.b, en función de los dopajes empleados, se obtienen dos tipos de transistores: el PNP y el NPN. En ambos casos, la idea es construir un dispositivo que permita, aplicando un voltaje entre dos terminales, controlar la corriente que circula por un tercer terminal, esto es, una fuente de corriente controlada por tensión.

El transistor es, por tanto, un elemento formado por tres regiones que dan nombre a sus tres terminales: Emisor, Base y Colector. Finalmente un apunte de fabricación, estas zonas asociadas a los tres terminales presentan dos características que serán importantes para el mejor funcionamiento del transistor:

- La zona central (Base) es mucho más estrecha que las laterales.
- El Emisor está bastante más dopado que el Colector.

1.1. Zonas de funcionamiento

El transistor consta de dos uniones P-N, la unión Emisor-Base y la unión Colector-Base. En función de la polarización de ambas uniones (directa o inversa), se pueden obtener distintos modos de operación del transistor.

En la zona activa el transistor trabaja como amplificador. En circuitos lógicos, el valor '0' se consigue llevando al transistor a saturación, y el valor '1' llevándolo a la zona de corte. En cuanto a la zona inversa, el comportamiento es similar al de zona activa, pero al ser los dopajes de Emisor y Colector muy diferentes y estar siendo empleados al revés, las corrientes obtenidas de salida son muy pequeñas (poca amplificación).

2. El transistor bipolar en modo activo

2.1. Comportamiento eléctrico del transistor

Si se polariza en directa la unión Emisor-Base de un transistor PNP, disminuye su barrera de potencial, y se consigue una gran afluencia de electrones al Emisor y de huecos a la Base. Al estar polarizada en inversa la unión Colector-Base, la barrera de potencial en esta unión aumenta, quedando la zona del Colector con una gran carga negativa (escaso movimiento de electrones). Esta carga negativa del Colector atrae a los huecos que llegan a la Base, y al ser esta zona relativamente estrecha, la atraviesan hasta llegar al Colector. En resumen, este proceso, como se muestra en la Fig. 3.2, origina una gran corriente por la unión inversamente polarizada (al contrario que ocurre con el diodo inversamente polarizado).

Las corrientes originadas en Emisor, Base y Colector del transistor PNP son:

- Corriente de Emisor

Debida a la difusión de portadores mayoritarios. Tendrá dos componentes, i_{hEB} e i_{eBE} , debidas al paso de huecos de Emisor a Base y de

Cuadro 3.1: Modos de operación del transistor

Modo	Emisor-Base	Colector-Base
Corte	Inversa	Inversa
Activa	Directa	Inversa
Saturación	Directa	Directa
Inversa	Inversa	Directa

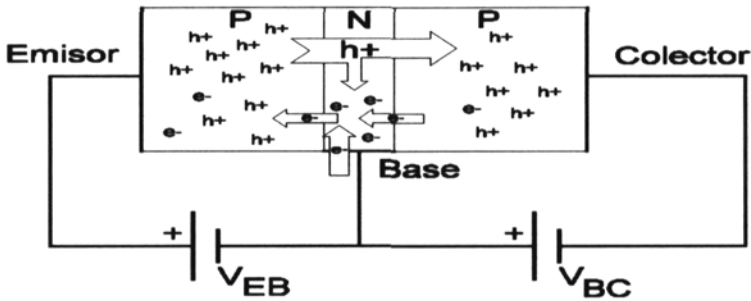


Figura 3.2: El transistor trabajando en la zona activa.

electrones de Base a Emisor. Al ser el dopaje del Emisor mucho más fuerte que el de la Base, prácticamente toda la corriente se debe al paso de huecos ($i_{hEB} \gg i_{eBE}$).

- Corriente de Base

Tendrá tres componentes: i_{eBE} debida al paso de electrones de Base a Emisor, i_{eB} originada por electrones que provienen de la batería y tratan de compensar la entrada de huecos en la base (al ser la base muy estrecha, esta corriente es muy pequeña), e i_{eCB} , debida al paso de electrones del Colector a la Base.

- Corriente de Colector

Tiene dos componentes, i_{C0} , debida a la polarización inversa de la unión Base-Colector (coincide con i_{eCB} , y se puede considerar prácticamente nula); e i_{hBC} , debida a los huecos que, provenientes del Emisor, consiguen atravesar la Base:

$$i_{hBC} = I_S e^{\frac{V_{EB}}{V_T}} \quad (3.1)$$

donde V_T es una constante, denominada tensión térmica.

Por último, comentar que se cumple que:

- La corriente de colector se debe prácticamente a los huecos que, provenientes del Emisor, consiguen atravesar la Base. Así, se puede escribir que:

$$i_C = I_S e^{\frac{V_{EB}}{V_T}} \quad (3.2)$$

Como se puede observar, la corriente de colector, que atraviesa desde la región de Base a la de Colector, no depende de la tensión entre estos

terminales, V_{BC} , sino de la tensión entre los terminales de Emisor y Base, V_{EB} . La corriente i_C es la más importante de las que aparecen en el transistor bipolar. En caso de que el transistor fuera un NPN, la expresión de i_C quedaría:

$$i_C = I_S e^{\frac{V_{BE}}{V_T}}. \quad (3.3)$$

- La corriente de base se debe casi totalmente a los electrones que, para compensar la entrada de huecos, entran en la Base provenientes de la fuente V_{EB} .
- Finalmente, se puede escribir que:

$$i_C = i_E - i_B \quad (3.4)$$

2.2. Configuraciones del transistor bipolar

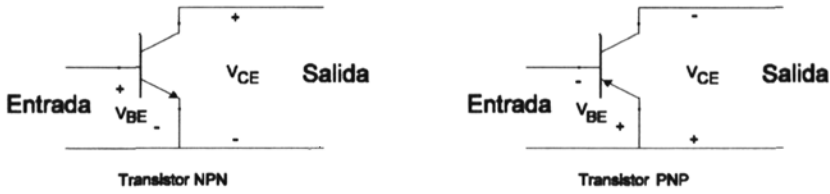
El transistor bipolar es un dispositivo, que trabajando en modo activo, se usa generalmente como amplificador. Dado que el transistor posee tres terminales, si el amplificador tiene dos terminales como entrada y dos como salida, habrá que emplear uno de los tres terminales del transistor tanto a la entrada como a la salida. En función del terminal que se emplee como común a entrada y a salida, existen tres tipos de configuraciones posibles (Fig. 3.3):

A. Emisor Común.

La entrada se aplica entre Base y Emisor, y la salida se obtiene entre Colector y Emisor. Ya que se trata de conseguir que el transistor trabaje en zona activa, habrá que polarizar en directa la unión Base-Emisor y en inversa la Base-Colector. En función del tipo de transistor, se tendrán dos situaciones diferentes.

- Transistor NPN:
 - Pol. Directa de Base-Emisor. Para ello se debe tener una V_{BE} mayor que cero.
 - Pol. Inversa de Base-Colector. Para ello la tensión V_{CE} debe ser mayor que V_{BE} , de forma que V_{CB} sea positiva (V_{BC} negativa).
- Transistor PNP:

Emisor Común



Base Común



Colector Común



Figura 3.3: Configuraciones del transistor bipolar como amplificador.

- Pol. directa de Base-Emisor. Para ello la tensión V_{BE} debe ser negativa.
- Pol. inversa de Base-Colector. La tensión V_{CE} será negativa, y de valor absoluto mayor que el de V_{BE} , con lo que V_{CB} será negativa (V_{BC} positiva).

B. Base Común.

La entrada se aplica entre Emisor y Base, mientras que la salida se toma entre Colector y Base. Al igual que en el caso anterior, existen dos situaciones

en función del tipo de transistor que se debe mantener en zona activa.

- Transistor NPN:
 - Pol. Directa de Base-Emisor. La tensión V_{BE} debe ser positiva (V_{EB} negativa).
 - Pol. Inversa de Base-Colector. V_{CB} debe ser positiva.
- Transistor PNP:
 - Pol. Directa de Base-Emisor. V_{BE} debe ser negativa.
 - Pol. Inversa de Base-Colector. V_{CB} negativa.

C. Colector Común.

La entrada se aplica entre Base y Colector, y la salida entre Emisor y Colector. Se vuelven a dar dos posibles situaciones.

- Transistor NPN:
 - Pol. Directa de Base-Emisor. V_{EB} negativa.
 - Pol. Inversa de Base-Colector. V_{CB} positiva, para lo cual, la tensión V_{EC} será negativa, y su valor absoluto mayor que el de V_{EB} .
- Transistor PNP:
 - Pol. Directa de Base-Emisor. V_{EB} positiva.
 - Pol. Inversa de Base-Colector. V_{CB} negativa, y, además, V_{EC} será mayor que V_{BC} para dar V_{EB} positiva.

2.3. Ganancia de corriente

Si las configuraciones del transistor, estudiadas para trabajar en modo activo, se usan para obtener una salida amplificada respecto a la entrada, en este apartado se estudia en que consiste esta amplificación. Si se posee un transistor PNP en configuración de Emisor Común, y trabajando en la zona activa, se define la Ganancia de Corriente en Emisor Común (β) como la relación entre la corriente de salida (Colector) y la de entrada (Base).

$$\beta = \frac{I_C}{I_B} = \frac{I_C}{I_E - I_C} \quad (3.5)$$

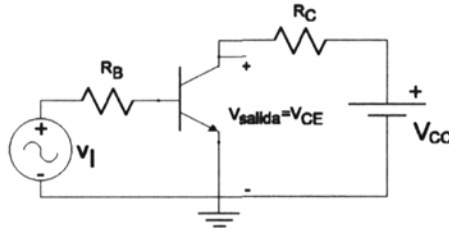


Figura 3.4: Circuito que ilustra los modos de corte/saturación.

Hay que recalcar el hecho de que esta relación sólo se cumple si el transistor se encuentra trabajando en la zona activa. Si la intensidad de base aumentara excesivamente, se dejaría de cumplir esta relación, entrando el transistor en zona de saturación.

En el caso de trabajar en configuración de Base Común, se define la Ganancia de Corriente en Base Común (α) como la relación entre la corriente de salida (Colector) y la de entrada (Emisor).

$$\alpha = \frac{I_C}{I_E} = \frac{\beta}{\beta + 1} \quad (3.6)$$

que se puede relacionar fácilmente, como muestra la ecuación anterior, con la ganancia en Emisor Común.

3. El transistor bipolar en modo corte-saturación

En circuitos lógicos digitales, donde las señales a transmitir tienen sólo dos niveles, cero y uno, el transistor se emplea como un simple conmutador. Para ello, no se trabaja en la zona activa, sino que se hace trabajar a éste en saturación o en corte. De esta forma, como se verá a continuación, cuando la entrada al transistor es una señal de tensión casi nula ('0' lógico), el transistor entra en la zona de corte, y la tensión que cae en R_C (salida) es nula; cuando la tensión de entrada al transistor es muy alta ('1' lógico) el transistor entra en saturación y la tensión de salida será prácticamente nula, siendo la tensión que cae en R_C muy similar a la de alimentación (V_{CC}).

En la Fig. 3.4 se muestra un circuito simple, el cual se alimenta con una tensión v_I . En función de esta tensión de entrada, el circuito tendrá distintos modos de comportamiento:

- Si v_I es negativa o muy pequeña, del orden de 0.5 V., la unión Emisor-Base se puede considerar como polarizada en inversa, y, ya que la unión Colector-Base está igualmente polarizada en inversa (V_{CC} positiva), el transistor estará trabajando en la zona de corte. De ello se desprende que $i_B=0$, $i_E=0$, $i_C=0$ y $v_C=V_{CC}$.

Dado que la salida del circuito de la Fig. 3.4 es la tensión V_{CE} , y $V_E=0$ V., entonces la salida será un valor alto ('1' lógico).

- Si ahora se aumenta v_I por encima de la tensión V_{BE} de activa (p. ej., 0.7 V.), el transistor bipolar entra en la zona de activa. En ese caso, se tendrá que:

$$i_B = \frac{v_I - V_{BE}}{R_B} \approx \frac{v_I - 0,7}{R_B} \quad (3.7)$$

y la corriente en el colector será $i_C = \beta \cdot i_B$.

Para saber si el transistor está realmente en la zona de activa, habría que calcular v_C ,

$$v_C = V_{CC} - R_C \cdot i_C \quad (3.8)$$

y comprobar si v_C es mayor que 0.7 V. ($v_{CB} \geq 0$). En caso contrario, si v_C es menor que esta tensión, la unión Colector-Base estará polarizada en directa, y el dispositivo habrá dejado de trabajar en la zona activa, pasando a la zona de saturación.

- Por lo tanto, cuando se aumenta v_I , se incrementan i_B e i_C , y usando la Ec. (3.8), v_C disminuye. Si v_C se hace menor que V_{BE} de activa (0.7 V.), el transistor entra en saturación.

Se puede definir la zona de saturación como aquella en la que el transistor intenta mantener una corriente de colector que no puede soportar en modo activo. Para el circuito analizado, la máxima corriente i_C es aquella que hace que v_{CB} sea nula, es decir:

$$i_{Cmax} = \frac{V_{CC} - v_{Cmin}}{R_C} \approx \frac{V_{CC} - 0,7}{R_C} \quad (3.9)$$

Y usando esta i_{Cmax} se puede obtener el voltaje que debe haber a la entrada para que el transistor entre en saturación:

$$i_{Bmax} = \frac{i_{Cmax}}{\beta} = \frac{v_{Imax} - V_{BE}}{R_B} \rightarrow v_{Imax} = R_B \cdot \frac{i_{Cmax}}{\beta} + V_{BE} \quad (3.10)$$

Si se incrementa v_I por encima de este valor máximo, la unión Base-Colector se polarizará en directa. En este caso, el voltaje entre Colector y

Emisor se hace prácticamente constante ($v_{CEsat} \approx 0.2 \text{ V.}$), y la intensidad i_C se hace constante:

$$i_{Csat} = \frac{V_{CC} - v_{CEsat}}{R_C} \quad (3.11)$$

haciéndose el producto $i_{Csat} \cdot R_C$ prácticamente igual a V_{CC} , con lo cual la salida $v_C - V_E = V_{CC} - i_{Csat} \cdot R_C \approx 0V$. ('0' lógico).

4. Representación gráfica de las características del transistor

Si se considera que se tiene un transistor PNP en configuración de Emisor Común, éste se puede caracterizar por cuatro variables (Fig. 3.5.a):

- Tensión de Entrada (V_{EB}).
- Tensión de Salida (V_{EC}).
- Intensidad de Entrada (I_B).
- Intensidad de Salida (I_C).

Cada una de estas variables puede expresarse en función de dos de las restantes. Usando como variables dependientes la tensión de entrada y la intensidad de salida, las expresiones que caracterizan al transistor serán:

$$\begin{aligned} V_{BE} &= f_1(V_{CE}, I_B) \\ I_C &= f_2(V_{CE}, I_B) \end{aligned} \quad (3.12)$$

La información de estas dos funciones la proporciona el fabricante en forma gráfica, a través de las familias de curvas características (de entrada y salida) del transistor. En la curva de salida (Fig. 3.5.b), usando la i_B como parámetro, se representa el valor de i_C en función de v_{CE} . En la curva de entrada (Fig. 3.5.c), utilizando v_{CE} como parámetro del circuito, se tiene una i_B que varía de forma exponencial en función del valor de v_{BE} (similar a la curva I-V del diodo).

Si se analizan ambas curvas, se puede observar que, para una v_{BE} fija, un aumento en v_{CE} produce una disminución pequeña de i_B . Por el contrario, este aumento de v_{CE} producirá un aumento de i_C . Esto es debido al conocido Efecto Early: en un NPN, un aumento de v_{CE} produce un ensanchamiento de la zona de deplexión de la unión Base-Colector, y, por ello, una disminución

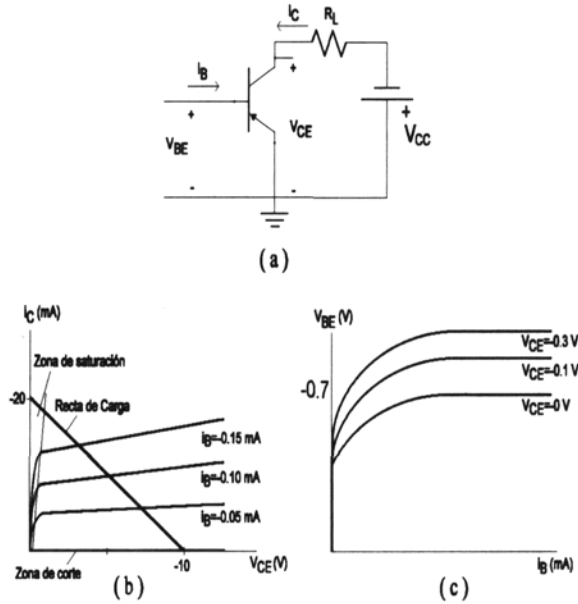


Figura 3.5: a) Emisor común; b) curvas características de entrada; y c) curvas características de salida.

de la anchura de Base. Los huecos pasan ahora más fácilmente del Emisor al Colector, y, por ello, disminuyen i_B y aumenta i_C . En la gráfica $i_C - v_{CE}$ se puede comprobar como las curvas características, que deberían ser líneas paralelas al eje v_{CE} , no lo son, sino que presentan una pendiente. Extrapolando estas líneas hasta cortar el eje v_{CE} , se observa que todas cortan en un mismo punto, denominado tensión de Early (V_A).

La relación de i_C con i_B y v_{CE} está influenciada por la tensión de Early en la forma:

$$i_C = i_B \beta \left(1 + \frac{v_{CE}}{V_A} \right) \tag{3.13}$$

y siempre que $v_{CE} \ll V_A$ se puede despreciar el efecto Early.

5. El transistor bipolar como amplificador

Para actuar como amplificador, el transistor debe estar continuamente polarizado en la zona activa, y para ello se emplea un circuito externo que genera tensiones y corrientes continuas que aseguran la correcta ubicación del punto de trabajo. Pero, por otro lado, la señal de entrada al amplificador será generalmente una señal alterna de pequeño valor. Por lo tanto, el estudio

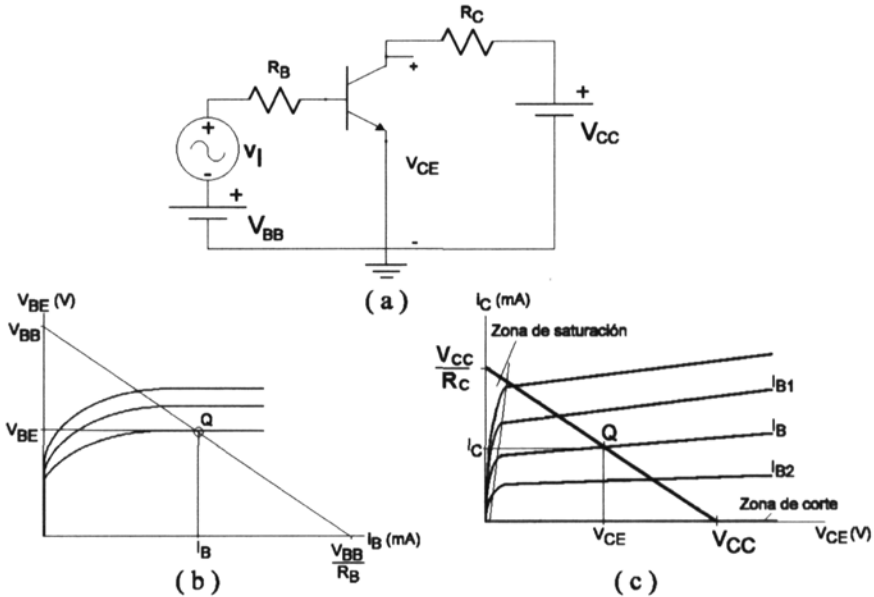


Figura 3.6: a) Circuito; b) recta de carga de entrada; y c) recta de carga de salida.

del amplificador se descompone tradicionalmente en dos problemas. Por un lado, habrá que realizar un análisis en continua, para determinar cual es el punto de trabajo del transistor, y para comprobar que éste se encuentra en la zona activa. Por otro lado, habrá que realizar un análisis en alterna, para estudiar cual es la relación entre la señal alterna de entrada y la de salida.

A continuación se analiza de forma gráfica, apoyándose en las gráficas de curvas características de entrada y salida, el funcionamiento del transistor bipolar como amplificador. El circuito que sirve de ejemplo se muestra en la Fig. 3.6.a, donde se emplea un transistor NPN en configuración de Emisor Común. La tensión de entrada a este transistor tiene una componente continua (V_{BB}) y una de alterna (v_I). Si se inhibe la componente de alterna, se puede calcular el punto de trabajo en continua. Para ello se trazan dos rectas de carga, como se muestra en las Figs. 3.6.b y 3.6.c. La primera de las rectas de carga se ha dibujado sobre las curvas características de entrada (Fig. 3.6.b) y cumple la ecuación:

$$V_{BB} = i_B \cdot R_B + v_{BE} \quad (3.14)$$

El punto de trabajo, obtenido de la intersección de esta recta con las curvas de entrada, da el valor de tensión que cae entre Base y Emisor (V_{BEQ}) y la corriente de base (I_{BQ}).

La segunda recta de carga se ha trazado sobre las curvas de salida (Fig. 3.6.c). Esta recta cumple la ecuación:

$$V_{CC} = i_C \cdot R_C + v_{CE} \tag{3.15}$$

y define el punto de trabajo, Q , del transistor bipolar, que marca la tensión entre Colector y Emisor, V_{CEQ} , y la corriente de colector, I_{CQ} .

Una vez calculado el punto de trabajo en continua, se puede pasar a analizar el comportamiento del transistor en alterna. Ahora, la entrada al circuito no es una tensión V_{BB} , sino $(V_{BB} + v_I)$. Esta variación en la tensión de entrada, representada sobre las curvas de entrada en la Fig. 3.7.a, hace que la intensidad i_B no sea constante, sino que varíe entre dos valores (I_{B1} e I_{B2}). Estudiando esta variación de i_B sobre las curvas de salida del transistor (Fig. 3.7.b), se puede ver que, cada vez que varía i_B , se cambia de curva dentro de la familia de curvas, produciendo una variación de la señal alterna entre los puntos originados por I_{B1} e I_{B2} . Esta variación de i_B produce unas señales i_C y v_{CE} de alterna, amplificadas con respecto a la tensión de entrada.

La ubicación del punto de trabajo, Q , afecta significativamente a la máxima amplitud de salida (*swing*) permitida en el colector. Así, si se acerca Q a las zonas de saturación o de corte, la salida se verá limitada (Fig. 3.8). Si se pretende que el circuito funcione correctamente como amplificador, se deben evitar estas limitaciones en la salida. La única solución para evitarlas es polarizar correctamente el transistor.

5.1. Análisis en continua. Polarización de transistores bipolares

El análisis en continua o estudio del punto de polarización del transistor bipolar supone el análisis del comportamiento del transistor despreciando las

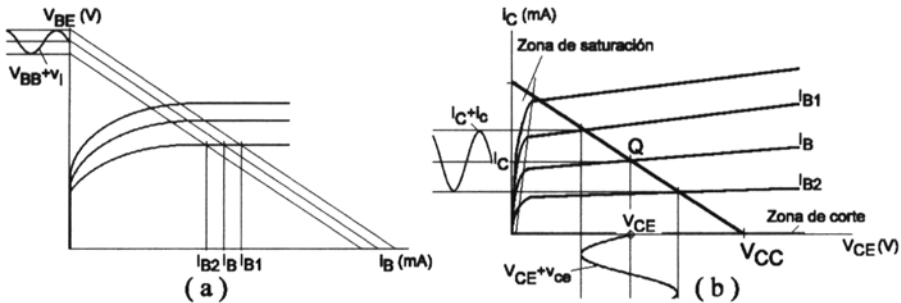


Figura 3.7: a) Comportamiento de I_B al variar la tensión de entrada; y b) variaciones de i_C y v_{CE} .

componentes de alterna y presuponiendo que éste trabaja en zona activa. Como modelo del transistor se usa el modelo de tensión continua en la unión Base-Emisor (polarizada en directa ya que se está en activa, $V_{BE}=0.7\text{ V.}$). La unión Base-Colector estará polarizada en inversa, y su voltaje, V_{CB} , es inicialmente desconocido.

El circuito de polarización obliga al transistor a trabajar con unos determinados valores (I_C, V_{CE}) de continua. Este par de valores se denominan punto de trabajo, y la línea que forman todos los posibles puntos de trabajo se denomina recta de carga.

Pero la polarización del transistor consiste no sólo en ubicar el punto de trabajo alejado de las zonas de corte y saturación, sino también en establecer una corriente continua constante en el Emisor, que debe ser lo más insensible posible a variaciones de la temperatura o de la ganancia de corriente en Emisor común, β . Si se consigue que I_E no varíe con la temperatura o al cambiar el transistor por otro similar, se consigue un diseño estable, que puede usarse en distintas situaciones y fabricarse usando transistores distintos pero del mismo tipo.

5.1.1. Polarización de Emisor. Fuente única de potencia

La Fig. 3.9.a muestra el esquema de polarización de Emisor. En este esquema, la Base es alimentada con una fracción de V_{CC} , y se conecta una resistencia R_E al Emisor. El esquema de la Fig. 3.9.a puede ser sustituido por el de la Fig. 3.9.b, donde se sustituyen R_1 y R_2 por la alimentación y resistencia en la zona de Base del transistor, V_{BB} y R_{BB} , de valores

$$V_{BB} = \frac{R_2}{R_1 + R_2} \cdot V_{CC} \quad R_{BB} = \frac{R_1 \cdot R_2}{R_1 + R_2} \quad (3.16)$$

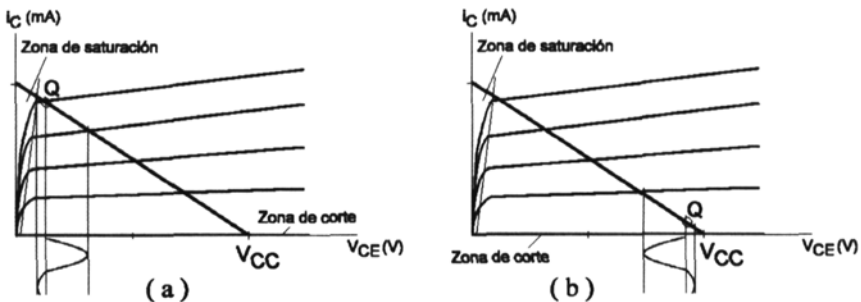


Figura 3.8: a) Valor de pico negativo de v_{CE} limitado por la zona de saturación; y b) valor de pico positivo de v_{CE} limitado por la zona de corte.

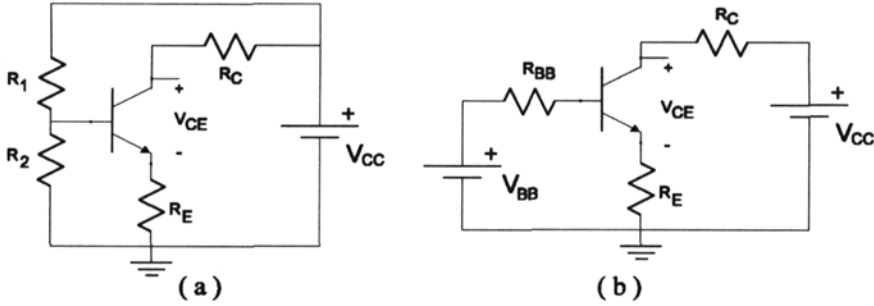


Figura 3.9: a-b) Esquema de la polarización de Emisor.

En este esquema, la intensidad en Emisor se calcula usando:

$$\begin{aligned} I_E &= I_C + I_B = \beta I_B + I_B = (\beta + 1)I_B \\ V_{BB} &= I_B R_{BB} + V_{BE} + I_E R_E \end{aligned} \quad (3.17)$$

de donde:

$$I_E = \frac{V_{BB} - V_{BE}}{R_E + R_{BB}/(\beta + 1)} \quad (3.18)$$

Para hacer la intensidad de Emisor, I_E , lo más estable posible se buscará:

- Tener una V_{BB} mucho mayor que V_{BE} . De esta forma se consigue independencia con la temperatura, ya que V_{BE} , que depende de la temperatura, será de valor despreciable frente al resto de tensiones; y
- que la resistencia R_E sea mucho mayor que $R_{BB}/(\beta + 1)$, para conseguir así independencia con el parámetro β , ya que I_E será prácticamente igual a V_{BB}/R_E .

5.1.2. Polarización con dos fuentes de alimentación

Otro posible esquema de polarización consiste en emplear dos fuentes independientes de alimentación, Fig. 3.10. En este caso, el valor de la corriente de Emisor es:

$$I_E = \frac{V_{EE} - V_{BE}}{R_E + R_B/(\beta + 1)} \quad (3.19)$$

Se puede observar como la expresión para la corriente I_E es igual a la obtenida para el caso de polarización de Emisor, sólo que donde antes se tenía la tensión V_{BB} , ahora se tiene la tensión V_{EE} .

5.1.3. Polarización usando Realimentación Negativa por Base

La Fig. 3.11 muestra un método de polarización simple y efectivo para transistores en configuración de Emisor común. Analizando el circuito se puede escribir la expresión de la corriente de emisor I_E :

$$I_E = \frac{V_{CC} - V_{BE}}{R_C + R_B/(\beta + 1)} \quad (3.20)$$

5.2. Análisis en alterna

Se pretende analizar el circuito de la Fig. 3.12, que es alimentado por una tensión con componente de alterna (v_{be}) y componente continua (V_{BE}). Como se comentó al estudiar el comportamiento del transistor bipolar como amplificador, los análisis de continua y alterna se realizan por separado. En este caso particular, el análisis en continua del transistor bipolar, suponiendo que la tensión de alterna v_{be} es nula, se realizaría con las ecuaciones:

$$\begin{aligned} I_C &= I_S e^{V_{BE}/V_T} \\ I_E &= I_C/\alpha \\ I_B &= I_C/\beta \\ V_C = V_{CE} &= V_{CC} - I_C R_C \end{aligned} \quad (3.21)$$

donde las ecuaciones de las intensidades son válidas para cualquier transistor NPN, mientras que la del voltaje entre colector y emisor, V_{CE} , depende del propio circuito.

A continuación, se analizan las expresiones de las distintas intensidades en el transistor bipolar, obtenidas al aplicar a su entrada la señal $v_{BE} = V_{BE} + v_{be}$, es decir, la tensión entre Base y Emisor, con componente tanto continua como alterna.

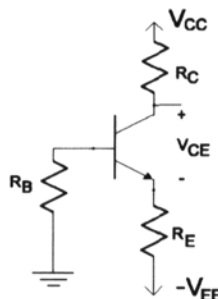


Figura 3.10: Esquema de la polarización con dos fuentes de alimentación.

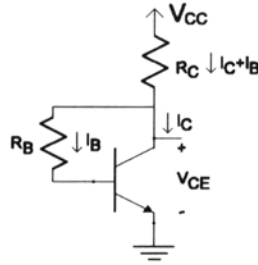


Figura 3.11: Esquema de la polarización usando Realimentación negativa por Base.

- Se calcula la corriente de colector en función de la entrada (v_{BE}). En este caso la entrada tiene una componente de continua (V_{BE}) y otra de alterna (v_{be}). Sustituyendo v_{BE} en la ecuación de la intensidad de colector, se tiene que i_C vale:

$$i_C = I_S e^{v_{BE}/V_T} = I_S e^{(V_{BE}+v_{be})/V_T} = I_S e^{V_{BE}/V_T} e^{v_{be}/V_T} = I_C e^{v_{be}/V_T} \tag{3.22}$$

donde la corriente I_C es la componente continua de la intensidad de colector ($I_S e^{V_{BE}/V_T}$).

Si la componente de alterna, v_{be} tiene un valor muy pequeño, se podrá sustituir en la Ec. (3.22) la exponencial e^{v_{be}/V_T} por $v_{be}/V_T + 1$, resultando:

$$i_C = I_C e^{v_{be}/V_T} = I_C \approx I_C \left(1 + \frac{v_{be}}{V_T}\right) = I_C + I_C \frac{v_{be}}{V_T} \tag{3.23}$$

De donde se deduce que la corriente de colector i_C tiene una componente

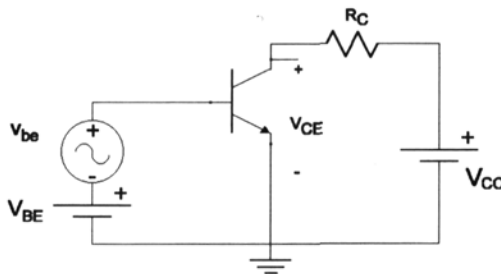


Figura 3.12: Circuito ejemplo para el análisis en alterna.

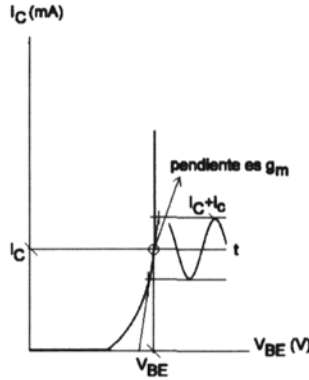


Figura 3.13: Significado físico de la transconductancia.

de continua I_C , y otra de alterna i_c , de valor

$$i_c = I_C \frac{v_{be}}{V_T} = g_m \cdot v_{be} \rightarrow g_m = \frac{I_C}{V_T} \quad (3.24)$$

Este valor g_m se denomina transconductancia.

Evidentemente, si se desea trabajar con una g_m estable, se debe tener una corriente I_C estable. Si se supone que la tensión térmica, V_T , es de aproximadamente 25 mV., si I_C es de 1 mA., el valor de g_m es de 40 mA/V. Esta g_m refleja la pendiente de la recta $i_c - v_{BE}$ en el punto de trabajo de continua (Fig. 3.13).

Los resultados obtenidos del presente análisis son sumamente importantes. En resumen, se puede decir que el transistor bipolar, cuando trabaja en régimen de pequeña señal (v_{be} muy pequeña), lo hace sobre un tramo lineal de la curva $i_c - v_{BE}$. De esta forma, para una entrada del tipo $v_{BE} = V_{BE} + v_{be}$, se obtiene una salida $i_c = I_C + i_c = I_C + g_m v_{be}$, donde g_m es la pendiente de $i_c - V_{BE}$ en el punto de trabajo de continua (Q).

- Se calcula la corriente de base.

$$i_B = \frac{i_c}{\beta} = \frac{I_C}{\beta} + \frac{1}{\beta} \frac{I_C}{V_T} v_{be} = I_B + i_b \quad (3.25)$$

De donde, la componente alterna, i_b será igual a:

$$i_b = \frac{1}{\beta} \frac{I_C}{V_T} v_{be} = \frac{g_m}{\beta} v_{be} \quad (3.26)$$

Se puede definir la relación entre i_b y v_{be} usando una resistencia, r_π , de forma que se cumple que:

$$v_{be} = r_\pi \cdot i_b \rightarrow r_\pi = \frac{\beta}{g_m} = \frac{V_T}{I_B} \quad (3.27)$$

- Se calcula la corriente de emisor.

$$i_E = \frac{i_C}{\alpha} = \frac{I_C}{\alpha} + \frac{1}{\alpha} \frac{I_C}{V_T} v_{be} = I_E + i_e \quad (3.28)$$

Como en el caso de i_b , se pueden relacionar v_{be} e i_e a través de una resistencia, r_e , de forma que:

$$v_{be} = r_e \cdot i_e \rightarrow r_e = \frac{\alpha}{g_m} = \frac{V_T}{I_E} \quad (3.29)$$

Las resistencias de base, r_π , y de emisor, r_e , se pueden relacionar a través de la relación existente entre i_b e i_e . Así, se cumple que:

$$v_{be} = i_b r_\pi = i_e r_e \rightarrow r_\pi = \frac{i_e}{i_b} r_e = (1 + \beta) r_e \quad (3.30)$$

- Ganancia de tensión de alterna (A_v). La ganancia de tensión se define como la relación entre la tensión de salida y la tensión de entrada. En nuestro caso, la salida será la tensión de alterna en colector, v_c , y la entrada la tensión alterna entre Base y Emisor, v_{be} . Por tanto, la ganancia será:

$$A_v = \frac{v_c}{v_{be}} \quad (3.31)$$

Se puede calcular el valor de la tensión de colector, v_c , en función de la entrada v_{be} . Así,

$$\begin{aligned} v_c &= V_{CC} - i_c R_C \\ v_c &= V_{CC} - (I_C + i_c) R_C \\ v_c &= (V_{CC} - I_C R_C) + i_c R_C \\ v_c &= V_C - g_m v_{be} R_C \end{aligned} \quad (3.32)$$

El valor de A_v quedará:

$$A_v = \frac{v_c}{v_{be}} = \frac{-g_m R_C v_{be}}{v_{be}} = -g_m R_C \quad (3.33)$$

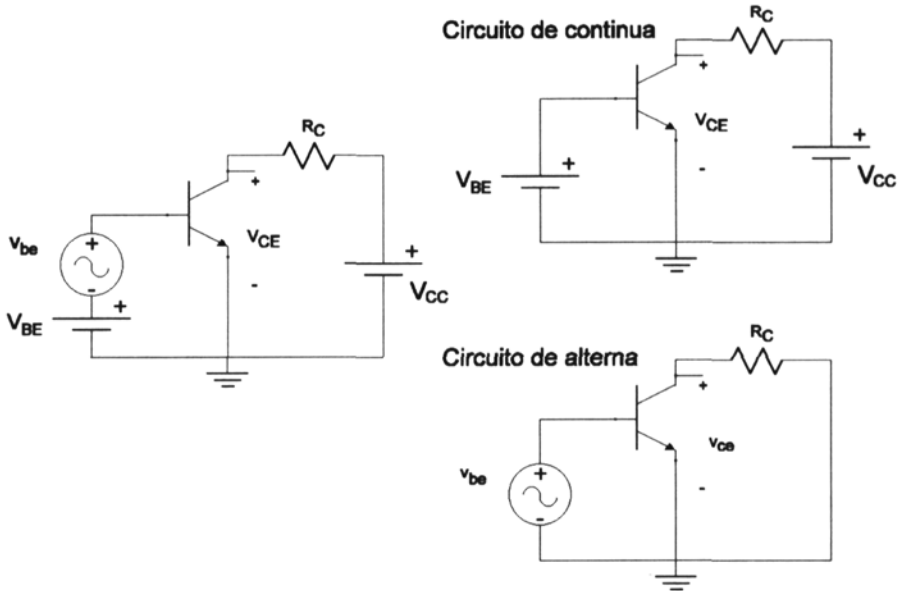


Figura 3.14: Análisis de un circuito con transistor bipolar.

5.2.1. Modelo híbrido en π

Del estudio de los apartados anteriores se puede extraer, como principal consecuencia, que toda corriente o tensión calculada en un punto del circuito puede tener dos componentes, una componente continua y otra de alterna (Fig. 3.14). Las componentes de continua se calculan estudiando las mallas del circuito y las relaciones de corrientes que impone el transistor. Para analizar las componentes de alterna se eliminan las fuentes de continua (fuentes de tensión cortocircuitadas y fuentes de corriente en circuito abierto), se calculan los parámetros de alterna del transistor (g_m , r_π , r_e) y se obtienen los valores de las corrientes:

$$i_c = g_m v_{be} \quad i_b = \frac{v_{be}}{r_\pi} \quad i_e = \frac{v_{be}}{r_e} \quad (3.34)$$

Estas tres relaciones determinan totalmente el comportamiento en alterna del transistor bipolar. De esta forma, si se encuentra un circuito que cumpla estas mismas tres relaciones, el transistor bipolar podría ser sustituido en alterna por dicho circuito. En la Fig. 3.15 se muestran las dos configuraciones que se emplearán del denominado modelo híbrido en π , circuito equivalente al transistor bipolar cuando se procede a su análisis en alterna.

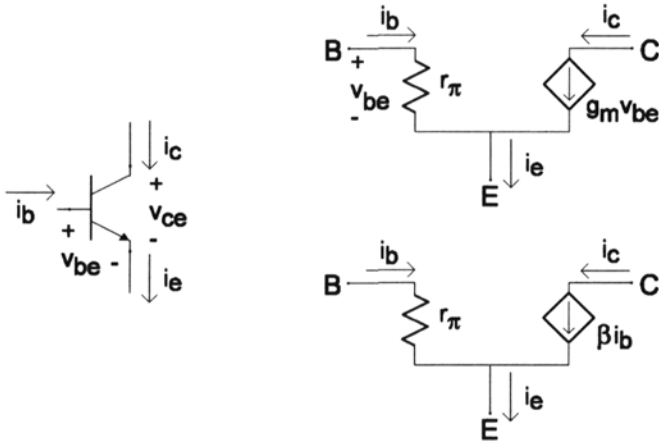


Figura 3.15: Circuito equivalente del transistor bipolar: modelo híbrido en π .

5.2.2. Modelo en T

El modelo en T del transistor bipolar es un circuito que puede sustituir al propio transistor cuando se trabaja en alterna. Las dos posibles configuraciones que se emplearán de este nuevo circuito equivalente se muestra en la Fig. 3.16, y, a diferencia respecto al modelo híbrido en π , emplea la resistencia de emisor r_e en lugar de la de base, r_π .

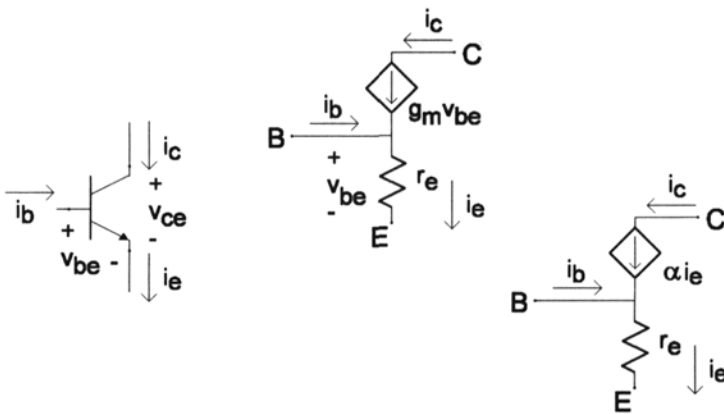


Figura 3.16: Circuito equivalente del transistor bipolar: modelo en T.

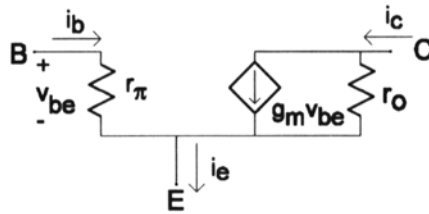


Figura 3.17: Modelo híbrido en π del transistor bipolar incluyendo el efecto Early.

5.2.3. Influencia del efecto Early en el modelo híbrido en π

Idealmente, la corriente de colector sólo depende de la tensión aplicada entre los terminales de Base y Emisor, v_{BE} . Sin embargo, el efecto Early hace que dicha corriente i_C dependa, además del valor de la tensión v_{BE} , de la tensión aplicada entre los terminales de Colector y Emisor, v_{CE} . En la ecuación de la intensidad de colector en función de la corriente de base, dicho efecto se podía reflejar empleando el valor de tensión Early (V_A).

Así, la ecuación de la corriente de colector queda:

$$i_C = i_B \beta \left(1 + \frac{v_{CE}}{V_A} \right) \quad (3.35)$$

En el modelo híbrido en π del transistor bipolar, dicho efecto Early se modela con una resistencia r_o , que queda en paralelo con el generador controlado de corriente, como se muestra en la Fig. 3.17. El valor de esta resistencia r_o es:

$$r_o \approx \frac{V_A}{I_C} \quad (3.36)$$

6. Rectas de carga en alterna y continua

Para analizar el comportamiento del transistor bipolar como amplificador, se usaron las denominadas rectas de carga del transistor. Dichas rectas incluían todos los posibles puntos de trabajo, (i_C, v_{CE}) , en los que podía trabajar el transistor bipolar, pero en aquel primer estudio sobre las rectas de carga sólo se contempló el análisis en continua, sin entrar en detalle en como afectaba el trabajar con señales de alterna.

En realidad, dado que las señales de entrada y salida son de alterna, las rectas de carga que determinarían el funcionamiento del circuito deberán ser

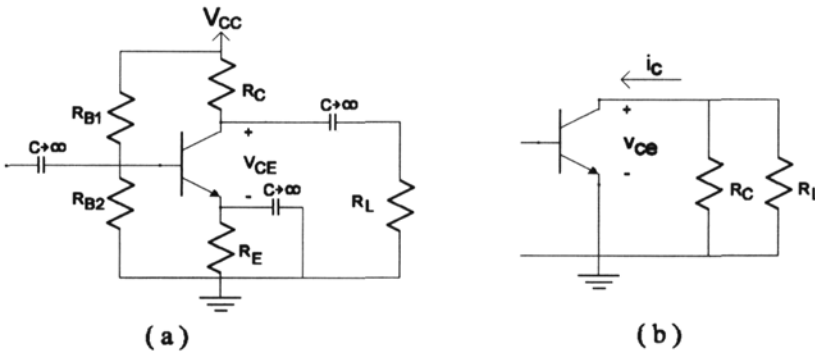


Figura 3.18: a) Circuito ejemplo para el estudio de las rectas de carga; y b) circuito equivalente de alterna.

calculadas en alterna. En particular, la recta de carga que se va a estudiar es la que se traza sobre las curvas características de salida. Para analizar como obtener esta recta de carga, se va a proceder al estudio del circuito de la Fig. 3.18.a.

Lo primero que se debe hacer es un análisis en continua del circuito, teniendo en cuenta que los condensadores de valor infinito se sustituyen en continua por circuitos abiertos. En este caso, la relación entre la corriente de colector de continua, I_C , y la tensión de continua V_{CE} , es:

$$V_{CC} = I_C R_C + V_{CE} + I_E R_E \rightarrow I_C = \frac{V_{CC} - V_{CE}}{R_C + R_E(\beta + 1)/\beta} \quad (3.37)$$

$$I_C \approx \frac{V_{CC} - V_{CE}}{R_C + R_E}$$

Esta recta de continua permite obtener la ubicación del punto de trabajo del transistor, que se usará para obtener los parámetros de alterna del mismo. En la Fig. 3.18.b se muestra el circuito de alterna equivalente al circuito de la Fig. 3.18.a. Como se puede observar, los condensadores, de valor infinito, se han sustituido en alterna por cortocircuitos. De igual forma, las fuentes de tensión de continua han sido cortocircuitadas.

La relación entre la corriente de colector de alterna, i_c , y la tensión de alterna v_{ce} , es:

$$v_{ce} = -i_c(R_C || R_L) \rightarrow i_c = -\frac{v_{ce}}{R_C || R_L} \quad (3.38)$$

Sin embargo, esta relación sólo tiene en cuenta la componente de alterna, y se necesita una relación entre la corriente de colector total, i_C , y la tensión total v_{CE} . Para ello se sustituyen las relaciones:

$$v_{CE} = v_{ce} + V_{CE} \quad i_C = i_c + I_C \quad (3.39)$$

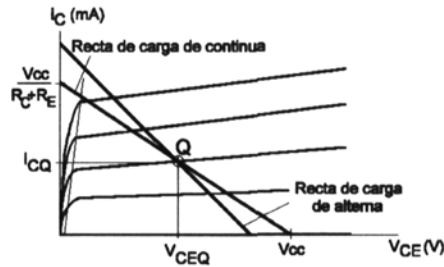


Figura 3.19: Rectas de carga de continua y alterna.

en la Ec. (3.38). Si se tiene en cuenta que los valores de continua son los del punto de trabajo, quedará:

$$(v_{CE} - V_{CEQ}) = -(i_C - I_{CQ})(R_C || R_L) \quad (3.40)$$

En la Fig. 3.19 se muestran las rectas de carga de continua y alterna del circuito analizado. La diferencia entre ambas rectas es patente, sobretodo, en las distintas pendientes, de valor $1/(R_C + R_E)$ para la recta de continua, y $1/(R_C || R_L)$ para la de alterna. Evidentemente, este circuito es un ejemplo particular, por lo que las rectas obtenidas son propias de él. Sin embargo, la forma de calcularlas es válida para cualquier tipo de circuito.

6.1. Limitaciones de corte y saturación

La principal aplicación del cálculo de la recta de carga de alterna es la de determinar las limitaciones por corte y saturación del circuito. Generalmente, la señal de salida es de tensión, por lo que los intervalos o limitaciones se calculan en el eje de tensiones, v_{CE} , sin embargo todo lo que se comenta a continuación es fácilmente extrapolable a la corriente i_C .

La limitación por corte será el intervalo que exista entre la posición del punto de trabajo, V_{CEQ} , y el punto de corte de la recta de carga de alterna con el eje de tensiones. Para calcular dicho punto de corte, se toma la expresión de la recta de carga de alterna y se iguala i_C a cero. En el caso del circuito de la Fig. 3.18.a, el valor de este punto de corte, v_{CEA} , es:

$$v_{CEA} = V_{CEQ} + I_{CQ} \cdot (R_C || R_L) \quad (3.41)$$

Por otra parte, la limitación por saturación será el intervalo que exista entre la ubicación del punto de trabajo y el valor de la tensión entre Colector y Emisor de saturación, v_{CEsat} .

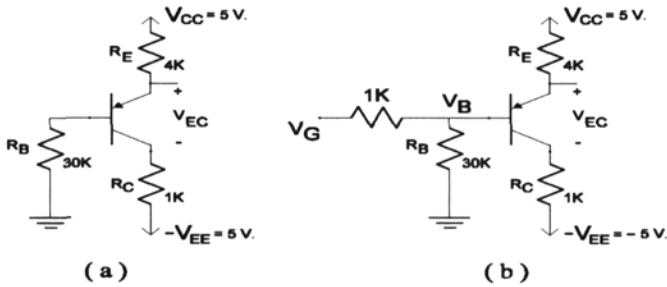


Figura 3.20: a) Circuito problema 1; y b) conexión del generador de onda.

Por tanto, los valores de ambos intervalos serán:

$$\begin{aligned} \text{Corte: } v_{CEA} - V_{CEQ} &= I_{CQ} \cdot (R_C || R_L) \\ \text{Saturación: } V_{CEQ} - v_{CEsat} & \end{aligned} \quad (3.42)$$

Y el valor de pico máximo de la señal v_{ce} , si se desea que esta señal sea simétrica, vendrá determinado por el menor de estos dos valores.

7. Problemas resueltos

7.1. Modos de corte/saturación

1. En el circuito de la Fig. 3.20.a se ha medido en la laboratorio la tensión de Emisor, obteniendo un valor V_E de 1.0 voltios. La tensión V_{EB} se supone de valor 0.7 voltios. Se pide:

- Calcular los valores de V_B , I_B , I_E , I_C , β y α .
- Si se dispone de un generador de onda cuadrada de amplitud variable, y con una impedancia de salida de 1 K Ω . Calcular entre qué valores debe oscilar para llevar al transistor del corte a saturación ($V_{ECsat}=0.2$ V.).

Solución

Primer Apartado

Dado el valor de la tensión en el Emisor, se puede determinar la corriente que circula por la resistencia R_E :

$$I_E = \frac{V_{CC} - V_E}{R_E} = 1mA \quad (3.43)$$

Si se supone que el transistor está en activa, entonces en la unión Base-Emisor cae la tensión constante V_{EB} de 0.7 voltios. En ese caso,

$$\begin{aligned} V_B &= V_E - V_{EB} = 1 - 0,7 = 0,3V. \rightarrow I_B = \frac{V_B}{R_B} = 10\mu A \\ I_C &= I_E - I_B = 0,99mA \rightarrow \beta = \frac{I_C}{I_B} = 99 \quad \alpha = \frac{\beta}{\beta+1} = 0,99 \end{aligned} \quad (3.44)$$

Dado que se ha supuesto que el transistor bipolar está en activa, quedaría comprobar que esto es cierto. Para ello, se debe cumplir que la unión Emisor-Base esté en directa, $V_E > V_B$, y que la unión Base-Colector esté en inversa, $V_B > V_C$. En este caso, la tensión V_E (1 V.) es mayor que V_B (0.3 V.), y ésta es, a su vez, mayor que V_C ($-5 + I_C R_C = -4.01$ V.), luego el transistor está en activa.

Segundo Apartado

El nuevo conexionado del circuito se muestra en la Fig. 3.20.b. A continuación se calculan los valores de V_G que llevan al transistor a los estados de corte o de saturación:

■ Corte

Para que el transistor esté en corte, deberá cumplirse que $I_C = I_E = 0$ A. En ese caso, la tensión V_E será de 5 voltios, y, para que la unión Base-Emisor esté polarizada inversamente, entonces V_B deberá ser, como mínimo, igual a 4.3 voltios ($V_B > 5 - V_{EB}$ V). Para poder obtener ese valor de tensión en Base, la tensión V_G es:

$$V_G = 4,3 \cdot \frac{30K + 1K}{30K} = 4,44V \quad (3.45)$$

■ Saturación

En saturación se cumple que entre Colector y Emisor caen 0.2 voltios (V_{ECsat}). En esa situación, las corrientes de emisor y colector son aproximadamente iguales y de valor:

$$I_C \approx I_E \approx \frac{V_{CC} - V_{ECsat} - V_{EE}}{R_C + R_E} = \frac{9,8}{5K} = 1,96mA \quad (3.46)$$

Entonces, las tensiones de Emisor y Base son:

$$\begin{aligned} V_E &= V_{CC} - I_E R_E = 5 - 1,96 \cdot 4K = -2,84V. \\ V_B &= V_E - V_{EB} = -2,84 - 0,7 = -3,54V. \end{aligned} \quad (3.47)$$

y, para poder obtener ese valor de tensión en Base, la tensión V_G es:

$$V_G = -3,54 \cdot \frac{30K + 1K}{30K} = -3,658V. \quad (3.48)$$

Finalmente, se puede comprobar que la unión Colector-Base está, en este caso, polarizada en directa:

$$V_C = -5 + 1,96 \cdot 1K = -3,04V. > V_B(-3,54V.) \quad (3.49)$$

7.2. Rectas de carga

1. En el circuito de la Fig. 3.21, y con los datos que se indican a continuación se pide:

- Calcular el punto de trabajo I_{EQ} e indicar la zona de funcionamiento del circuito.
- Estudiar la estabilidad del circuito respecto a la temperatura y al parámetro β .
- Calcular la recta de carga de continua.
- Calcular la recta de carga de alterna.
- Calcular la excursión simétrica de v_{ce} para la zona de activa sin tener en cuenta la limitación de pequeña señal. Indicar como se podría mejorar esta excursión.

Datos:

$$v_{CEsat} = 0,2V. \quad V_{BE} = 0,7V. \quad \beta = 100 \quad V_A = \infty \quad (3.50)$$

Solución

Primer Apartado

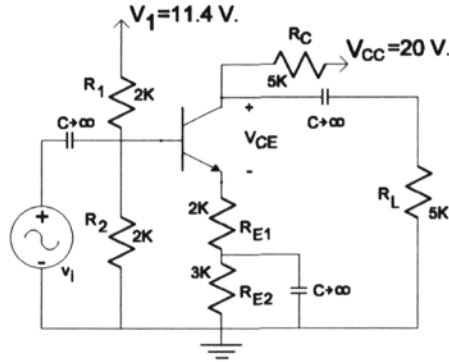


Figura 3.21: Circuito problema 1.

Aplicando el teorema de Thevening, y teniendo en cuenta que I_B es suficientemente pequeña, el circuito puede redibujarse como muestra la Fig. 3.22.a, en el cual:

$$V_{BB} = V_1 \cdot \frac{R_2}{R_1 + R_2} = 5,7V. \quad R_{BB} = R_1 || R_2 = 1K\Omega \quad (3.51)$$

En este circuito se puede obtener la expresión de I_{EQ} . Si se supone que el transistor está en activa se cumple:

$$I_{EQ} = \frac{V_{BB} - V_{BE}}{R_{E1} + R_{E2} + R_{BB}/(\beta + 1)} \approx 1mA. \quad (3.52)$$

Para finalizar este apartado, habría que comprobar si el transistor está real-

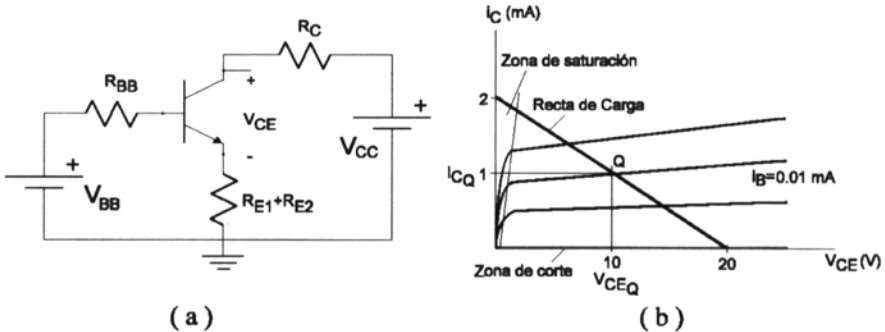


Figura 3.22: a) Circuito de continua; y b) recta de carga de continua.

mente en activa. Para ello, la unión Base-Emisor debe estar en directa y la unión Colector-Base en inversa. En este caso, se cumplen ambas condiciones:

$$\begin{aligned} \text{Unión B-E: } V_B > V_E &\rightarrow V_{BB} - I_B R_{BB} > I_E (R_{E1} + R_{E2}) \\ \text{Unión C-B: } V_C > V_B &\rightarrow V_{CC} - I_C R_C > V_{BB} - I_B R_{BB} \end{aligned} \quad (3.53)$$

Segundo Apartado

Para analizar la estabilidad del circuito frente a cambios de temperatura o del factor β hay que estudiar la expresión de la corriente de Emisor (Ec. (3.52)).

Así, el circuito es estable a cambios de temperatura si se cumple que la tensión V_{BB} es mucho mayor que V_{BE} , que es el parámetro del transistor más dependiente de la temperatura. En este caso, no se puede afirmar que se cumpla esta condición ($V_{BB}=5.7$ V., $V_{BE}=0.7$ V.).

La estabilidad con el factor β se estudia en el denominador de la Ec. (3.52). Para que se de esta estabilidad $R_{E1} + R_{E2}$ debe ser mucho más grande que $R_{BB}/(\beta + 1)$, lo cual se cumple ($5K \gg 1K/101$).

Tercer Apartado

Si se observa el circuito de continua, Fig. 3.22.a, la expresión de la recta de carga de continua es:

$$V_{CE} = V_{CC} - I_C R_C - I_E (R_{E1} + R_{E2}) \quad (3.54)$$

y dado que $I_C \approx I_E$, se puede escribir como:

$$V_{CE} = V_{CC} - I_C (R_C + R_{E1} + R_{E2}) = 20 - I_C 10K \quad (3.55)$$

La forma de la recta de carga se puede observar en la Fig. 3.22.b, donde se muestran los puntos de corte y el valor del punto de trabajo.

Cuarto Apartado

Para calcular la recta de carga en alterna hay que recurrir al circuito equivalente de alterna, que se presenta en la Fig. 3.23.a. Si se analiza dicho circuito, se obtiene que:

$$v_{ce} = v_c - v_e = -i_c (R_C || R_L) - i_e R_{E1} \quad (3.56)$$

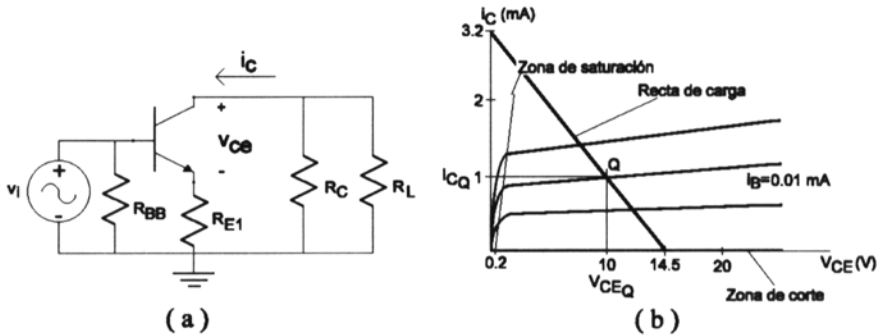


Figura 3.23: a) Circuito de alterna; y b) recta de carga de alterna.

y dado que $i_c \approx i_e$, se puede escribir que:

$$v_{ce} = -i_c(R_{E1} + (R_C || R_L)) \quad (3.57)$$

Finalmente, la recta de carga de alterna se obtiene sustituyendo estas componentes de alterna, v_{ce} e i_c , por su equivalente de total menos continua. Es decir, la expresión queda:

$$v_{CE} - V_{CEQ} = -(i_C - I_{CQ})(R_{E1} + (R_C || R_L)) \quad (3.58)$$

La representación de esta recta se muestra en la Fig. 3.23.b.

Quinto Apartado

Dado que V_{CEQ} vale 10 V., el punto de corte de la recta de carga de alterna con el eje de tensiones se da en 14.5 V., y V_{CEsat} vale 0.2 V., los intervalos de corte y saturación son de 4.5 y 9.8 V. respectivamente. Dado que exigen una salida simétrica en v_{ce} , el máximo pico de esta señal será el menor de los dos intervalos anteriores, es decir, 4.5 V. La limitación por pequeña señal no es contemplada, como se pide en el enunciado.

Para mejorar la excursión habría que cambiar el punto de trabajo Q. La máxima excursión se conseguiría con el punto V_{CEQ} igual a $\frac{14,5-0,2}{2} = 7,15$ V. Para cambiar dicho punto hay que cambiar la red de polarización.

4

Transistor de efecto campo (JFET)

Los transistores estudiados en el capítulo 3 se denominan bipolares pues la corriente pasa por los dos tipos de semiconductores (p y n). En los transistores de efecto campo (FET) la corriente se debe a un sólo tipo de portadores (mayoritarios) fluyendo por un único tipo de semiconductor (transistores unipolares). El flujo de portadores circulará entre dos de los terminales del dispositivo, por lo que se denomina como canal de conducción, siendo controlado por un campo eléctrico aplicado a un tercer terminal.

Este tipo de transistores se emplean como fuentes de corriente controladas o como interruptores. Como principales ventajas frente a los transistores bipolares, los FETs son menos ruidosos y, al presentar resistencia de entrada infinita, dan lugar a circuitos más simples. Además, a la hora de la fabricación del circuito, presentan la importante ventaja de ocupar menos área del circuito integrado. Como principal desventaja frente a los transistores bipolares, los FETs suelen presentar una menor transconductancia, g_m .

Los transistores FET más empleados son los transistores efecto campo de unión (*Junction FET*, JFET) y los de puerta aislada (*Metal-Oxide-Semiconductor FET*, MOSFET). El presente capítulo se dedica al estudio del JFET, mientras que el MOSFET se analiza en el capítulo 5.

1. Principios de funcionamiento

La estructura física del JFET de canal n se representa en la Fig. 4.1. En ella se observa la presencia de un canal de tipo n, contiguo a los terminales de

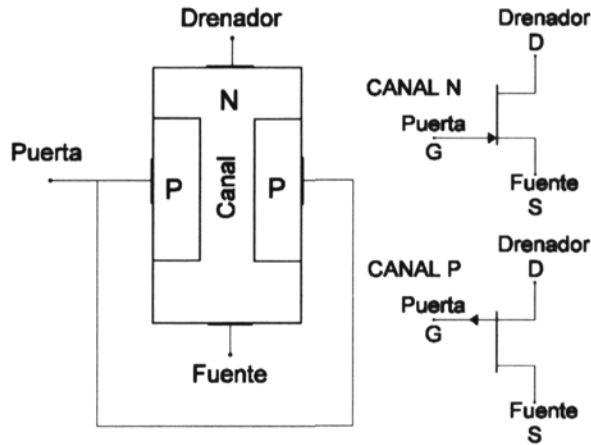


Figura 4.1: Esquema físico del JFET de canal N. Símbolos de los JFET de canal n y canal p.

drenador y fuente, que son igualmente de semiconductor tipo n. El terminal de puerta, de tipo p, rodea al canal. En función del tipo de semiconductor empleado en el canal existen dos tipos de JFET, de canal n y de canal p.

En el JFET de canal n la corriente, origina por el flujo de electrones, circulará entre drenador y fuente, a través del canal formado entre las regiones de puerta. La anchura del canal puede variarse mediante una tensión inversa aplicada a la unión de puerta. Dado que la puerta nunca se polariza en directa, la característica de entrada es básicamente un circuito abierto, es decir, i_G igual a cero.

Para analizar el comportamiento del JFET canal n, se polariza éste como muestra la Fig. 4.2.a. Si se aplica una pequeña tensión al drenador (v_{DS}), se tienen dos situaciones:

- Si v_{GS} es igual a cero, a través del canal circulará una corriente dada por:

$$i_D = g_{DS} \cdot v_{DS} \quad (4.1)$$

siendo g_{DS} la conductancia del canal.

- La anchura del canal puede disminuirse aplicando una tensión inversa al terminal de puerta ($v_{GS} < 0$ para un FET de canal n). Conforme aumente esta tensión, aumentará el tamaño de las zonas de depleción, disminuyendo la anchura efectiva del canal. Si v_{DS} es pequeña, la tensión inversa de la unión es casi la misma en ambos extremos del canal, por lo que la anchura del canal es uniforme.

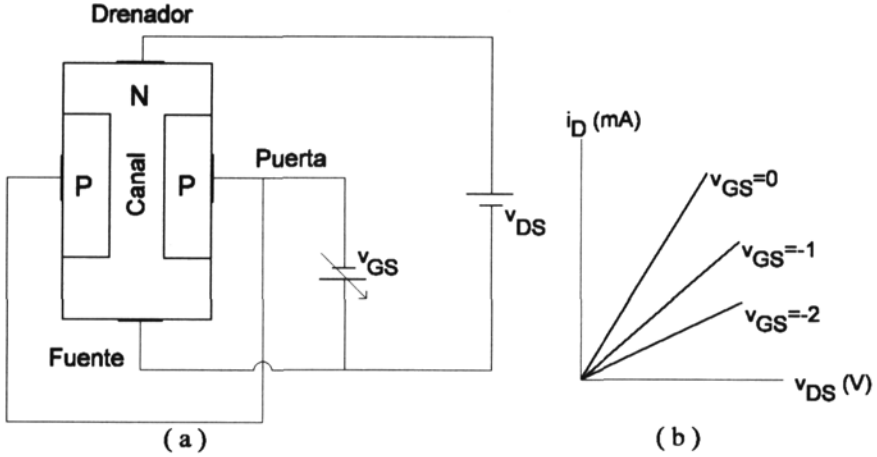


Figura 4.2: a) Polarización del JFET canal n; y b) comportamiento del JFET como una resistencia.

- Cuando se alcanza un determinado valor de la tensión de puerta, V_p , la anchura efectiva del canal y, por tanto, la conductancia g_{DS} , se hacen cero y la corriente se corta (condición de pinch-off). En un JFET de canal n, V_p es negativo, siendo su valor un parámetro del JFET.

Resumiendo, para valores pequeños de v_{DS} el dispositivo actúa como resistencia lineal r_{DS} ($1/g_{DS}$), cuyo valor es controlado por v_{GS} (Fig. 4.2.b). Se puede afirmar entonces que el JFET es una resistencia controlada en voltaje (VCR). Esta zona de trabajo del JFET no es útil para amplificación, usándose en aplicaciones de control automático de ganancia (AGC).

Para tensiones de v_{DS} mayores que un cierto valor V_{DSsat} , el canal presenta una anchura no uniforme debido a la diferencia de tensiones existente entre drenador y fuente. Si en esta situación, la tensión v_{GS} es nula, como en la unión Puerta-Fuente hay un voltaje nulo, la zona de deplexión es mínima, en cambio en el extremo del Drenador existe un voltaje en inversa v_{DS} , con lo que la zona de deplexión será mayor (Fig. 4.3). Es decir, el canal será más estrecho por Drenador que por Fuente.

Cuando $(v_{DS} - v_{GS}) = -V_p$, el canal se cierra por el lado del Drenador, es decir, la zona de deplexión ocupará toda la región del Drenador, no quedando en ella portadores. Si v_{GS} es nula, la condición de pinch-off (cierre del canal) se convertirá en $v_{DS} = -V_p$. En esta situación existe una corriente que circula por drenador, denominada corriente de saturación, I_{DSS} , que será uno de los

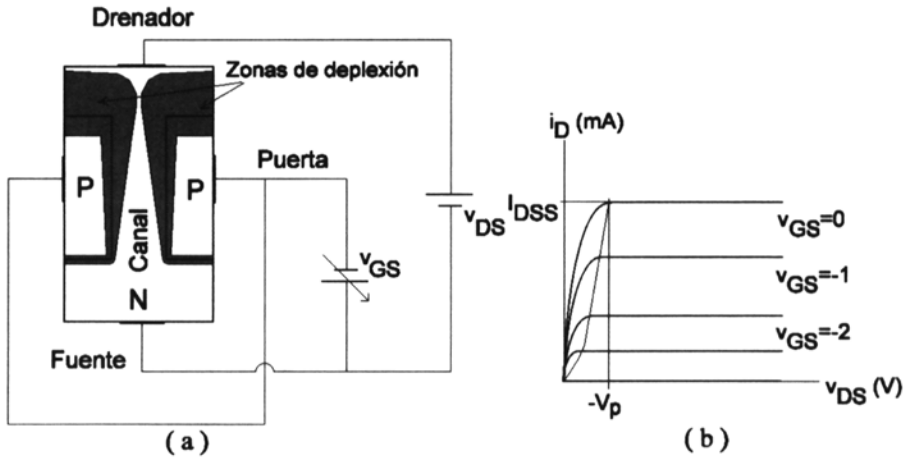


Figura 4.3: a) Estrangulamiento no uniforme del canal; y b) curvas características del JFET canal n.

parámetros del JFET dados por el fabricante.

$$I_{DSS} = i_D|_{v_{GS}=0, v_{DS}=-V_p} \quad (4.2)$$

En resumen, cuando la v_{DS} aplicada al JFET es relativamente elevada, el canal se va estrechando de forma no uniforme, dejando de ser el comportamiento del JFET el de una resistencia. Llega un momento en que la tensión v_{DS} origina el cierre del canal (condición de pinch-off cuando $v_{DS} - v_{GS} = -V_p$). Este cierre del canal no origina que no circule ninguna corriente por el canal, sino que continuará circulando una corriente constante. En función de v_{GS} esta corriente será mayor o menor, ya que a mayor v_{GS} mayor cierre uniforme del canal (la intensidad será mayor si v_{GS} es nula, menor conforme aumente v_{GS}). Las curvas características de salida del JFET canal n se muestran en la Fig. 4.3.b.

2. Características estáticas del JFET

Las pautas de comportamiento del JFET cuando es excitado con tensiones continuas o de muy baja frecuencia se denomina como caracterización en condiciones estáticas. Si se observa la curva característica de salida del JFET $i_D - v_{DS}$ (Fig. 4.4) ya presentada en el apartado anterior, se pueden distinguir tres zonas de funcionamiento:

- En la región triodo, el JFET se comporta como una resistencia controlada por tensión.

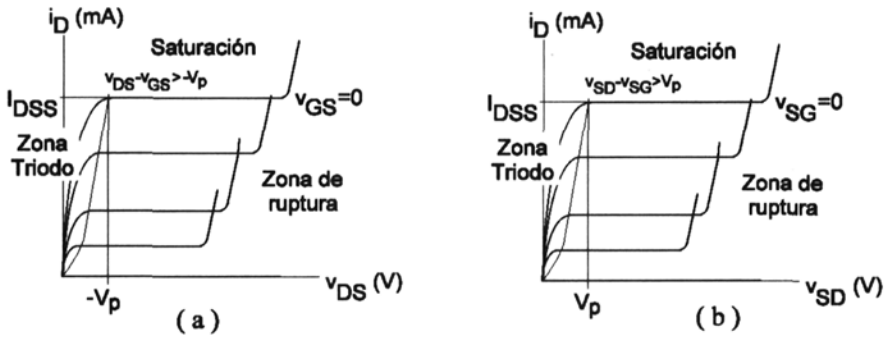


Figura 4.4: a) Curvas características del JFET canal n; y b) curvas características del JFET canal p.

- En la región de saturación, el JFET es como una fuente de corriente constante controlada por la tensión v_{GS} .
- Finalmente, existe una región de ruptura (*breakdown*) cuando se exceden los valores de tensiones permitidos.

A continuación se estudian estas tres regiones de comportamiento para un JFET canal n:

- Región Triodo.

El JFET se encuentra en esta región cuando la v_{DS} es pequeña, estando el canal abierto. El JFET actúa como una resistencia (r_{DS}), cuyo valor es controlado por v_{GS} . Esta resistencia es lineal para valores pequeños de v_{DS} . La relación entre i_D y v_{DS} es:

$$i_D = I_{DSS} \left(2 \cdot \left(1 - \frac{v_{GS}}{V_p} \right) \frac{v_{DS}}{-V_p} - \left(\frac{v_{DS}}{V_p} \right)^2 \right) \quad (4.3)$$

donde V_p e I_{DSS} son parámetros dados por el fabricante. En un JFET canal p, V_p será positivo, mientras que en un JFET canal n será negativo. La relación entre i_D y v_{DS} se puede aproximar por una relación lineal cuando v_{DS} es muy pequeña (ya que v_{DS}^2 resultaría despreciable):

$$i_D \approx I_{DSS} \left(2 \cdot \left(1 - \frac{v_{GS}}{V_p} \right) \frac{v_{DS}}{-V_p} \right) = \frac{2 \cdot I_{DSS}}{-V_p} \left(1 - \frac{v_{GS}}{V_p} \right) v_{DS} = g_{DS} \cdot v_{DS} \quad (4.4)$$

Por lo que el valor de la resistencia equivalente del canal es:

$$g_{DS} = \frac{1}{r_{DS}} = \frac{2 \cdot I_{DSS}}{-V_p} \left(1 - \frac{v_{GS}}{V_p} \right) v_{DS} \quad (4.5)$$

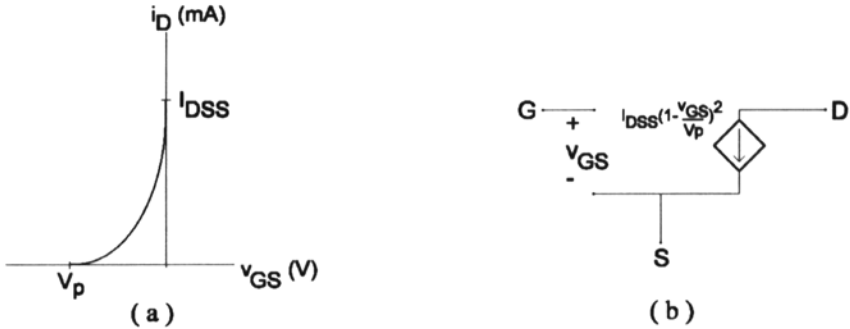


Figura 4.5: a) Relación $i_D - v_{GS}$ para un JFET canal n; y b) modelo equivalente de gran señal para el JFET canal n en la región activa.

■ Región de Saturación o Activa.

Cuando $v_{DG} = v_{DS} - v_{GS} = -V_p$ se produce el cierre del canal, entrándose en la zona de pinch-off. La intensidad i_D sigue una parábola, de ecuación:

$$\begin{aligned} i_D &= I_{DSS} \left(2 \cdot \left(1 - \frac{v_{GS}}{V_p} \right) \frac{v_{DS}}{-V_p} - \left(\frac{v_{DS}}{V_p} \right)^2 \right) \\ i_D|_{v_{DS}-v_{GS}=-V_p} &= I_{DSS} \left(\frac{v_{DS}}{V_p} \right)^2 \end{aligned} \quad (4.6)$$

En la zona de saturación o activa, la i_D no dependerá de v_{DS} sino de v_{GS} . En función del valor de la tensión v_{GS} se tiene una corriente i_D dada por:

$$i_D = I_{DSS} \left(1 - \frac{v_{GS}}{V_p} \right)^2 \quad (4.7)$$

El hecho de que esta región de saturación se llame también región Activa, se debe a que el comportamiento como fuente de corriente controlada por tensión se da en dicha región, por lo que los transistores que funcionan como amplificadores trabajan en ella. El modelo de gran señal del JFET se muestra en la Fig. 4.5.b.

Al igual que ocurre en los transistores bipolares, en ninguna región la independencia de la corriente con la tensión aplicada al dispositivo es perfecta. Así, las curvas características de salida del JFET no muestran una pendiente cero en la región de saturación, sino que ésta tiene un valor finito. Como se muestra en la Fig. 4.6.a, si se proyectan las rectas $i_D - v_{DS}$, éstas cortan el eje de tensiones en un valor V_A . Se puede escribir que:

$$i_D = I_{DSS} \left(1 - \frac{v_{GS}}{V_p} \right)^2 \left(1 + \frac{v_{DS}}{V_A} \right) \quad (4.8)$$

La dependencia de i_D con v_{DS} se puede modelar con una resistencia r_o , en paralelo con la fuente de corriente controlada (Fig. 4.6.b). El valor de esta resistencia es:

$$r_o \approx \frac{V_A}{I_D} \tag{4.9}$$

■ Región de Ruptura.

Cuando el voltaje v_{DG} excede de un determinado valor (voltaje de *break-down*) se produce la denominada ruptura del JFET. Al ser $v_{DG} = v_{DS} - v_{GS}$, al disminuir v_{GS} se alcanzará antes la ruptura.

En caso de tratarse de un JFET canal p, el flujo de corriente es de Fuente a Drenador, con lo cual, las ecuaciones que reflejan el comportamiento del transistor serán similares a las estudiadas para el JFET canal n, pero habrá que tenerse en cuenta que las tensiones cambian de polaridad (v_{SD} y v_{SG} en lugar de v_{DS} y v_{GS}).

En la Fig. 4.7 se muestran las curvas de entrada y salida del JFET de canal p. La diferencia más importante es que ahora la tensión de saturación, V_p , es de valor positivo. Es decir, si para el JFET canal n la condición para entrar en la región activa era $V_{DG} > -V_p$, en el JFET canal p esta condición será $V_{GD} > V_p$.

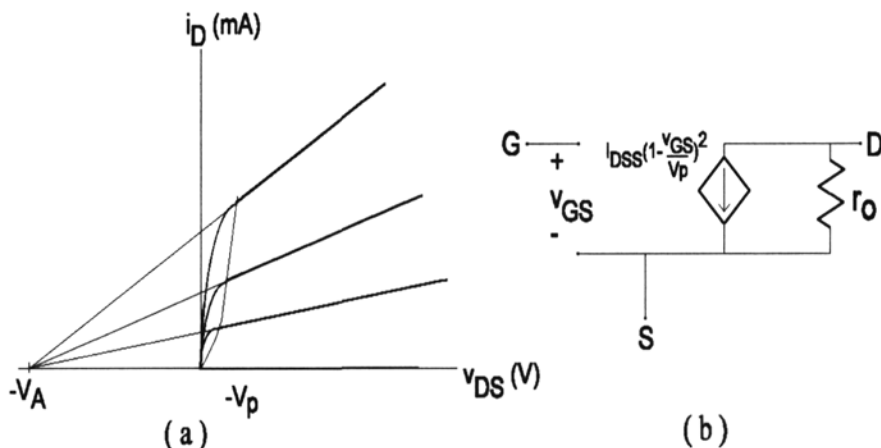


Figura 4.6: a) Curvas $i_D - v_{DS}$ del JFET canal n donde se refleja la dependencia de i_D con v_{DS} ; y b) modelo de gran señal equivalente del JFET canal n.

3. El transistor JFET en modo corte-triodo

En circuitos lógicos digitales, donde las señales a transmitir tienen sólo dos niveles, cero y uno, el transistor JFET se puede emplear como conmutador. Para ello, no se trabaja en la zona activa, sino que se hace trabajar al JFET en las regiones de corte o lineal. De esta forma, cuando la entrada al transistor es una señal de tensión casi nula ('0' lógico), el JFET se encuentra en la región lineal, y la tensión de salida v_{DS} es prácticamente nula; por otro lado, cuando la tensión de entrada, v_{GS} , al JFET es igual a V_p ('1' lógico) el canal del transistor se cierra, y la tensión de salida será prácticamente igual a la aplicada en drenador (V_{DD}).

En la Fig. 4.8.a se muestra un circuito simple, el cual se alimenta con la tensión v_{GS} . Como se ha comentado, en función de esta tensión de entrada, el circuito tendrá distintos modos de comportamiento:

- Si v_{GS} es muy pequeña, el transistor JFET se encuentra en la región lineal, por lo que se cumple:

$$V_{DD} - v_{DS} = i_D R_D \quad (4.10)$$

$$i_D = I_{DSS} \left(2 \cdot \frac{v_{DS}}{-V_p} - \left(\frac{v_{DS}}{V_p} \right)^2 \right)$$

y si la resistencia R_D es suficientemente alta, la tensión v_{DS} tendrá un valor pequeño.

- Por otro lado, cuando v_{GS} es igual a V_p , el canal se encuentra totalmente cerrado, por lo que el dispositivo estará en corte. En esa situación, la corriente i_D es nula y el valor de v_{DS} será igual a V_{DD} .

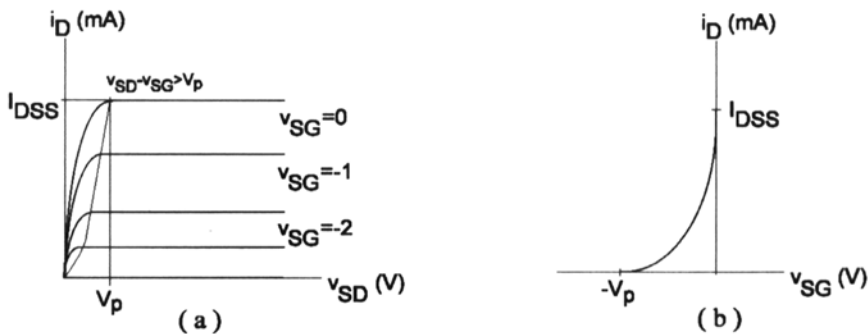


Figura 4.7: Caracterización del JFET canal p: a) Curvas de salida $i_D - v_{SD}$; y b) curvas de entrada $i_D - v_{SG}$.

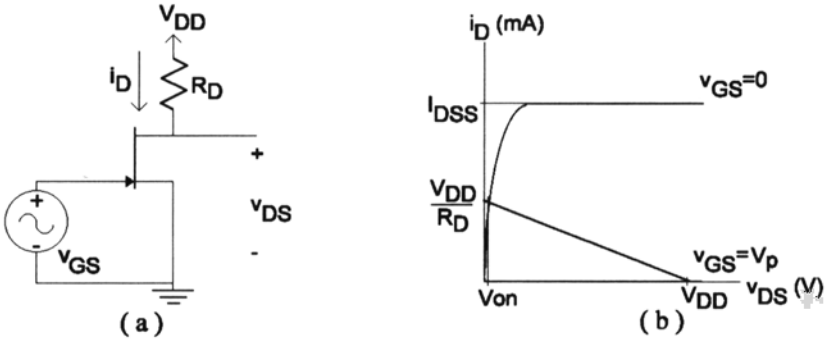


Figura 4.8: Circuito que muestra el comportamiento del JFET como conmutador.

El estudio del comportamiento del JFET también se puede hacer analizando los puntos de corte de las curvas de salida del transistor y la recta de carga del circuito. Así, en la Fig. 4.8.b se han trazado las curvas de salida para v_{GS} igual a cero y a V_p voltios. Sobre dichas curvas se ha dibujado la recta de carga que, en este caso, responde a la expresión:

$$V_{DD} - v_{DS} = i_D R_D \tag{4.11}$$

Se observa como la intersección de la recta de carga con las dos curvas del JFET origina dos posibles puntos de trabajo. La curva $v_{GS} = V_p$ da lugar al punto de trabajo de abscisas $v_{DS} = V_{DD}$ ('1' lógico), y la curva $v_{GS} = 0$ al punto $v_{DS} = V_{on}$, que, como se puede observar, es un voltaje bajo ('0' lógico).

4. El transistor JFET como amplificador

Como amplificador, la misión del transistor JFET es proporcionar una corriente i_D proporcional al voltaje de entrada v_{GS} . Para ello, el transistor debe estar continuamente polarizado en la zona de saturación o activa. Para conseguir esta correcta ubicación del punto de trabajo se emplea un circuito externo al JFET que genera tensiones y corrientes continuas. Por otro lado, la señal de entrada al amplificador será generalmente una señal alterna de pequeño valor. Por lo tanto, el estudio del amplificador se descompone tradicionalmente en dos problemas. Por un lado, habrá que realizar un análisis en continua, para determinar cual es el punto de trabajo del transistor, y para comprobar que éste se encuentra en la zona activa. Por otro lado, habrá que realizar un análisis en alterna, para estudiar cual es la relación entre la señal alterna de entrada y la de salida.



Figura 4.9: a) Circuito de polarización fija; y b) curvas de entrada de dos JFETs y recta de carga del circuito de polarización.

4.1. Análisis en continua. Polarización de transistores JFET

El primer paso en el diseño de un amplificador JFET será el de establecer un punto de trabajo estable. Este punto de trabajo deberá estar en la región activa del JFET (región de saturación) y debe permitir que exista una excursión de señal elevada, evitando que el dispositivo entre en las zonas lineal o de corte.

Además de una correcta ubicación, al punto de trabajo habrá que exigirle cierta estabilidad. Un punto de trabajo estable es aquel que es lo más independiente posible de variaciones en los parámetros del dispositivo V_p e I_{DSS} . Estos parámetros varían con la temperatura, y además, varían considerablemente entre transistores distintos de un mismo tipo. Así, variaciones normales de estos parámetros están, para un JFET canal n, en V_p de -2 a -8 voltios, e I_{DSS} de 4 a 16 mA.

Se puede asumir que cuando se tienen unos márgenes de variación tan grandes, los parámetros más bajos y más altos se dan conjuntamente, es decir, usando las variaciones anteriores, el transistor JFET con V_p de -2 V., tendrá una I_{DSS} de aproximadamente 4 mA., y el transistor con V_p de -8 V., una I_{DSS} de aproximadamente 16 mA.

A continuación se analizan los tres tipos de circuitos de polarización más empleados: polarización fija, autopolarización o una combinación de ambos métodos.

4.1.1. Polarización fija

En la Fig. 4.9.a se muestra el circuito formado por un transistor JFET polarizado con una tensión fija. Como se observa en dicho circuito, este tipo

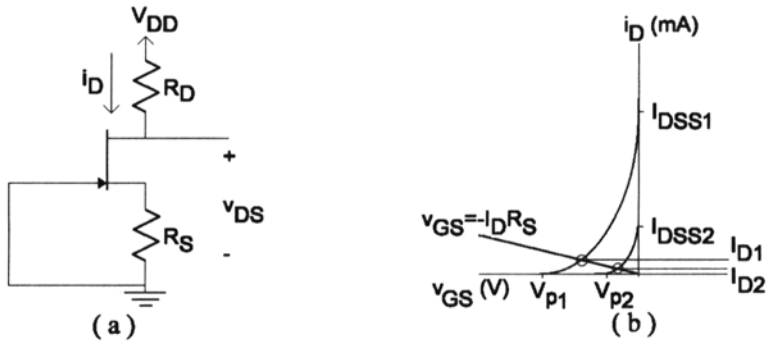


Figura 4.10: a) Circuito con JFET autopolarizado; y b) curvas de entrada de dos JFETs y recta de carga del circuito de polarización.

de polarización se caracteriza por proporcionar un valor de V_{GS} constante.

El problema de la polarización fija es que si cambian los parámetros del JFET no existe reajuste en la polarización, y puede ocurrir que en un circuito determinado, el hecho de cambiar un JFET por otro del mismo tipo, produzca que el circuito no funcione. Así, en la Fig. 4.9.b se muestran las curvas características de entrada de dos JFETs, uno de ellos (JFET1) tiene una V_p de -8 voltios y un valor de I_{DSS} de 16 mA., mientras que el otro (JFET2) tiene una V_p de -2 voltios y una I_{DSS} de 4 mA. Se puede observar que, aún estando ambos transistores correctamente polarizados, la variación entre I_{D1} e I_{D2} es muy elevada.

4.1.2. Autopolarización

El circuito de JFET autopolarizado (Fig. 4.10.a) se caracteriza porque la tensión V_{GS} es variable, no existiendo además ninguna fuente externa de polarización. En este tipo de polarización, el valor de V_{GS} se obtiene situando una resistencia R_S :

$$V_{GS} = -I_D R_S \tag{4.12}$$

La gran ventaja de la autopolarización, es que al no ser el valor de v_{GS} constante, éste se ajusta a variaciones de I_D originadas al cambiar el dispositivo. En la Fig. 4.10.b se muestran las curvas características de entrada de dos JFETs de parámetros muy diferentes. Se puede observar que ambos transistores están correctamente polarizados y que la diferencia entre I_{D1} e I_{D2} es mucho menor que cuando se usa polarización fija (Fig. 4.9.b).

4.1.3. Combinación polarización fija - autopolarización

Este tercer tipo de polarización usa los dos elementos propuestos por las polarizaciones ya estudiadas, es decir, una fuente de tensión constante en puerta y una resistencia de carga en fuente. Las dos variantes de este circuito de polarización se muestran en la Fig. 4.11.a: la primera de ellas posee una única fuente de alimentación, y usa el divisor de tensiones que forman R_{G1} y R_{G2} para obtener la tensión de puerta; mientras que la segunda emplea, directamente, dos fuentes de alimentación. En ambos casos, la tensión V_{GS} adopta la expresión:

$$V_{GS} = V_{GG} - I_D R_S \quad (4.13)$$

La gran estabilidad que se consigue en la ubicación de la corriente I_D se muestra en la Fig. 4.11.b, donde se han trazado las curvas de entrada de dos dispositivos JFETs de parámetros muy distintos y la recta de carga del circuito de polarización. Se puede observar como, pese a las distintas características de los transistores, los valores de I_D de trabajo de ambos transistores son muy similares.

Particularmente, para que el margen de variación de I_D sea lo más pequeño posible interesan valores de V_{GG} y R_S tan grandes como se pueda. Sin embargo, el aumento de este par de constantes tiene un límite, y es que el JFET debe estar siempre trabajando en la zona activa. Es decir, se debe cumplir que:

$$\begin{aligned} v_{DS} - v_{GS} &\geq -V_p \\ v_{DS} - (V_{GG} - i_D R_S) &\geq -V_p \\ i_D R_S &\geq -V_p + V_{GG} - v_{DS} \end{aligned} \quad (4.14)$$

Además de esta caída en R_S , en la resistencia R_D debe caer una intensidad

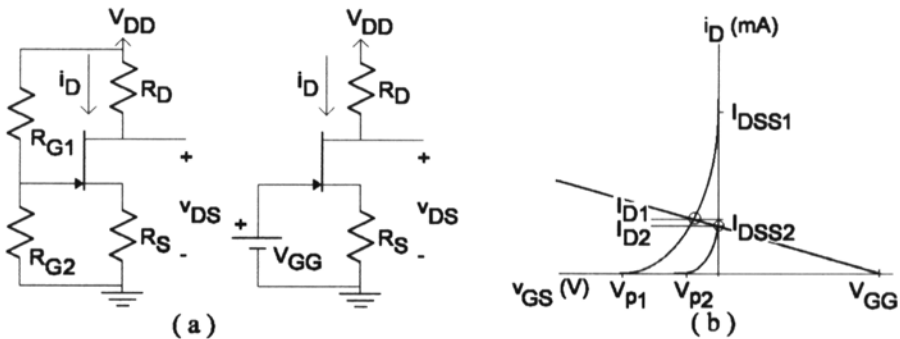


Figura 4.11: a) Circuitos de polarización combinada; y b) curvas de entrada de dos JFETs y recta de carga del circuito de polarización.

i_D de forma que el voltaje en esa resistencia sea positivo:

$$\begin{aligned} i_D R_D &= V_{DD} - v_{DS} - i_D R_S \\ i_D R_D &= V_{DD} - v_{DS} - (-V_p + V_{GG} - v_{DS}) = V_{DD} + V_p - V_{GG} \end{aligned} \quad (4.15)$$

Así, si por ejemplo, V_{DD} es de 20 V., y V_p puede variar entre -2 V. y -8 V., los posibles valores de $i_D R_D$ se pueden calcular usando la Ec. (4.16):

$$\begin{aligned} i_D R_D|_{V_p=-2V.} &= 18 - V_{GG} \\ i_D R_D|_{V_p=-8V.} &= 12 - V_{GG} \end{aligned} \quad (4.16)$$

Luego se podría elegir un valor máximo de V_{GG} inferior a 12 V.. De cualquier forma, para asegurar que el producto $i_D R_D$ sea siempre positivo, se elige un valor de V_{GG} igual a 8 V.

Para el cálculo de R_S se debe marcar un punto de trabajo. Por ejemplo, si se desea trabajar con una I_D en torno a los 4 mA., se puede fijar el punto ($I_D = 4\text{mA.}$, $V_{GS}=0$ V.). De esta forma:

$$v_{GS} = 0 = V_{GG} - I_D R_S \rightarrow R_S = 2K\Omega \quad (4.17)$$

Finalmente, los puntos de corte de la recta de carga con las dos curvas de entrada, si éstas son las mostradas en la Fig. 4.11.b, son:

$$v_{GS1} = 0V. \rightarrow I_{D1} = 4mA \quad (4.18)$$

y, para calcular el otro punto de corte, se usará la expresión de la corriente de drenador del JFET en activa:

$$I_{D2} = I_{DSS} \left(1 - \frac{v_{GS}}{V_{p2}}\right)^2 \Big|_{v_{GS}=V_{GG}-I_{D2}R_S} = 16 \left(1 - \frac{8 - 2I_{D2}}{-8}\right)^2 \quad (4.19)$$

de donde como única solución válida I_{D2} igual a 5.63 mA. Luego el segundo punto de corte es:

$$v_{GS2} = -3,26V. \rightarrow I_{D2} = 5,63mA \quad (4.20)$$

4.2. Modelo del JFET en pequeña señal

Al igual que en el caso del transistor bipolar, el modelo en pequeña señal (o en alterna) del JFET pretende establecer las variaciones que sufren las corrientes que atraviesan el dispositivo (en este caso, únicamente la corriente de drenador i_D) cuando se producen leves modificaciones (un pequeño rizado o pequeña señal) de las tensiones de polarización (v_{DS} y sobre todo v_{GS}). Así si las tensiones totales se definen como:

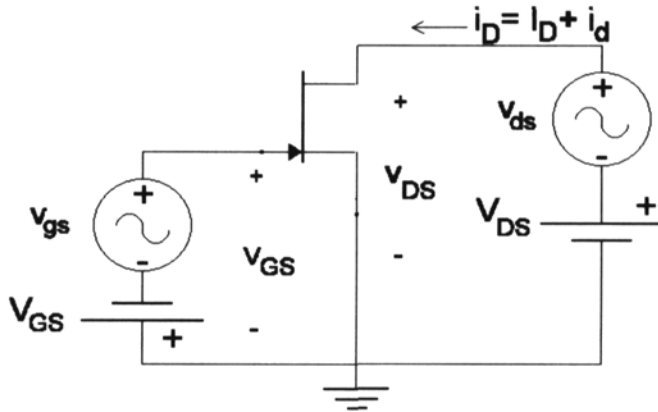


Figura 4.12: Pequeña señal y polarización en un transistor JFET

$$v_{GS}(t) = V_{GS} + v_{gs}(t) \quad v_{DS}(t) = V_{DS} + v_{ds}(t) \quad (4.21)$$

donde V_{GS} y V_{DS} se corresponden con las tensiones en continua (punto de polarización) y $v_{gs}(t)$ y $v_{ds}(t)$ representan las variaciones en pequeña señal, la corriente total $i_D(t)$ (véase figura 4.12) tendrá en principio también una componente continua I_D y otro alterno $i_d(t)$:

$$i_D(t) = I_D + i_d(t) \quad (4.22)$$

Analíticamente, podemos decir que el modelo en pequeña señal define la relación entre variaciones de corriente y variaciones de tensión cuando éstas son pequeñas y se producen alrededor del punto de polarización:

$$i_d(t) = f(v_{gs}(t), v_{ds}(t)) \quad (4.23)$$

Calcular la relación exacta entre las variaciones de tensión y corriente resulta complejo y ofrecería un modelo inmanejable desde un punto de vista circuital. Para evitar esto, el modelo en pequeña señal efectúa una aproximación lineal de la función $i_D = f(v_{GS}, v_{DS})$ alrededor del punto de polarización (V_{GS}, V_{DS}) . Matemáticamente esto se hace aplicando una aproximación por series de Taylor. Las series de Taylor permiten aproximar una función $f(x)$ en torno a un punto x_o por un polinomio de grado n . Si el grado es 1 (función lineal) la aproximación de Taylor resulta:

$$f(x)_{x \rightarrow x_o} \simeq f(x_o) + (x - x_o) \cdot f'(x_o) \quad (4.24)$$

Lógicamente, esta aproximación sólo es válida en un pequeño intervalo en torno a x_o , esto es, si las variaciones $(x - x_o)$ son pequeñas. Este mismo análisis es aplicable a la función $i_D = f(v_{GS}, v_{DS})$. En el caso de la región de *pinch-off* o saturación (en donde el control de i_D a través de V_{GS} resulta más evidente) y considerando el transistor ideal (sin dependencia con v_{DS}), ya conocemos la expresión de esta función:

$$i_D(v_{GS}, v_{DS}) = I_{DSS} \cdot \left(1 - \frac{v_{GS}}{V_p}\right)^2 \quad (4.25)$$

Aplicando Taylor en torno al punto de polarización (V_{GS}, V_{DS}) y con la única salvedad de que se trata de una función con dos variables se obtendría:

$$i_D(v_{GS}, v_{DS}) = i_D(V_{GS}, V_{DS}) + v_{gs} \cdot \frac{\delta i_D}{\delta V_{GS}} + v_{ds} \cdot \frac{\delta i_D}{\delta v_{DS}} \quad (4.26)$$

Donde $i_D(V_{GS}, V_{DS})$ es la corriente en ausencia de pequeña señal, que no es otra sino la del punto de polarización (I_D). De este modo, la variación de la corriente o componente en pequeña señal i_d se ha de corresponder con los otros dos sumandos:

$$i_d = v_{gs} \cdot \frac{\delta i_D}{\delta V_{GS}} + v_{ds} \cdot \frac{\delta i_D}{\delta v_{DS}} = v_{gs} \cdot g_m + v_{ds} \cdot \frac{1}{r_o} \quad (4.27)$$

Las derivadas parciales anteriores establecen la sensibilidad de la corriente frente a cambios en la tensión (v_{GS} y v_{DS}), esto es, cómo varía la corriente de drenador si alguna de esas tensiones sufre alguna modificación. En el caso de la tensión de puerta esta sensibilidad es lo que denominamos transconductancia (g_m). Para el caso de la región de saturación, tenemos que:

$$g_m = \frac{\delta i_D}{\delta v_{GS}} = \frac{2 \cdot I_{DSS}}{-V_p} \cdot \left(1 - \frac{v_{GS}}{V_p}\right) \simeq \frac{2 \cdot I_{DSS}}{-V_p} \cdot \left(1 - \frac{V_{GS}}{V_p}\right) \quad (4.28)$$

Como vemos, el valor de la transconductancia depende tanto de parámetros propios del transistor (I_{DSS} y V_p) como del punto de polarización (V_{GS}). En el caso de los transistores JFET la existencia de esta transconductancia es posible debido a la relación cuadrática entre i_D y v_{GS} , que amplifica en corriente los cambios que se produzcan en la tensión de puerta. En el caso del bipolar, no obstante, esta amplificación era mayor ya que la relación entre corriente de colector y tensión de base seguía una expresión exponencial. Por

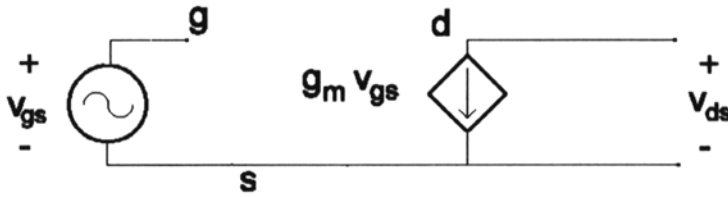


Figura 4.13: Circuito en pequeña señal a frecuencias medias y bajas de un transistor JFET ideal

este motivo, ante una misma polarización, los transistores JFET (y los MOSFET) poseen una transconductancia menor que los bipolares. Por otro lado, la sensibilidad frente a cambios en v_{DS} es lo que se denomina conductancia de canal o conductancia de salida (g_o), cuyo inverso ($r_o = \frac{1}{g_o}$) es lo que conocemos como resistencia de salida. En el caso del transistor ideal, i_D es constante frente a variaciones de v_{DS} por lo que resulta obvio que dicha conductancia será nula:

$$g_o = \frac{1}{r_o} = \frac{\delta i_D}{\delta V_{DS}} = 0 \rightarrow r_o = \infty \quad (4.29)$$

De este modo, la corriente en pequeña señal por drenador (i_d) depende exclusivamente de las variaciones de la tensión de puerta (v_{gs}):

$$i_d = g_m \cdot v_{gs} \quad (4.30)$$

Teniendo en cuenta esta ecuación y el hecho de que por puerta no pasa corriente (desde puerta siempre se observa una unión PN polarizada en inversa) el circuito equivalente en pequeña señal de un transistor JFET ideal (a frecuencias bajas y medias) es el representado en la figura 4.13.

Por otro lado, como ya sabemos, en un transistor JFET real existe una dependencia de la corriente de drenador con la tensión v_{DS} :

$$i_D = I_{DSS} \cdot \left(1 - \frac{v_{GS}}{V_p}\right)^2 \cdot \left(1 + \frac{v_{DS}}{V_A}\right) \quad (4.31)$$

donde V_A es la tensión de Early (que en el caso ideal posee un valor infinito). Esta dependencia impide tener una r_o infinita a la salida (g_o no nula), ya que:

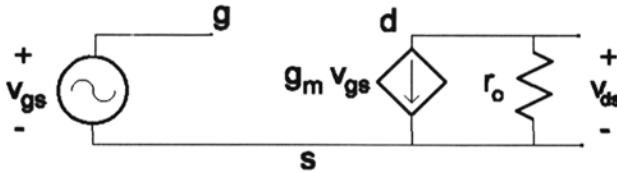


Figura 4.14: Circuito en pequeña señal a frecuencias medias y bajas de un transistor JFET real

$$g_o = \frac{1}{r_o} = \frac{\delta i_D}{\delta v_{DS}} = I_{DSS} \cdot \left(1 - \frac{v_{GS}}{V_p}\right)^2 \cdot \frac{1}{V_A} \approx \frac{I_D}{V_A} \quad (4.32)$$

Con lo que la resistencia r_o se puede aproximar por:

$$r_o = \frac{V_A}{I_D} \quad (4.33)$$

De esta manera el valor de i_d también depende de las pequeñas variaciones v_{ds} :

$$i_d = g_m \cdot v_{gs} + \frac{v_{ds}}{r_o} \quad (4.34)$$

Con lo que el circuito equivalente en pequeña señal, representado en la figura 4.14, debe incluir también esta resistencia de salida r_o .

Comparando este circuito con el modelo híbrido en π del transistor bipolar se aprecia que la diferencia fundamental radica en el hecho de que la puerta en el JFET queda en circuito abierto mientras que su terminal equivalente en el bipolar (la base) se encuentra conectado al emisor a través de una resistencia normalmente no excesivamente alta (r_π , del orden habitual de unos cuantos $K\Omega$). O en otras palabras, mientras que en el bipolar circula una corriente de base, la corriente de puerta por el JFET no existe o es tan pequeña que se desprecia.

5. Amplificación mediante JFET: margen dinámico

El proceso de amplificación en pequeña señal que se consigue en un JFET (polarizado en la región de *pinch-off*) no es muy distinto del que se produce en un bipolar en la región activa cuando se modifica levemente la tensión de base. La relación cuadrática que existe en saturación o *pinch-off* entre la corriente

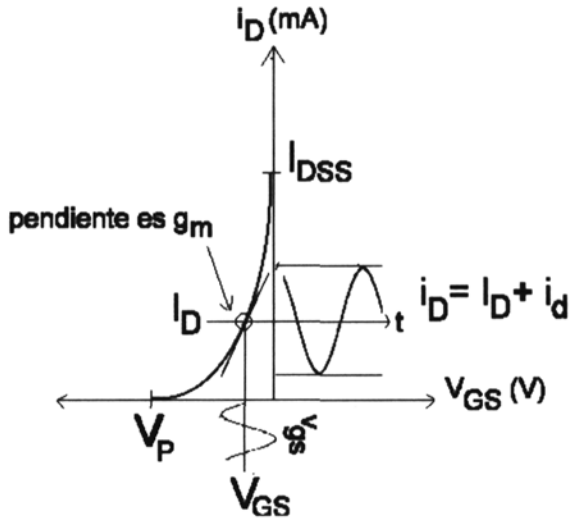


Figura 4.15: Variación de la corriente de drenador ante cambios de la tensión de puerta (concepto de transconductancia)

i_D y la tensión de puerta v_{GS} permite que cuando se introducen pequeñas variaciones de la tensión de puerta (v_{gs}) se produzcan fuertes cambios en la corriente, tal y como se representa en la figura 4.15. Estas variaciones de la corriente, que implican un desplazamiento por la recta de carga (alrededor del punto de polarización) que impone el circuito externo, se reflejan a su vez en variaciones de la tensión v_{DS} , lo que justifica el fenómeno de la amplificación (figura 4.16).

Esta amplificación, al igual que en el caso de los bipolares, se encuentra limitada por la salida del transistor de la región de *pinch-off*. Así, existe un margen dinámico que limita la máxima excursión (o variación) de la señal v_{DS} . Por abajo este margen viene impuesto por la entrada en la región triodo. Esta situación se da cuando la tensión v_{DS} alcanza un valor mínimo que marca la frontera entre las zonas de *pinch-off* y triodo:

$$v_{DS_{min}} = v_{GS} - V_p \quad (4.35)$$

A este valor de tensión total $v_{DS_{min}}$ se llega por el decremento máximo del punto de polarización V_{DS} que puede llegar a provocar la variación a la salida v_{ds} :

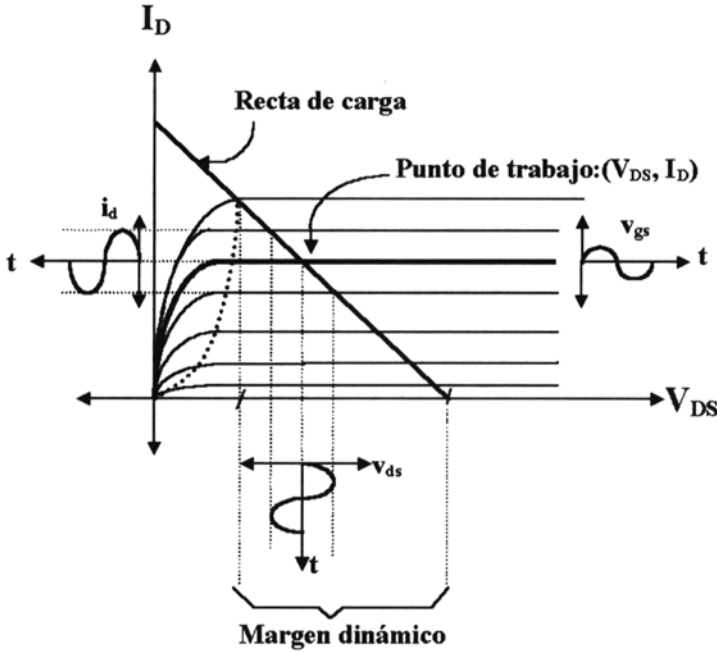


Figura 4.16: Amplificación de la tensión de puerta en la tensión de drenador

$$V_{DS} - v_{ds_{max}} = (V_{GS} - v_{gs_{max}}) - V_p \tag{4.36}$$

Donde $v_{gs_{max}}$ sería la pequeña señal máxima que podemos aplicar a la entrada para llegar a esa situación. Teniendo en cuenta que v_{ds} amplifica v_{gs} , $v_{gs_{max}}$ se podría expresar como:

$$v_{ds_{max}} = -\Delta v_{gs_{max}} \rightarrow v_{gs_{max}} = -\frac{v_{ds_{max}}}{\Delta} \tag{4.37}$$

donde Δ representa el módulo de la posible ganancia del transistor y el signo menos se explica por el hecho de que el drenador *niega* a la puerta, es decir, que incrementos de v_{gs} provocan aumentos de la corriente y, por tanto, decrementos de la tensión a la salida (y viceversa, en el semiciclo negativo de v_{gs} , disminuye la corriente de drenador, aumentando la tensión v_{DS}). Sustituyendo esta expresión, en la condición límite de salida de *pinch-off* tendríamos que:

$$V_{DS} - v_{ds_{max}} = \left(V_{GS} + \frac{v_{ds_{max}}}{A} \right) - V_p \tag{4.38}$$

Con lo que la máxima variación negativa de la tensión de drenador sería:

$$v_{ds_{max}} = \frac{V_{DS} - (V_{GS} - V_p)}{1 + \frac{1}{\Delta}} \quad (4.39)$$

Como normalmente la ganancia suele ser alta, el factor $\frac{1}{\Delta}$ se puede llegar a despreciar, con lo que la máxima excursión negativa resulta ser:

$$v_{ds_{max}} \simeq V_{DS} - (V_{GS} - V_p) \quad (4.40)$$

Esta expresión se corresponde con el límite de variación para un transistor de canal N. Para uno de canal P, quedaría:

$$v_{ds_{max}}(\text{canal P}) \simeq V_{SD} - (V_{SG} + V_p) \quad (4.41)$$

Si se recuerda, en el transistor bipolar (caso de un npn), este valor de excursión máxima valía:

$$v_{ce_{max}} = V_{CE} - V_{CE_{sat}} \quad (4.42)$$

La diferencia fundamental con el JFET radica en que en el bipolar la salida de activa (y entrada de saturación) no se produce en tanto que la tensión v_{CE} no alcance un valor de pocas décimas de voltios ($V_{CE_{sat}}$). Por el contrario, este límite en el JFET viene impuesto por $V_{GS} - V_p$, que suele ser un valor mayor (que puede alcanzar varios voltios). En ese sentido, el margen dinámico en un amplificador con JFET (o MOSFET) se encuentra más limitado. En cuanto a la variación máxima por arriba, el límite lo fija la entrada en corte, tal y como también se ilustra en la figura 4.16. El corte se alcanza cuando la variación de la corriente de drenador provoca que esta se anule. De este modo el decremento o incremento negativo máximo de corriente que se puede tener es:

$$i_D = I_D + i_{d_{max}} = 0 \rightarrow i_{d_{max}} = -I_D \quad (4.43)$$

Por otro lado, y como se representa en la figura 4.17, el circuito externo impone una relación entre las variaciones de tensión v_{ds} y de corriente i_d , del modo:

$$i_d = -\frac{v_{ds}}{R_{AC}} \quad (4.44)$$

donde R_{AC} es la carga del circuito externo que se observa en alterna desde el drenador, la cual se puede calcular con el mismo procedimiento que se

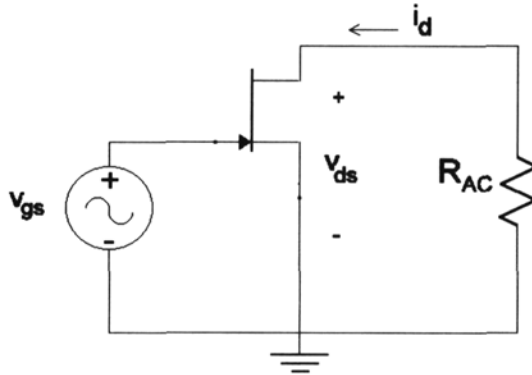


Figura 4.17: Relación entre las variaciones v_{ds} e i_{ds} : Circuito en alterna

explicó para el transistor bipolar. Con este dato, la variación positiva máxima que se puede conseguir a la salida es:

$$v_{ds_{max}} = -R_{AC} \cdot i_{d_{max}} = R_{AC} \cdot I_D \quad (4.45)$$

Así, el margen dinámico (máxima excursión simétrica o *swing*) de un amplificador que utilice transistores JFET viene impuesto por el menor de estos límites que impone la variación máxima positiva o negativa de la tensión v_{DS} :

$$\pm \text{minimo}[V_{DS} - (V_{GS} - V_p), I_D \cdot R_{AC}] \quad (4.46)$$

Este margen implica que, con independencia de la ganancia que tenga la etapa, no se pueden conseguir a la salida del transistor ondas de tensión sin deformar (senoides sin recortes), con un valor de pico superior a esta cantidad. Un correcto diseño del amplificador debe tratar, pues, de maximizar este margen dinámico. La situación óptima en ese sentido se produce cuando el punto de polarización (V_D) se encuentra a la misma distancia de los dos valores extremos. Esto ocurre cuando ambos valores máximos (por arriba y por abajo) presentan el mismo valor:

$$V_{DS} - (V_{GS} - V_p) = I_D \cdot R_{AC} \quad (4.47)$$

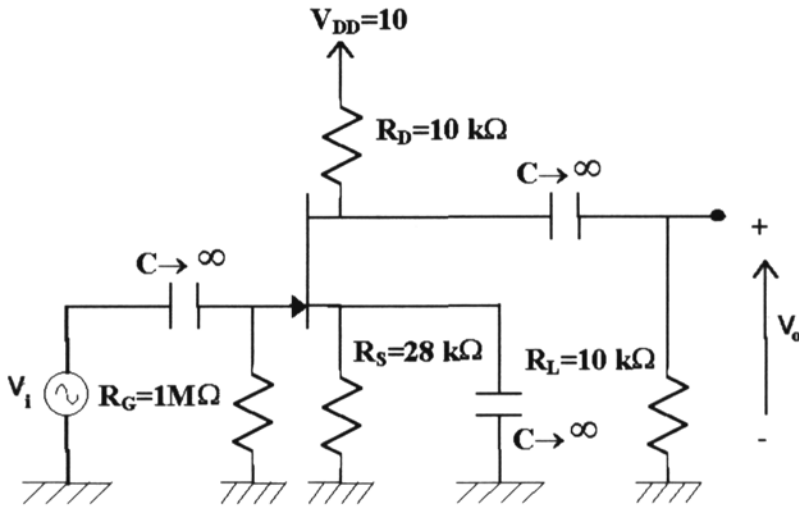


Figura 4.18: Ejemplo de amplificador con JFET

6. Ejemplo de análisis de un amplificador

Para ilustrar los conceptos de amplificación y margen dinámico en un JFET, se plantea el siguiente problema. En la figura 4.18 se ha representado una etapa amplificadora en la llamada configuración de fuente común. Calcule el punto de polarización y represente las rectas de carga en alterna y continua. Asimismo determine y dibuje la forma de la tensión de salida cuando la tensión de entrada v_i vale:

$$a) v_{i_a} = 0,01 \cdot \text{sen}(wt) \quad b) v_{i_b} = 0,3 \cdot \text{sen}(wt) \quad (4.48)$$

Datos del JFET: $I_{DSS} = 8 \text{ mA}$, $V_p = -4 \text{ V}$.

Solución:

Para calcular el punto de polarización es necesario proceder al análisis en continua. Para distinguir el circuito de polarización, se siguen los mismos pasos que en el caso del análisis con bipolares: 1) se anulan los generadores de alterna (en este caso la fuente v_i) y 2) los condensadores se convierten (para esta frecuencia nula) en circuitos abiertos. De este modo el circuito en DC es el que se ilustra en la figura 4.19.

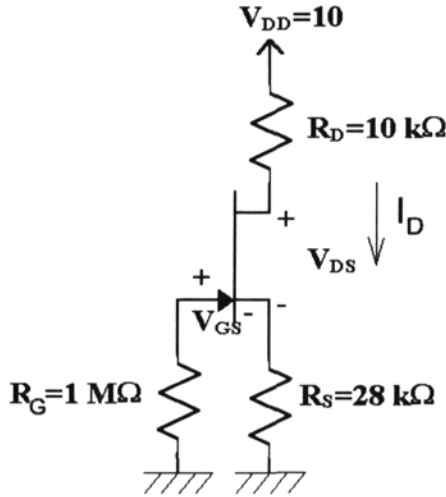


Figura 4.19: Circuito de polarización del amplificador JFET

Como se puede observar, el JFET se encuentra autopolarizado, por lo que la tensión de puerta-fuente vale:

$$V_{GS} = V_G - V_S = -V_S = -I_D \cdot R_S \rightarrow I_D = \frac{-V_{GS}}{R_S} \quad (4.49)$$

donde la tensión de puerta es cero puesto no hay corriente por puerta y, por tanto, en la resistencia R_G no cae tensión. Al mismo tiempo, si suponemos que el transistor trabaja en *pinch-off* tendríamos que:

$$I_D = I_{DSS} \cdot \left(1 - \frac{V_{GS}}{V_p}\right)^2 \quad (4.50)$$

Sustituyendo I_D por la condición que nos impone el circuito externo tendríamos que:

$$\frac{-V_{GS}}{R_S} = I_{DSS} \cdot \left(1 - \frac{V_{GS}}{V_p}\right)^2 \quad (4.51)$$

Con lo cual, nos queda una ecuación cuadrática de la que podemos obtener V_{GS} . Los dos valores que matemáticamente cumplen la ecuación son:

$$V_{GS1} = -3,5 \text{ V} \quad V_{GS2} = -4,57 \text{ V} \quad (4.52)$$

La segunda solución no puede ser válida ya que ofrece un valor inferior al de la tensión de *pinch-off* ($-4,57 < -4$) con el que el transistor se encontraría

en la región de corte (incoherente con nuestra suposición inicial de que el transistor trabaja en *pinch-off*). Para la primera solución ($V_{GS} = -3,5$ V), sustituyendo en 4.49 la corriente de drenador sería $I_D = 0,125$ mA. Con este valor de I_D podemos calcular el de la tensión de polarización V_{DS} a partir del circuito de salida:

$$V_{DS} = V_{DD} - I_D \cdot (R_D + R_S) = 5,25 \text{ V} \quad (4.53)$$

Este valor cumple la condición de saturación:

$$(V_{DS} = 5,25) > (V_{GS} - V_p = 0,5) \quad (4.54)$$

Con lo que la hipótesis de trabajo en *pinch-off* era correcta. Conocido el punto de trabajo ($V_{DS} = 5,25$ V, $I_D = 0,125$ mA) y la carga en continua a la salida:

$$R_{DC} = R_D + R_S = 38 \text{ K}\Omega \quad (4.55)$$

Se podría representar la recta de carga en continua, que, por otro lado, responde a la ecuación:

$$I_D = \frac{V_{DD} - V_{DS}}{R_{DC}} = \frac{V_{DD} - V_{DS}}{R_D + R_S} \rightarrow m_{DC} = \frac{-1}{R_D + R_S} \quad (4.56)$$

Por lo que se refiere al circuito en pequeña señal, las reglas para proceder a su análisis también son las mismas que para los demás dispositivos: 1) En primer lugar se anulan las fuentes de continua (en este caso se lleva a tierra V_{DD}), 2) los condensadores de desacoplo se convierten en cortocircuitos (al aplicar esta regla en este circuito, en pequeña señal R_s deja de verse desde el surtidor, al ofrecer un condensador en paralelo un cortocircuito con tierra, mientras que R_L queda conectada con drenador) 3) se sustituye el dispositivo activo por su modelo circuital en pequeña señal. Con los dos primeros pasos el circuito equivalente sería el representado en la figura 4.20.

En este circuito se puede observar claramente la relación entre la variación de tensión v_{ds} y la variación de corriente i_{ds} :

$$i_d = \frac{-v_{ds}}{R_D \parallel R_L} \quad (4.57)$$

La resistencia R_{AC} en alterna, por tanto, es:

$$R_{AC} = R_D \parallel R_L = 5 \text{ K}\Omega \quad (4.58)$$

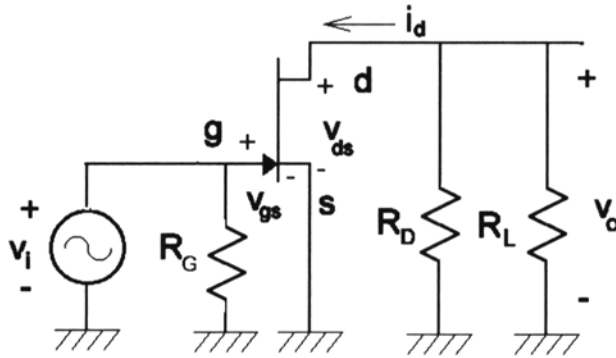


Figura 4.20: Circuito en pequeña señal (sin aplicar el modelo del transistor) del amplificador JFET

Con lo que la recta de carga en alterna es:

$$i_d = i_D - I_D = -\frac{v_{DS} - V_{DS}}{R_{AC}} = \frac{V_{DS} - v_{DS}}{R_D \parallel R_L} \quad (4.59)$$

Así el margen dinámico (representado junto con las rectas de carga en la figura 4.21) se puede calcular como la menor de las cantidades: $\pm \text{minimo}[V_{DS} - (V_{GS} - V_p), I_D \cdot R_D \parallel R_L] = \text{minimo}[4,75, 0,625] = 0,625 \text{ V}$. Esto quiere decir que la señal a la salida puede presentar hasta $\pm 0,625$ voltios de pico sin deformarse. Este escaso margen se debe al mal diseño del amplificador ya que el punto de polarización (V_{DS}) se encuentra muy cercano al límite que impone el corte en la recta de carga en alterna.

Por otra parte, para calcular la respuesta a la salida es necesario conocer la ganancia de la etapa. Para ello, se sustituye el transistor por su modelo en pequeña señal tal y como refleja la figura 4.22. En pequeña señal la puerta no queda a tierra gracias a la resistencia R_G . Esto permite amplificar v_{gs} a través de la transconductancia. Así:

$$v_o = -g_m \cdot v_{gs} \cdot (R_D \parallel R_L) \quad (4.60)$$

Considerando que en este caso v_{gs} coincide con v_i , tenemos que la ganancia vale:

$$A_v = \frac{v_o}{v_i} = -g_m \cdot (R_D \parallel R_L) = -2,5 \quad (4.61)$$

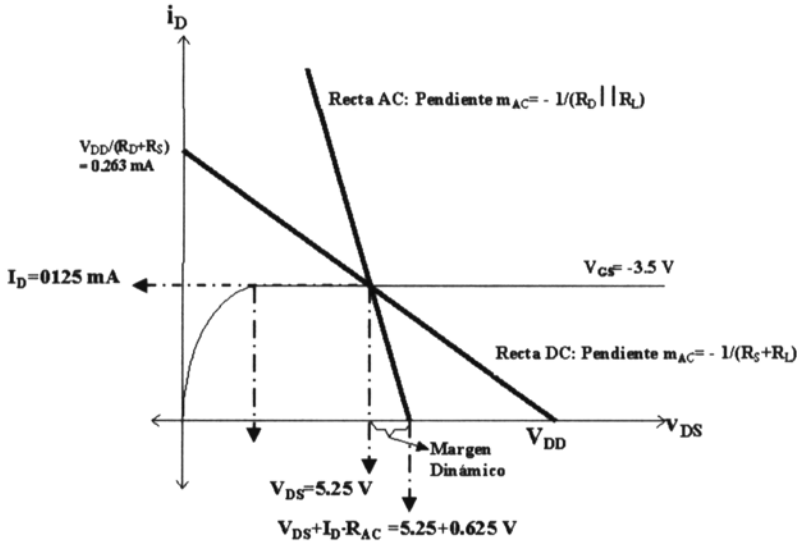


Figura 4.21: Rectas de carga en alterna y continua y margen dinámico del amplificador JFET

Donde el valor de la transconductancia (g_m) se obtiene de la relación:

$$g_m = \frac{\delta i_D}{\delta v_{GS}} = \frac{2 \cdot I_{DSS}}{-V_p} \cdot \left(1 - \frac{v_{GS}}{V_p}\right) = 0,5 \text{ mA/V} \quad (4.62)$$

En principio, pues, se podría obtener la tensión en la salida como la entrada invertida (desfasada 180 grados por el signo menos) y amplificada 2.5 veces. Así para la excitación v_{i_a} :

$$v_{o_a} = A_v \cdot v_{i_a} = -0,025 \cdot \text{sen}(wt) \text{ V} \quad (4.63)$$

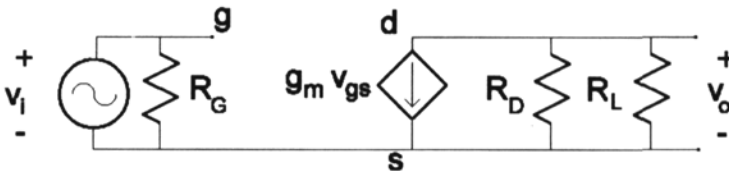


Figura 4.22: Circuito en pequeña señal tras aplicar el modelo del transistor

Es decir, se obtendría a la salida una senoide de 25 mV de tensión de pico (lo cual respeta el máximo garantizado por el margen dinámico). Para el caso con v_{i_b} , sin embargo se tendría que:

$$v_{o_b} = A_v \cdot v_{i_b} = -0,75 \cdot \text{sen}(wt) \quad V \quad (4.64)$$

Esta señal, durante su semiciclo positivo supera los 0.625 voltios, con lo que excede el margen dinámico por arriba (por abajo no, ya que el límite está fijado en 4.75 Voltios). En consecuencia, durante el tiempo en que la senoide anterior permanece por encima de ese valor, el transistor se encuentra en corte y la tensión de salida queda limitada a 0.625 voltios, tal y como se representa en la figura 4.23. Por tanto, la tensión de pico máxima que se puede tener a la entrada si se desea una salida sin recortes es:

$$v_{i_{max}} = \frac{v_{o_{max}}}{|A_d|} = 0,25 \quad V \quad (4.65)$$

Hay que tener en cuenta que este valor máximo a la entrada limitaría las variaciones a la salida de una posible etapa anterior. No obstante, un mejor diseño del amplificador puede mejorar tanto el margen dinámico como la ganancia. Por ejemplo, si se hubiera diseñado R_D y R_S como:

$$R_D = 4 \quad K\Omega \quad R_S = 1 \quad K\Omega \quad (4.66)$$

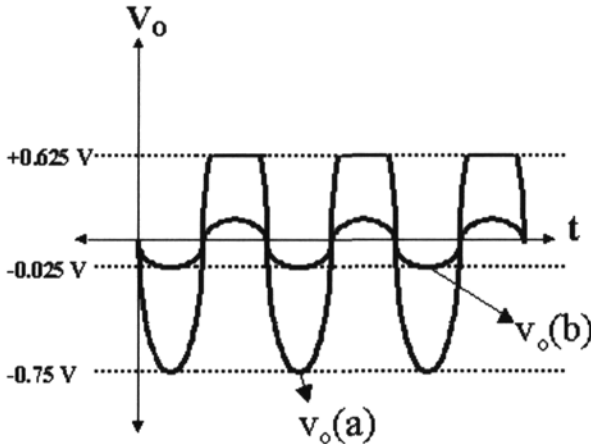


Figura 4.23: Tensiones de salida del amplificador para las diferentes excitaciones de entrada (casos a y b)

El punto de polarización y la carga en alterna serían:

$$V_{GS} = -2 \text{ V} \quad I_D = 2 \text{ mA} \quad V_{DS} = 5 \text{ V} \quad R_{AC} = 2,85 \text{ K}\Omega \quad (4.67)$$

Con lo que el margen dinámico resultaría superior: $\pm \text{mínimo}[3, 5, 7] = \pm 3 \text{ V}$. Así como la ganancia, ya que aunque R_{AC} disminuye g_m aumenta por el mayor valor de I_D :

$$A_v = -g_m \cdot (R_D \parallel R_L) = -5,7 \quad (4.68)$$

Donde la transconductancia vale:

$$g_m = \frac{2 \cdot I_{DSS}}{-V_p} \cdot \left(1 - \frac{v_{GS}}{V_p}\right) = 2 \text{ mA/V} \quad (4.69)$$

5

Transistor MOSFET

1. Introducción

A finales de los años 70 aparecen unos modelos especiales de transistores de efecto de campo (FET - *Field Effect Transistor*), denominados MOSFET (*Metal - Oxide - Semiconductor FET*). Su reducido tamaño, así como la relativa simplicidad del proceso de fabricación de los mismos, ha hecho que sean extensamente utilizados, no sólo ya como dispositivos discretos en aplicaciones analógicas (aprovechando sus prestaciones eléctricas), sino que además se han convertido en la tecnología utilizada para la fabricación de circuitos integrados de muy alta escala (VLSI - *Very Large Scale of Integration*), tales como microprocesadores y memorias.

2. Tipos de transistores MOSFET

Atendiendo al modo de funcionamiento y a su estructura, existen los siguientes tipos de transistores MOSFET:

- MOSFET de deplexión o empobrecimiento (*Depletion type Mosfet*)
 - Canal n
 - Canal p
- MOSFET de acumulación o enriquecimiento (*Enhancement type Mosfet*)

- Canal n
- Canal p

Siendo este último tipo de transistor el más utilizado en la fabricación de circuitos integrados. Los símbolos circuitales con los que se representan estos transistores se muestran en la Fig. 5.1.

3. MOSFET de deplexión canal n

3.1. Estructura y funcionamiento

La Fig. 5.2 muestra la estructura típica de un transistor MOSFET de deplexión o empobrecimiento de canal n. La fabricación del mismo parte de un sustrato (*body*) de tipo p, en el que se crean tres regiones fuertemente dopadas de tipo n+ que constituyen el drenaje o drenador **D** (*drain*), la fuente **S** (*source*) y el canal. Sobre el sustrato, y entre estas dos regiones, se crece una delgada película de dióxido de silicio (SiO_2) - terminal de puerta **G** - que actúa como aislante. Finalmente se depositan cuatro capas metálicas conductoras, para implementar los contactos del drenaje **D**, fuente **S**, puerta **G** y sustrato **B**. Una de las características principales de cualquier transistor MOSFET radica en el hecho de que, al ir dotados de la capa aislante, la impedancia de entrada por puerta que presentan es muy elevada.

De esta forma, en un MOSFET de empobrecimiento canal n existe un canal tipo n que conecta las zonas n+ del drenador **D** y de la fuente **S** en la parte superior del sustrato tipo p. Por lo tanto, aún siendo V_{GS} nula, si se aplica una tensión V_{DS} entre drenador y fuente, se establece una corriente I_D que

MOSFET EMPOBRECIMIENTO		MOSFET ENRIQUECIMIENTO	
Canal - n	Canal - p	Canal - n	Canal - p

Figura 5.1: Tipos de transistores MOSFET.

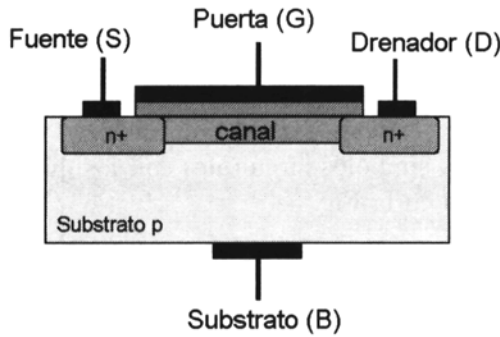


Figura 5.2: Configuración MOSFET de empobrecimiento de canal n.

recorre ambos terminales y la zona de canal existente (si el canal está cerrado, dicha corriente es constante y de valor I_{DSS}).

Si se aplica una tensión V_{GS} negativa, se inicia un proceso de movimiento de los portadores, en el cual los electrones del canal son repelidos hacia el sustrato tipo p, y los huecos son atraídos desde el sustrato al canal. La corriente de recombinación que se establece origina una reducción de los electrones libres disponibles para la conducción en el canal (empobrecimiento). Cuanto más negativa sea la tensión V_{GS} , mayor será el valor de la corriente de recombinación, ya que se induce un mayor movimiento de electrones y de huecos. Esto da lugar a una reducción paulatina de la corriente entre fuente y drenador, llegando un momento en el cual no se produce corriente I_D . Ese valor de tensión V_{GS} negativo, que elimina totalmente el canal, se denomina tensión de *pinch-off*, V_p .

En el caso de aplicar una tensión de puerta V_{GS} positiva, se produce el proceso inverso, atrayendo electrones del sustrato al canal, y repeliendo huecos del mismo hacia el sustrato. Este proceso favorece notablemente la posible circulación de la corriente I_D , la cual además se acrecienta debido a los electrones generados térmicamente por colisiones.

Por lo tanto, el transistor MOSFET de deplexión es un dispositivo de comportamiento idéntico al JFET cuando V_{GS} es menor o igual que cero, pero que funciona también con V_{GS} positivo, pudiendo ser la corriente I_D mayor que I_{DSS} .

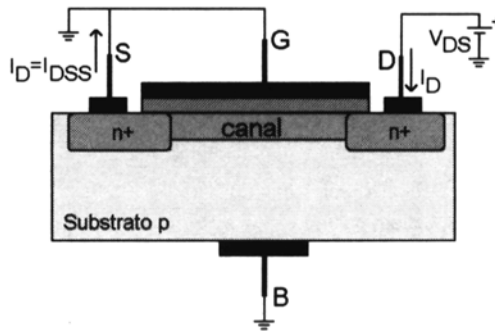


Figura 5.3: Configuración MOSFET de empobrecimiento de canal n y tensión V_{DS} no nula.

3.1.1. Funcionamiento aplicando una tensión drenador-fuente, V_{DS}

Si V_{GS} es nula y se aplica una tensión entre drenador y fuente, V_{DS} , que estrangule el canal por drenador, se produce una corriente constante entre el drenador **D** y la fuente **S**, denominada I_{DSS} (Fig. 5.3). Si ahora se cambia el valor de V_{GS} , haciéndolo positivo y aumentando así el canal, se obtendrán mayores valores de corrientes. Si V_{GS} se hace negativo, el canal disminuye en anchura, disminuyendo el valor de la corriente.

La condición de cierre del canal será idéntica a la obtenida al estudiar el transistor JFET, es decir:

$$V_{DS} - V_{GS} = -V_p \quad (5.1)$$

Si el canal no se cierra, el MOSFET de deplexión se comporta como una resistencia controlada por tensión, si el canal se cierra su comportamiento es el de una fuente de corriente controlada por tensión.

3.2. Características tensión-corriente

La Fig. 5.4 muestra las típicas curvas tensión-corriente de los MOSFET de empobrecimiento o deplexión de canal n. En dicha gráfica se puede ubicar las 3 distintas zonas de funcionamiento del transistor:

- Zona de corte. El MOSFET está en corte cuando se verifica que $V_{GS} < V_p$. En corte, el transistor es un circuito abierto e I_D es nula.
- Zona lineal o triodo. En esta zona el canal no está cerrado por drenador, para lo cual se ha de verificar que $V_{GS} \geq V_p$, y que V_{DS} sea muy pequeña ($V_{DS} < V_{GS} - V_p$).

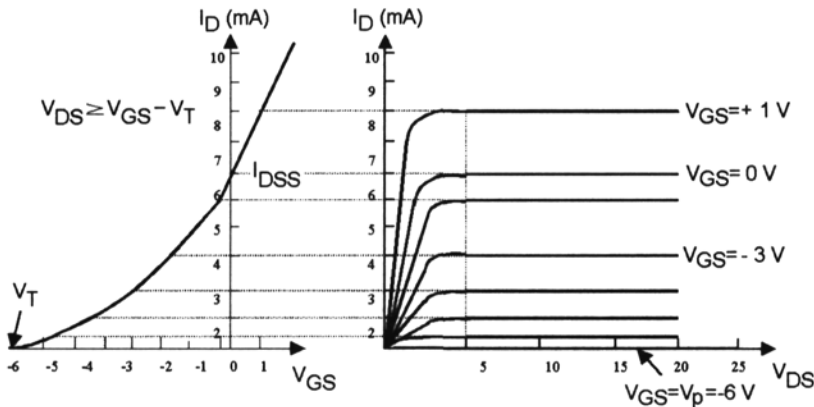


Figura 5.4: MOSFET de depleción canal n: Gráficas de I_D para distintos valores de V_{GS} y V_{DS} .

En esta zona, la ecuación característica de I_D es:

$$I_D = I_{DSS} \left[2 \left(1 - \frac{V_{GS}}{V_p} \right) \frac{V_{DS}}{-V_p} - \frac{V_{DS}^2}{V_p^2} \right] \quad (5.2)$$

- Zona activa (saturación o *pinch off*). Se utiliza para hacer trabajar el MOSFET como amplificador.

En este caso, se ha de verificar que V_{GS} sea mayor o igual que V_p y, al mismo tiempo, que V_{GD} sea mayor o igual que $-V_p$.

En esta zona, la corriente viene dada por la siguiente expresión:

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_p} \right)^2 \quad (5.3)$$

Como se puede ver, en la región de activa, el MOSFET proporciona una corriente que es independiente de la tensión de drenador V_{DS} , quedando controlada por la tensión de puerta V_{GS} . En definitiva, el transistor se comporta como una fuente de corriente controlada por tensión, de forma no lineal tal y como indica la expresión anterior.

4. MOSFET de depleción de canal p

El principio de funcionamiento del MOSFET de empobrecimiento de canal p es exactamente el mismo que el de canal n, si bien, la construcción es justa-

mente la opuesta. Evidentemente las tensiones de puerta son las opuestas, tal y como indica la Fig. 5.5.

5. MOSFET de acumulación de canal n

5.1. Estructura y funcionamiento

El MOSFET de acumulación o enriquecimiento se diferencia del de depleción o empobrecimiento porque no existe un canal fabricado, por lo cual, para hacer pasar una corriente entre drenador y fuente, el dispositivo debe inducir un canal de paso.

Tal y como muestra la figura, el sustrato forma uniones p-n con los terminales de drenador y fuente. En condiciones normales de funcionamiento, estas uniones se polarizan inversamente. Dado que el drenador **D** estará a tensión positiva respecto de la fuente **S**, basta con conectar el sustrato al potencial de la fuente para obtener esta polarización inversa. Si se lleva a cabo esta conexión entre fuente y sustrato, el MOSFET pasa a ser un dispositivo de tres terminales: puerta **G**, drenador **D** y fuente **S**. Con esta configuración, y mediante la aplicación de una determinada tensión de puerta, se puede conseguir inducir un canal tipo n entre drenador y fuente, por el cual podrá circular una corriente I_D . Los parámetros físicos del canal inducido, longitud L y anchura W , van a determinar en gran medida el comportamiento del transistor.

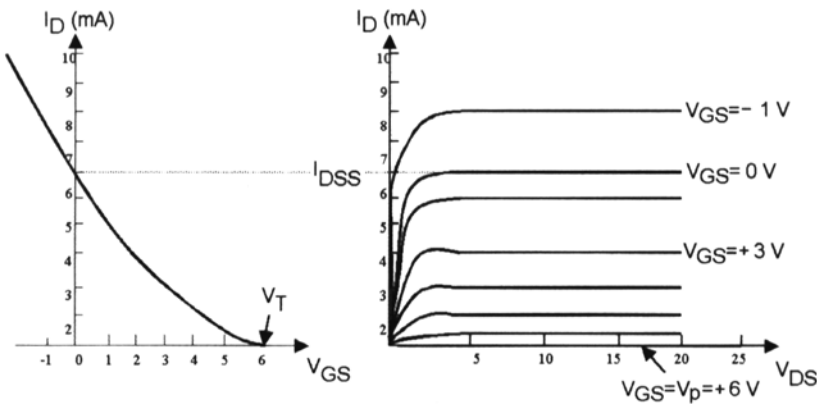


Figura 5.5: MOSFET de depleción canal p: Gráficas de I_D para distintos valores de V_{GS} y V_{DS} .

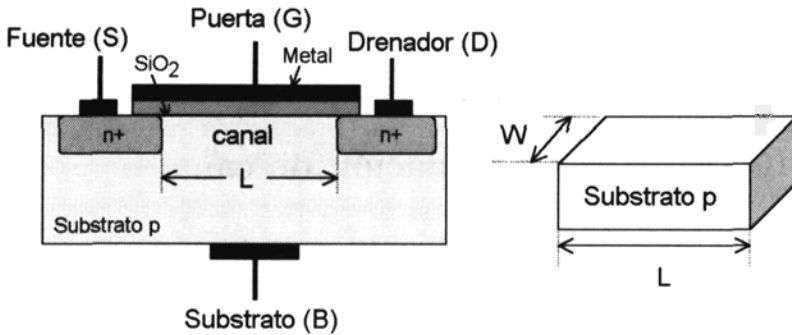


Figura 5.6: Estructura de un transistor MOSFET canal n de acumulación.

5.1.1. Funcionamiento sin tensión de puerta

En el caso de ausencia de tensión de puerta, la configuración muestra dos diodos conectados en serie y de forma opuesta (Fig. 5.7). Estos diodos imposibilitan la conducción de corriente entre el drenador y la fuente. El canal ofrece una impedancia muy elevada (del orden de $10^{12}\Omega$).

5.1.2. Aplicación de una tensión de puerta

Considérese ahora el caso en el que se conecta la puerta a una tensión positiva, mientras que tanto el drenador **D**, la fuente **S** y el substrato **B** se mantienen a masa (Fig. 5.8).

Al aplicar una tensión positiva (V_{GS}) en la puerta respecto del substrato,

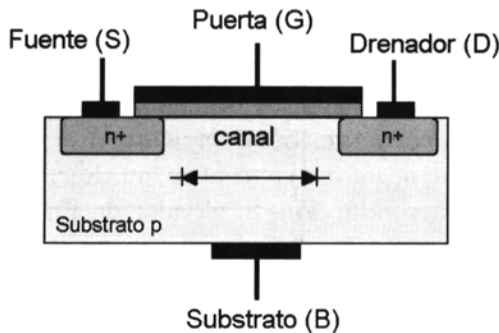


Figura 5.7: Configuración transistor MOSFET canal n de acumulación sin tensión de puerta.

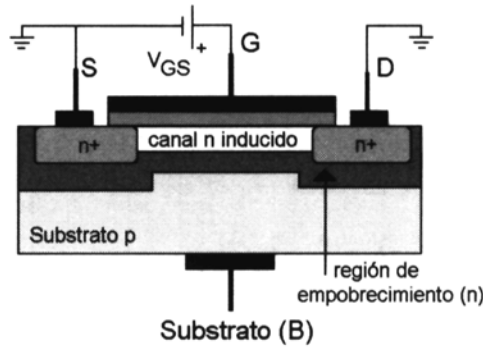


Figura 5.8: Configuración transistor MOSFET canal n de acumulación con tensión de puerta.

se produce una repulsión de los huecos existentes en el sustrato justo debajo de la región de la puerta (canal), con lo que se origina un empobrecimiento de la misma. Esta tensión aplicada atrae, sin embargo, a los electrones, y da lugar a una acumulación de cargas negativas en el canal, las cuales proceden de las regiones n+ (tanto del drenador **D** como de la fuente **S**). De esta manera, se induce un canal tipo n justo debajo de la zona de puerta que une los terminales de drenador **D** y fuente **S**.

En el caso de que ahora se aplique una tensión entre el drenador y la fuente, se podría establecer una corriente a través del canal que se ha creado. Sin embargo, para que dicha corriente aparezca será necesario aplicar una tensión V_{GS} lo suficientemente elevada como para iniciar el movimiento de las cargas por el canal. Esta tensión umbral que sirve de frontera entre la existencia o no existencia de canal se denomina V_T .

5.1.3. Aplicación de una tensión entre drenador y fuente, V_{DS}

Al aplicar una tensión V_{DS} entre drenador y fuente se produce el inicio de la circulación de corriente. Esta corriente va a depender del valor de V_{GS} , pues a mayor tensión, mayor concentración de electrones, y por lo tanto, mayor facilidad en la conducción. Si el valor de V_{DS} es pequeño, el canal permanecerá abierto, y el nivel de corriente será prácticamente despreciable. Por lo tanto, el nivel de corriente en el drenador, I_D , va a depender tanto de la tensión V_{GS} como de la tensión V_{DS} .

Manteniendo V_{GS} constante, a medida que se incrementa V_{DS} , la tensión entre puerta y drenador decae y, dado que la profundidad del canal depende de la tensión entre puerta y las zonas n+, el canal pasa a tener una forma

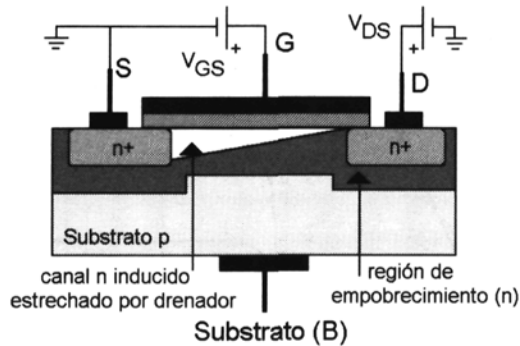


Figura 5.9: Configuración transistor MOSFET canal n de acumulación con tensión entre puerta y fuente (V_{GS}) y entre drenador y fuente (V_{DS}).

irregular, tal y como muestra la Fig. 5.9, siendo más profundo en la zona cercana a fuente (V_{GS} constante) y más estrecho o inexistente en la zona cercana al drenador (V_{GD} pequeña o incluso negativa). Cuando se cierra el canal ($V_{DS} - V_{GS} = V_T$), la corriente no aumenta al aumentar V_{DS} , sino que permanece constante y sólo variará al cambiar V_{GS} .

5.2. Características tensión-corriente

La gráfica de la Fig. 5.10 muestra la relación existente entre la tensión V_{DS} y la corriente I_D para distintos valores de V_{GS} . En ellas se observan las tres zonas de funcionamiento que ya se describieron en los MOSFET de depleción. Estas zonas de funcionamiento del transistor son:

- Zona de corte. El MOSFET está en corte cuando se verifica que $V_{GS} < V_T$. Este modo se utiliza cuando se trabaja en conmutación (aplicaciones digitales).
- Zona activa (saturación o *pinch off*). Se utiliza para hacer trabajar el MOSFET como amplificador.

En este caso, es necesario inducir un canal, para lo cual, se ha de verificar que $V_{GS} \geq V_T$. Al mismo tiempo se ha de aplicar en el drenador una tensión tal que haga que $V_{GD} \leq V_T$ (zona de *pinch - off*). En definitiva, se ha de verificar que $V_{DS} = V_{GS} - V_T$; esto es, el MOSFET de enriquecimiento de canal n trabaja en la zona de saturación siempre que V_{GS} sea mayor que V_T y la tensión en el drenador no caiga por debajo de la tensión de puerta en más de V_T voltios.

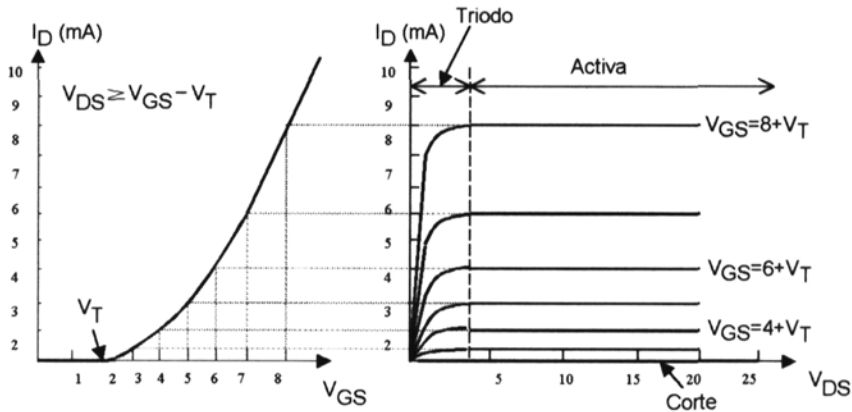


Figura 5.10: Gráficas de I_D para distintos valores de V_{GS} y V_{DS} .

En esta zona, la corriente viene dada por la siguiente expresión:

$$I_D = K(V_{GS} - V_T)^2 \tag{5.4}$$

Como se puede ver, en la región de activa, el MOSFET proporciona una corriente que es independiente de la tensión de drenador V_{DS} , quedando controlada por la tensión de puerta V_{GS} . En definitiva, el transistor se comporta como una fuente de corriente controlada por tensión, de forma no lineal tal y como indica la expresión anterior.

- Zona lineal o triodo. En esta zona existe canal, para lo cual se ha de verificar que $V_{GS} \geq V_T$, y mantener V_{DS} muy pequeña, de manera que el canal sea uniforme, para lo cual se ha de verificar que $V_{DS} < V_{GS} - V_T$.

En esta zona, la ecuación característica de I_D es la siguiente:

$$I_D = K[2(V_{GS} - V_T)V_{DS} - V_{DS}^2] \tag{5.5}$$

donde la constante K tiene el valor:

$$K = \frac{1}{2} \left(\frac{W}{L} \right) \mu_n C_{OX} \quad (A/V^2) \tag{5.6}$$

siendo μ_n la movilidad del electrón, C_{OX} la capacidad por unidad de área entre puerta y substrato (debido a la película de material aislante), L la longitud del canal, y W el ancho del canal.

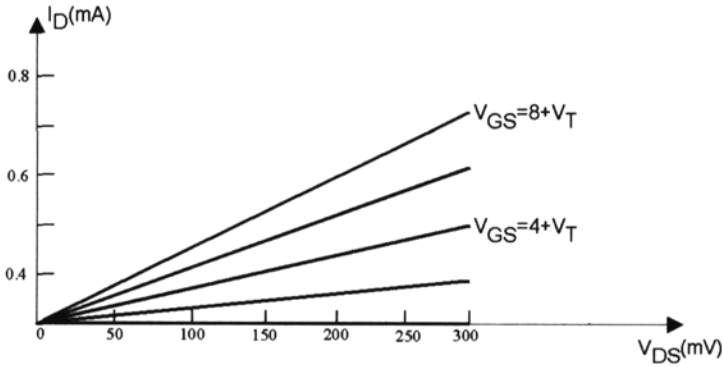


Figura 5.11: Gráfica V_{DS}/I_D del MOSFET en la zona lineal.

En el caso de que V_{DS} sea lo suficientemente pequeña, la Ec. (5.5) puede quedar simplificada de la forma siguiente:

$$I_D = 2K(V_{GS} - V_T)V_{DS}, \tag{5.7}$$

y, por tanto, bajo estas circunstancias, la respuesta del MOSFET es lineal. Esto permite modelar al MOSFET en la zona triodo como una resistencia, cuyo valor equivalente será:

$$R_{DS} = \frac{V_{DS}}{I_D} = [2 \cdot K \cdot (V_{GS} - V_T)V_{DS}]^{-1} \tag{5.8}$$

Finalmente, la Fig. 5.11 muestra la relación $I_D - V_{DS}$ en la zona lineal para distintos valores de tensión V_{GS} . Se aprecia como el MOSFET se comporta como una resistencia controlada por tensión.

El MOSFET trabajando en la zona lineal se utiliza en conmutación.

6. MOSFET de acumulación de canal p

Estos dispositivos trabajan con una tensión umbral V_T negativa, por lo que para inducir un canal es necesario aplicar una tensión de puerta más negativa que V_T ($V_{SG} > V_T$) y aplicar una tensión de drenaje más negativa que la tensión de fuente (V_{SD} positiva).

Las zonas de funcionamiento del MOSFET de acumulación de canal p son:

- Zona lineal o triodo. En esta zona se cumple que $V_{SD} \leq V_{SG} - (-V_T)$, fluyendo la corriente desde fuente a drenador. La ecuación característica

de esta corriente es:

$$I_D = K[2(V_{SG} - (-V_T))V_{SD} - V_{SD}^2] \quad (5.9)$$

donde V_{SG} y V_{SD} son positivas, y V_T es negativa.

El valor de la constante K es:

$$K = \frac{1}{2} \left(\frac{W}{L} \right) \mu_p C_{OX} \quad (A/V^2) \quad (5.10)$$

Y se ha verificado que la movilidad de huecos, μ_p , es la mitad que la de electrones, μ_n .

- Zona activa o de saturación. En esta zona se ha de cumplir que $V_{SD} \geq V_{SG} - (-V_T)$. Cuando el MOSFET está en la zona activa, la expresión de la corriente es:

$$I_D = K(V_{SG} - (-V_T))^2 \quad (5.11)$$

Donde el valor de V_{SG} es positivo y el de V_T negativo.

- Zona de corte. El MOSFET está en corte cuando se cumpla que la tensión V_{SG} sea más negativa que $-V_T$. En corte, el MOSFET se modela como un circuito abierto.

7. Polarización del MOSFET de acumulación

El objetivo de la polarización es el de fijar unas condiciones de funcionamiento en continua (punto de trabajo) lo más estables posibles. Esto es, tratar de independizar la corriente I_D de factores externos tales como la temperatura y específicos de los transistores tales como K y V_T . Este punto de trabajo ha de localizarse en la zona media del área de activa, procurando evitar la incursión en la zona lineal o triodo y en la zona de corte, previniendo así la posible aparición de una distorsión no lineal.

En este apartado se considera la polarización del MOSFET de acumulación, ya que los esquemas de polarización del MOSFET de depleción coinciden con los analizados en el capítulo 4 acerca del transistor JFET. La principal diferencia entre el MOSFET de acumulación y el JFET es que no resulta posible autopolarizar el dispositivo empleando la resistencia R_S . Por ello, la configuración típica de polarización adopta la estructura de la Fig. 5.12, donde la tensión V_{GS} deberá ser positiva y mayor que V_T para asegurar el funcionamiento en activa del dispositivo.

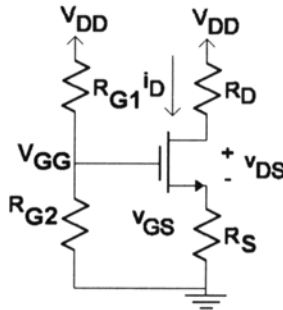


Figura 5.12: Polarización del MOSFET de acumulación.

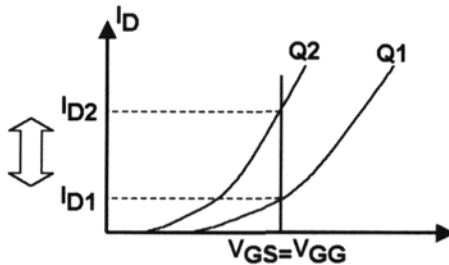


Figura 5.13: Gráfica V_{GS}/I_D para distintos transistores MOSFET.

En la puerta **G** del MOSFET, la tensión existente es la obtenida a partir de V_{DD} y el divisor formado por R_{G1} y R_{G2} :

$$V_{GG} = \frac{R_{G2}}{R_{G1} + R_{G2}} \cdot V_{DD} \tag{5.12}$$

El comportamiento del MOSFET dependerá en gran medida de la existencia de la resistencia R_S :

- Si no existe R_S .

En este caso, toda la tensión de puerta se aplica entre la puerta **G** y la fuente **S**. Esto origina que el valor de I_D dependa en gran medida del valor concreto de V_{GG} , y por lo tanto de K y V_T . Efectivamente, analizando la gráfica V_{GS}/I_D , el valor de I_D puede variar mucho según se utilice un transistor (**Q1**) u otro (**Q2**), tal y como recoge la gráfica de la Fig. 5.13.

En consecuencia, no es buena práctica de diseño el no utilizar la resistencia R_S en la configuración de polarización.

- Si existe R_S .

En este caso, la existencia de la resistencia R_S hace que se obtenga una recta de carga que ubica el punto de trabajo en una zona mucho más acotada, tal y como indica la Fig. 5.14. La expresión de la tensión de puerta en estas condiciones es la siguiente:

$$V_{GG} = V_{GS} + I_D \cdot R_S \quad (5.13)$$

Por lo que la corriente de drenador es:

$$I_D = \frac{V_{GG}}{R_S} - \frac{V_{GS}}{R_S} \quad (5.14)$$

Como se puede observar en la gráfica de la Fig. 5.14, la existencia de R_S da lugar a que las posibles variaciones de la corriente de drenador I_D no dependa tanto del transistor que se esté utilizando y por lo tanto hace el circuito mucho más estable. En el caso de que por cualquier circunstancia (p. ej., una variación de temperatura), se produzca un incremento/decremento de la corriente de drenador I_D , se originará un incremento/decremento en la tensión de fuente ΔV_S tal que $\Delta V_S = \Delta I_D R_S$. Dado que la puerta se mantiene a la misma tensión V_{GG} , un incremento/decremento de la tensión de fuente V_S da lugar a una disminución/aumento de la tensión V_{GS} , lo cual dará lugar a una disminución/aumento de la corriente I_D .

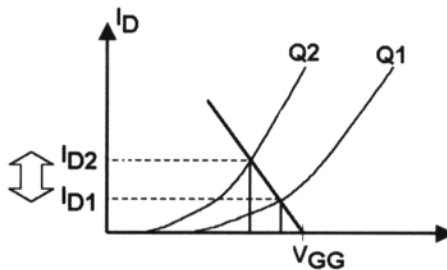


Figura 5.14: Gráfica V_{GS}/I_D para distintos transistores MOSFET (polarización con R_S).

8. Modelo equivalente en pequeña señal del MOSFET de acumulación

Si se considera que el transistor MOSFET de acumulación está trabajando en la zona de activa, y se añade a la señal de continua de polarización (V_{GS}), una componente de alterna (v_{gs}), entonces la intensidad de drenador será:

$$i_D = K(v_{GS} - V_T)^2 \quad (5.15)$$

donde v_{GS} es la suma de continua y alterna. Desarrollando dicha ecuación se obtiene:

$$i_D = K((V_{GS} + v_{gs}) - V_T)^2 = K(V_{GS} - V_T)^2 + 2K(V_{GS} - V_T)v_{gs} + K \cdot v_{gs}^2 \quad (5.16)$$

Expresión en la que se identifica un primer término de continua (I_D), un segundo término en el cual aparece v_{gs} , y un tercer término con v_{gs}^2 . Si se supone que se trabaja con señales de alterna de amplitud muy pequeña (aproximación de pequeña señal), entonces este tercer término puede despreciarse, quedando entonces:

$$i_D \approx I_D + 2K(V_{GS} - V_T)v_{gs} = I_D + g_m \cdot v_{gs} \quad (5.17)$$

La relación entre la corriente de drenador de alterna, i_d , y la tensión entre puerta y fuente de alterna, v_{gs} , se denomina transconductancia del MOSFET y se representa por g_m .

$$g_m = 2K(V_{GS} - V_T) \quad (5.18)$$

El modelo equivalente en pequeña señal del transistor MOSFET de acumulación es el que se muestra en la Fig. 5.15.a. Como se puede observar, en su modelo equivalente en pequeña señal, el MOSFET se comporta como una fuente de corriente controlada por tensión. Esto es, proporciona una corriente $g_m \cdot v_{gs}$ en el drenador, proporcional a la tensión v_{gs} que se esté aplicando entre la puerta (**G**) y la fuente (**S**).

Se puede apreciar, de acuerdo con el esquema de la Fig. 5.15.a, que la impedancia de entrada que presenta es muy alta; idealmente infinita ($i_g = 0$). Asimismo, la impedancia de salida ($r_o = \frac{V_A}{I_D}$) también es muy alta, por lo que se puede considerar una versión simplificada del modelo anterior, en el que se considere r_o infinita (Fig. 5.15.b).

9. Efecto cuerpo

En determinadas aplicaciones, el substrato o cuerpo (*body*) se conecta a una fuente negativa (caso de un MOSFET de acumulación de canal n) respecto de

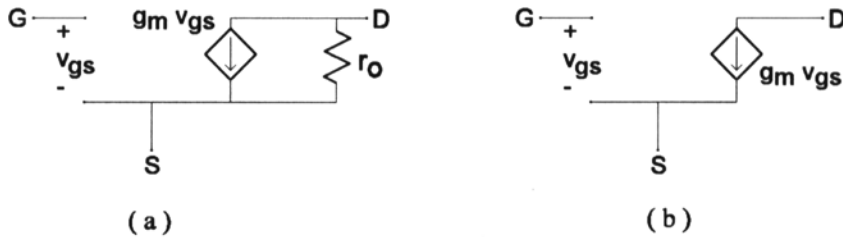


Figura 5.15: a) Modelo equivalente en pequeña señal del MOSFET de acumulación; y b) modelo equivalente en pequeña señal del MOSFET de acumulación sin resistencia r_o .

la fuente (V_{SB}), de tal manera que el efecto que genera es el de un crecimiento de la zona de empobrecimiento y una reducción de la profundidad del canal. Como consecuencia, se produce un aumento de la tensión umbral V_T . Para corregir este defecto, es necesario aumentar la tensión V_{GS} . De esta forma, un incremento de V_{SB} origina un incremento de V_T y de I_D y, por lo tanto, en el dispositivo la corriente de drenador queda controlada en parte por la tensión del sustrato (Efecto Cuerpo).

10. Problemas resueltos

1. Calcular el punto de trabajo y dibujar el circuito equivalente de pequeña señal para el MOSFET de acumulación de canal N de la Fig. 5.16.

Datos de los transistores:

M1: $V_T=2$ V; $K=0.25$ mA/V; $r_o=100$ K Ω

Solución

En primer lugar, se realiza el estudio en continua del circuito de la figura para calcular así el punto de trabajo del transistor.

Dado que la corriente de puerta es despreciable, la tensión en la puerta (V_G) y la tensión en el drenador (V_D) coinciden ($V_D = V_G$). Además la corriente de drenador será la proporcionada por la fuente de corriente ($I_D=1$ mA). Por lo tanto, si se supone que el transistor está trabajando en la zona activa:

$$I_D = 1\text{mA} = K(V_{GS} - V_T)^2 = 0,25(V_{GS} - 2)^2 \quad (5.19)$$

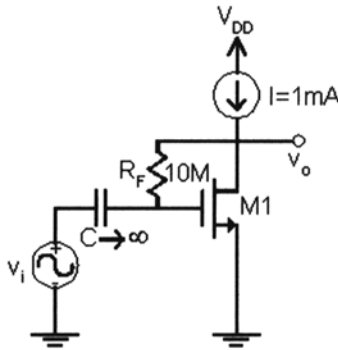


Figura 5.16: MOSFET de acumulación canal n.

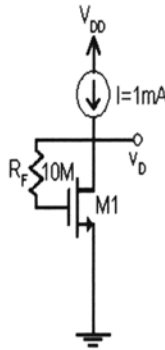


Figura 5.17: Circuito de continua (problema 1).

Nos quedaría por resolver una ecuación de segundo grado, cuya incógnita es la tensión V_{GS} .

$$\begin{aligned}
 4 &= V_{GS}^2 - 4 \cdot V_{GS} + 4 \\
 V_{GS1} &= 0V < V_T \\
 V_{GS2} &= 4V > V_T
 \end{aligned}
 \tag{5.20}$$

De las dos soluciones posibles obtenidas (V_{GS1} y V_{GS2}), nos quedaremos con aquella que cumple la condición $V_{GS} > V_T$, es decir, $V_{GS}=4$ V. Si los dos valores cumplen dicha condición, nos quedaremos con aquel que satisface la condición de activa o *pinch-off*, es decir, $V_{DS} > V_{GS} - V_T$. Por otra parte, dado que V_S es cero, entonces las tensiones de puerta y drenador son de 4 voltios. Ya sólo nos queda comprobar que el transistor está realmente trabajando en activa, lo cual es cierto pues $V_D > V_G - V_T$.

A partir de este momento estamos en condiciones de calcular el valor de

los parámetros de pequeña señal y dibujar el circuito equivalente de pequeña señal. El parámetro del transistor es su g_m :

$$g_m = 2 \cdot K \cdot (V_{GS} - V_T) = 1 \text{ mA/V}, \quad (5.21)$$

y el valor de la resistencia de salida, r_o , que es el que nos indica en el enunciado ($r_o=100 \text{ K}\Omega$).

El circuito de pequeña señal resultante se muestra en la Fig. 5.18.

2. Para el amplificador de la Fig. 5.19, diseñado con transistores MOSFET de canal N caracterizados por su tensión V_T de 2 V y por su parámetro K de valor 0.25 mA/V^2 , se pide:

2.1. Calcular el punto de trabajo de ambos transistores.

En primer lugar, dibujaremos el circuito de continua para cada transistor por separado, ya que la corriente de puerta vale cero, y esto nos permite aislar ambas etapas (Fig. 5.20).

La tensión de puerta de **M1** puede ser calculada a partir del divisor de tensión formado por las resistencias R_{G1} y R_{G2} .

$$V_{G1} = \frac{V_{DD} \cdot R_{G2}}{R_{G1} + R_{G2}} = 10 \text{ V} \quad (5.22)$$

La tensión en la fuente puede ser expresada en función de la corriente de drenador, de forma que:

$$V_{S1} = I_{D1} \cdot R_{S1} \quad V_{GS1} = V_{G1} - I_{D1} R_{S1} = 10 - 6 \cdot I_{D1} \quad (5.23)$$

Si suponemos que el transistor se encuentra polarizado en la zona activa, podemos sustituir el valor de V_{GS} en la ecuación del transistor, tal y como se muestra a continuación.

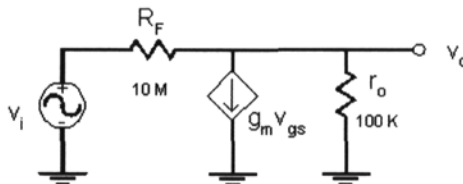


Figura 5.18: Circuito de pequeña señal (problema 1).

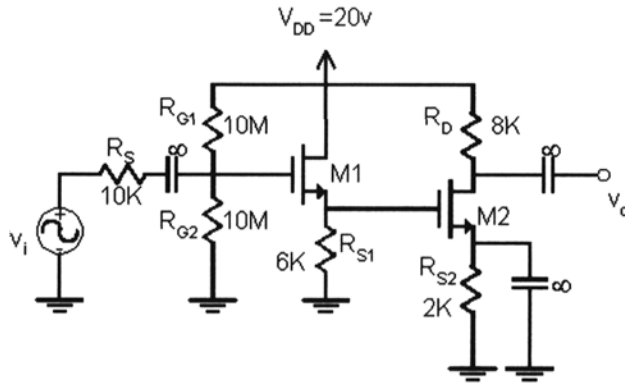


Figura 5.19: Amplificador MOSFET

$$I_D = K(V_{GS} - V_T)^2 \rightarrow I_{D1} = K(V_{G1} - I_{D1}R_{S1} - V_T)^2 = 0,25(8 - 6 \cdot I_{D1})^2 \quad (5.24)$$

Nos quedará por resolver una ecuación de segundo grado cuya solución nos indicará el valor de la corriente de drenador. Para los dos valores posibles, nos quedaremos con aquel que satisface la condición $V_{GS1} > V_T$.

$$\begin{aligned} I_{D1} = 1,77mA &\rightarrow V_{GS1} = -0,66V < V_T \\ I_{D1} = 1mA &\rightarrow V_{GS1} = 4V > V_T \end{aligned} \quad (5.25)$$

Por lo tanto, I_{D1} es de 1 mA y V_{GS1} de 4 V. Ahora debemos comprobar la zona de trabajo de **M1**. Para que el transistor esté trabajando en la zona activa,

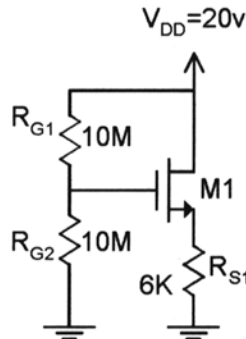


Figura 5.20: Circuito de continua del amplificador MOSFET (primera etapa)

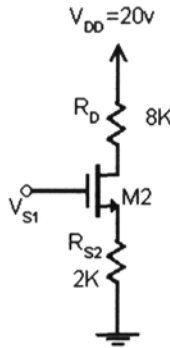


Figura 5.21: Circuito de continua del amplificador MOSFET (segunda etapa)

tal y como habíamos asumido, la tensión V_{D1} debe ser mayor que $V_{G1} - V_T$, lo cual es cierto, ya que V_{D1} es de 20 V y V_{G1} de 10 V, luego **M1** se encuentra polarizado en la zona activa.

El circuito de continua para el transistor **M2** se muestra en la Fig. 5.21.

La tensión de puerta es igual a la tensión de fuente de **M1**, $V_{G2} = V_{S1} = 6$ V. Al igual que antes, podemos plantear un sistema de dos ecuaciones con dos incógnitas, la corriente de drenador y la tensión puerta-fuente, a partir de la ecuación característica del transistor en zona activa y a partir del circuito.

$$I_D = K(V_{GS} - V_T)^2 \rightarrow I_{D2} = K(V_{G2} - I_{D2}R_{S2} - V_T)^2 = 0,25(4 - 2 \cdot I_{D2})^2 \quad (5.26)$$

Sustituyendo la expresión para la tensión V_{GS2} en la ecuación del transistor, nos quedaría por resolver una ecuación de segundo grado.

$$\begin{aligned} I_{D2}^2 - 5 \cdot I_{D2} + 4 &= 0 \\ I_{D2} &= 4 \text{ mA} \quad I_{D2} = 1 \text{ mA} \end{aligned} \quad (5.27)$$

De las dos soluciones, nos quedaremos con aquella que cumpla la condición $V_{GS2} > V_T$. Para I_{D2} de valor 4 mA, la tensión V_{GS2} es de -2 V y para I_{D2} de 1 mA, V_{GS2} vale 4 V. De lo que se concluye que V_{GS2} vale 4 V e I_{D2} 1 mA.

Ya sólo nos falta calcular el valor de tensión en el drenador.

$$V_{D2} = V_{DD} - I_{D2} \cdot R_D = 20 - 8 \cdot I_{D2} = 12 \text{ V} \quad (5.28)$$

Además, se cumple la condición $V_{D2} > V_{G2} - V_T$, por lo que la suposición

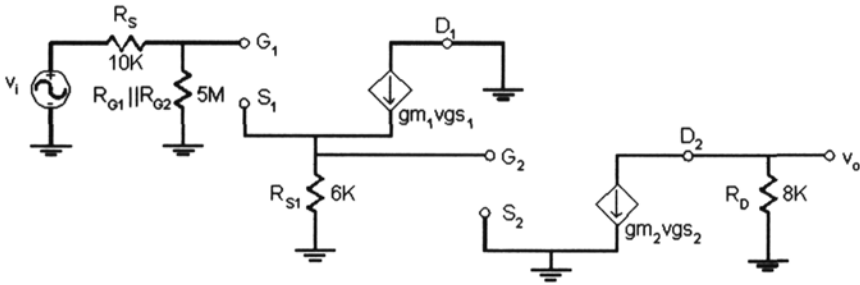


Figura 5.22: Circuito equivalente de pequeña señal del amplificador MOSFET

inicial, según la cual el transistor estaba polarizado en la zona activa, es cierta.

2.2. Obtener el valor de los parámetros de pequeña señal para ambos transistores considerando que para ambos $|V_A| = \infty$. Dibujar el circuito equivalente de pequeña señal del amplificador formado por M1 y M2.

Una vez calculado el punto de trabajo estamos en condiciones de calcular el valor de los parámetros de pequeña señal. Para ambos transistores, la resistencia de salida r_o es de valor infinito, al ser $|V_A| = \infty$.

Respecto a la transconductancia de canal,

$$g_{m1} = 2K(V_{GS1} - V_T) = 0,5(4 - 2) = 1mA/V \quad g_{m2} = g_{m1} \quad (5.29)$$

Puesto el punto de trabajo coincide para ambos transistores, también coincidirá el valor de la transconductancia de canal.

Finalmente, en la Fig. 5.22 se muestra el circuito equivalente de pequeña señal.

3. En el circuito de la Fig. 5.23 se pide calcular el punto de trabajo para los dos transistores MOSFET de acumulación.

Datos de los transistores:

$$M1: |V_{T1}| = |V_{T2}| = 2 \text{ V}; K_1 = K_2 = 25 \mu A/V$$

Puesto que la corriente de puerta en un transistor MOSFET es despreciable, la corriente que atraviesa la resistencia R_G , será también desprecia-

ble. Esto implica que la corriente de drenador en ambos transistores coincide, $I_{D1} = I_{D2}$, y que la tensión $V_{DG1} = V_{DG2}$ es nula. Por lo tanto, $V_{DS1} = V_{GS1}$ y del mismo modo, $V_{DS2} = V_{GS2}$.

Además los dos transistores se encontrarán siempre en la zona activa, ya que:

- Para **M1**, de canal n: $V_{DG1} > -V_{T1}$, $V_{T1} = 2 \text{ V}$.
- Para **M2**, de canal p: $V_{GD2} > V_{T2}$, $V_{T2} = -2 \text{ V}$.

La ecuación de ambos transistores en la zona activa es la siguiente:

$$I_D = K(V_{GS} - V_T)^2 \quad (5.30)$$

Dado que $K_1 = K_2$, $|V_{T1}| = |V_{T2}|$ e $I_{D1} = I_{D2}$, se deriva que $V_{DS1} = V_{SD2}$:

$$K_1(V_{DS1} - V_{T1})^2 = K_2(V_{DS2} - V_{T2})^2 \rightarrow V_{DS1} = V_{SD2} \quad (5.31)$$

De lo anterior y del análisis del circuito se obtiene que:

$$\begin{aligned} 2 \cdot V_{DD} &= 2|V_{DS1,2}| \rightarrow |V_{DS1,2}| = 5 \text{ V} \\ V_{DS1} &= 5 \text{ V}; V_{SD2} = 5 \text{ V}; V_{D1} = V_{D2} = 0 \text{ V} \end{aligned} \quad (5.32)$$

Con lo cual, la corriente de drenador que circula por ambos transistores es:

$$I_D (\mu\text{A}) = 25 \cdot (5 - 2)^2 = 225 \mu\text{A} \quad (5.33)$$

4. En el circuito de la Fig. 5.24 se pide calcular el punto de trabajo de los dos transistores **Q1** (I_{DS1} , V_{DS1}) y **Q2** (I_{C2} , V_{CE2}), indicando la zona de trabajo

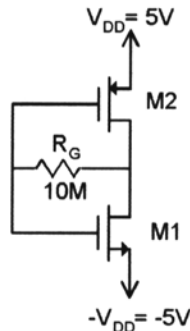


Figura 5.23: Amplificador MOSFET (problema 3)

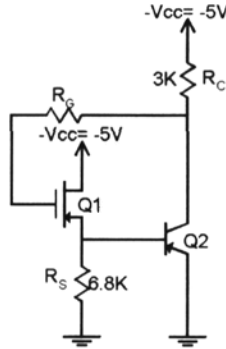


Figura 5.24: Amplificador MOSFET-Bipolar

en la que se encuentran polarizados. Considerar despreciable la corriente de base del transistor **Q2**.

Datos de los transistores:

Q1: $K=1 \text{ mA/V}^2$; $V_T = -1 \text{ V}$; $|V_{A1}| = \infty$.

Q2: $V_{EB(on)} = 0.7 \text{ V}$; $\beta = 200$; $|V_{A2}| = \infty$; $V_T = 25 \text{ mV}$.

Suponiendo que **Q2** está polarizado en la zona activa, la tensión V_{B2} vale -0.7 V , que coincide con V_{S1} . Conociendo la tensión en la fuente del transistor **Q1** podemos calcular la corriente de drenador:

$$I_{D1} = \frac{V_{S1}}{R_S} = \frac{0,7V}{6,8K\Omega} = 0,103mA \tag{5.34}$$

Partiendo de la suposición de que **Q1** trabaja en la zona activa, podemos hacer uso de la ecuación característica del transistor para calcular la tensión V_{GS1} .

$$I_{D1} = K \cdot (V_{GS1} - V_{T1})^2 \rightarrow V_{GS1} = \pm \sqrt{(I_{D1}/K)} + V_{T1} \tag{5.35}$$

$$V_{GS1} = -0,679V \quad V_{GS1} = -1,3209V$$

De los dos valores posibles para V_{GS1} nos quedamos con aquel que cumple la condición de conducción: $V_{SG1} > -V_T$. Es decir, $V_{SG1} = 1.32 \text{ V}$.

Por lo tanto, para el transistor **Q1**, el punto de trabajo es:

$$\begin{aligned} V_{G1} &= V_{GS1} + V_{S1} = -2,02V \\ V_{S1} &= -0,7V \\ V_{D1} &= -5V \\ V_{DS1} &= -4,3V \\ I_{D1} &= 0,103mA \end{aligned} \tag{5.36}$$

Ya sólo nos queda demostrar que realmente el transistor se encuentra polarizado en la zona activa, tal y como habíamos supuesto inicialmente. La condición de activa o pinch-off para un MOSFET de canal P es la siguiente:

$$V_{SD1} \geq V_{SG1} + V_T \quad (5.37)$$

Con los valores arriba expuestos, queda demostrado que el transistor se encuentra polarizado en la zona activa.

Respecto a **Q2**, el siguiente paso será calcular el valor de la tensión de colector, V_{C2} , y a partir de éste, el valor de la corriente de colector, I_{C2} . Ésta coincidirá con la corriente de emisor puesto que según el enunciado, la corriente de base se ha de considerar despreciable.

Dado que la corriente de puerta de un transistor MOSFET es cero, la tensión de puerta de **Q1** coincidirá con la tensión de colector de **Q2**, por lo tanto, $V_{G1} = V_{C2} = -2.02$ V. Conociendo el valor de V_{C2} es fácil calcular la corriente que circula por **Q2**:

$$I_{C2} = \frac{V_{C2} - (-V_{CC})}{R_C} = 1mA = I_{E2} \quad (5.38)$$

Así pues, el punto de trabajo para **Q2** es:

$$\begin{aligned} I_{C2} &= 1mA = I_{E2} \\ V_{CE2} &= -2,02V \\ V_{B2} &= -0,7V \\ V_{E2} &= 0V \end{aligned} \quad (5.39)$$

Además, **Q2** se encuentra también polarizado en la zona activa ya que $V_{BC2} > 0$ y $V_{EB2} = 0.7$ V.

6

Etapas básicas de amplificación

La necesidad del uso de amplificadores de señal surge cuando es más barato o flexible el emplear el conjunto que forman amplificador y generador de entrada de pequeña señal que el uso de un generador de entrada de gran señal, o cuando la señal de entrada es inevitablemente pequeña. Así, si se cuenta con un circuito formado por un micrófono y una carga de altavoz de 100 mW y 100 Ω , en la cual se desea producir sonido audible, el valor eficaz de la tensión en el altavoz deberá cumplir

$$\frac{V_L^2}{100} = 100mW \quad (6.1)$$

y, por tanto, se necesita una tensión de salida V_L de 100 mV_{rms} . Aún en el caso en que el micrófono pueda llegar a dar este voltaje, debido a su propia resistencia interna, al conectarlo con la carga se produce una división de tensión que reduce el voltaje en la carga.

Por todo ello, puede resultar más fácil y barato el amplificar la señal proveniente del micrófono, que intentar diseñar un micrófono que proporcione directamente la potencia necesaria de salida.

El amplificador es un dispositivo que se caracteriza, entre otros parámetros, por una ganancia de tensión, A_v , o de corriente, A_i . En el caso que se está analizando, si se cuenta con un amplificador de tensión, el valor de ganancia (ver Fig. 6.1)

$$A_v = \frac{v_{sal}}{v_{ent}} \quad (6.2)$$

debe asegurar que la tensión en la carga sea la adecuada.

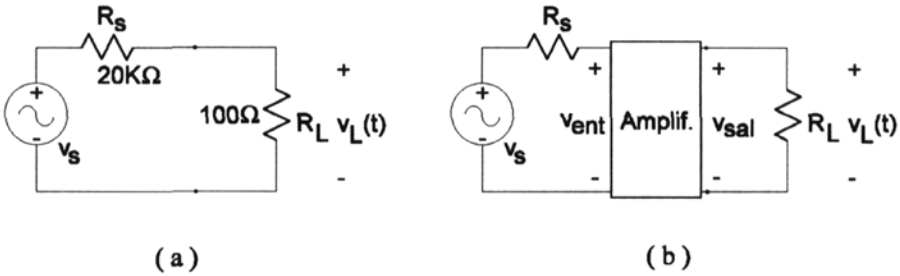


Figura 6.1: Empleo del amplificador: a) circuito sin amplificador; y b) circuito con etapa de amplificación.

1. Modelado del amplificador

Como se observa en la Fig. 6.1, todos los amplificadores tienen una señal de entrada que controla una señal de salida que, generalmente, es de mayor potencia. En este apartado se describe el modelado del amplificador como dispositivo de cuatro terminales, incluyendo sus no idealidades más importantes, y se evalúan las prestaciones del amplificador.

1.1. Definición de cuadripolo

El circuito construido en torno a cualquier dispositivo activo se puede considerar como una caja de cuatro terminales, asociados dos de ellos a la entrada y otros dos a la salida. Este tipo de elementos de circuito se denominan cuadripolos. De forma práctica, usando el equipo de medida adecuado, un cuadripolo se define relacionando distintas respuestas en voltaje, intensidad o resistencia tomadas del propio circuito.

Idealmente, y si no se tienen en cuenta efectos de realimentación, un amplificador será un cuadripolo caracterizado simplemente por una ganancia de tensión o corriente, de manera que su misión consiste, únicamente, en generar una señal de salida de mayor energía que la señal de entrada. Sin embargo, para realizar un modelo más realista de un amplificador, se deben añadir a éste las resistencias de salida, R_{sal} , y de entrada, R_{ent} , como se muestra en la Fig. 6.2.

Estas resistencias distorsionan el comportamiento global del amplificador. Así, si en la Fig. 6.1.b se sustituye el amplificador por el circuito equivalente de la Fig. 6.2.a, y debido a las resistencias R_s y R_{ent} , la tensión en la entrada

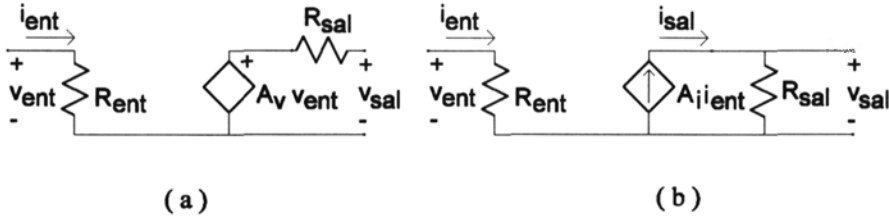


Figura 6.2: Posibles estructuras del cuadripolo-amplificador: a) con ganancia en tensión; y b) con ganancia en corriente.

del amplificador es de sólo

$$v_{ent} = \frac{R_{ent}}{R_{ent} + R_s} v_s \tag{6.3}$$

por lo que no toda la tensión generada es amplificada. Además, esta tensión amplificada ($A_v \cdot v_{ent}$), no aparece en su totalidad en la resistencia de carga, debido a la resistencia R_{sal} . Así,

$$v_L = \frac{R_L}{R_L + R_{sal}} \cdot (A_v v_{ent}) \tag{6.4}$$

El cálculo de las resistencias de entrada y salida exige formalizar su definición. En la Fig. 6.3 se definen las resistencias de entrada y salida de un determinado cuadripolo. La resistencia de entrada se calcula desconectando todas las fuentes independientes del cuadripolo, aunque sigan activas las fuentes dependientes. Si el circuito se va a utilizar con una resistencia de carga, R_L , conectada a la salida, se conecta dicha resistencia. Por otro lado, la resistencia de salida se halla desconectando las fuentes independientes, tanto del cuadripolo como del generador que vaya a emplearse (esto dejará sólo la resistencia interna del generador, R_s), quedando igual que antes, sólo activas las fuentes dependientes y la de prueba (en este caso, el generador v_{sal}). Atendiendo a la Fig. 6.3, las resistencias de entrada y salida se definen como:

$$R_{ent} = \frac{v_{ent}}{i_{ent}} \quad R_{sal} = \frac{v_{sal}}{i_{sal}} \tag{6.5}$$

1.2. Evaluación de las características del amplificador

El amplificador es un cuadripolo que se puede caracterizar por una ganancia, en tensión o corriente, y unas resistencias de entrada y salida. Estos son,

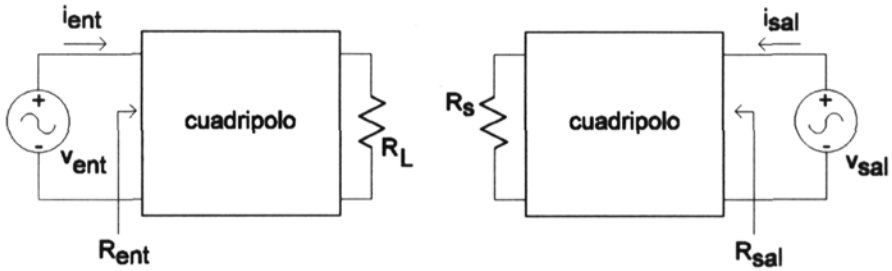


Figura 6.3: Cálculo de las resistencias de entrada y salida.

por tanto, los parámetros que permiten evaluar las prestaciones del amplificador, y que deben permitir el distinguir un buen amplificador de otro no tan bueno. Si se deja aparte el tema de la ganancia del circuito, que deberá ser suficiente para conseguir la potencia de salida deseada, las resistencias de entrada y salida deben cumplir ciertas características para que el amplificador que describen funcione correctamente.

Así, si se hace uso de las Ecs. (6.3) y (6.4), la ganancia real de un amplificador de tensión es:

$$A_{vreal} = \frac{v_L(t)}{v_s(t)} \rightarrow A_{vreal} = \frac{R_L}{R_L + R_{sal}} \cdot A_v \cdot \frac{R_{ent}}{R_{ent} + R_s} \quad (6.6)$$

Esta expresión muestra que se hace mejor uso de la capacidad del amplificador de tensión cuando la carga es tal que $R_L \gg R_{sal}$ y $R_{ent} \gg R_s$. Es decir, cuanto mayor sea la resistencia R_{ent} y menor la resistencia R_{sal} del amplificador de tensión, mejor será su comportamiento.

Si en lugar de con tensiones, se desea emplear un amplificador que trabaje con corrientes (generador de corriente de entrada y medición de corriente en la carga), entonces la ganancia real del amplificador será:

$$A_{ireal} = \frac{i_L(t)}{i_s(t)} \rightarrow A_{ireal} = \frac{R_{sal}}{R_L + R_{sal}} \cdot A_i \cdot \frac{R_s}{R_{ent} + R_s} \quad (6.7)$$

Por lo que se demuestra que el comportamiento del amplificador de corriente mejora cuando la carga es tal que $R_L \ll R_{sal}$ y $R_{ent} \ll R_s$. Es decir, al contrario que con el amplificador de tensión, cuanto menor sea la resistencia R_{ent} y mayor la resistencia R_{sal} del amplificador de corriente, mejor será su comportamiento.

2. Configuraciones del amplificador

En este apartado se estudia el comportamiento de distintos dispositivos activos para el diseño e implementación de amplificadores, así como el diseño de amplificadores con varias etapas. En los apartados 2.1, 2.2 y 2.3 se presentan las configuraciones básicas que usan un único transistor (bipolar, JFET o MOSFET, respectivamente) como elemento de amplificación.

2.1. Configuraciones básicas del transistor bipolar como amplificador

Para el análisis de las configuraciones básicas basadas en el transistor bipolar se usará el circuito de la Fig. 6.4, del cual, dependiendo de cómo se defina la entrada y la salida, se obtienen las distintas configuraciones. En dicho circuito se observan tres terminales de conexión, uno de ellos será la entrada, otro la salida, y el tercero se conecta a masa, terminal común a entrada y salida y que da nombre a las distintas configuraciones: emisor común, base común o colector común.

Los condensadores que aparecen en el circuito de la Fig. 6.4 se denominan condensadores de acoplo capacitivo y de desacoplo, según si permiten conectar o desconectar algún elemento al circuito cuando se trabaja en alterna. Ambos tipos de condensadores presentan valores elevados, por lo que se pueden considerar como circuitos abiertos en continua y cortocircuitos en alterna. En todos los casos, el circuito, al trabajar en alterna, lo hará en un rango de frecuencias medias, en el cual el modelo del transistor estudiado es válido. A frecuencias muy altas, el modelo analizado del transistor no resulta correcto. A bajas frecuencias los condensadores de desacoplo no se pueden considerar como cortocircuitos.

2.1.1. Emisor común

En la Fig. 6.5 se muestra la configuración de emisor común y su circuito equivalente en pequeña señal. En la configuración en emisor común el terminal de base se conecta a la entrada de señal, el de colector a la salida (en este caso, representada por R_L) y el de emisor es el que se conecta a masa. Como muestra la Fig. 6.5.a, dicha conexión a masa se lleva a cabo a través de un condensador, C_2 , denominado condensador de *bypass*. Dicho condensador, junto con los condensadores de desacoplo C_1 y C_3 , son de una capacidad suficientemente alta para ser sustituidos por cortocircuitos en el modelo equivalente de pequeña señal. En esta configuración, como en el resto de configuraciones analizadas

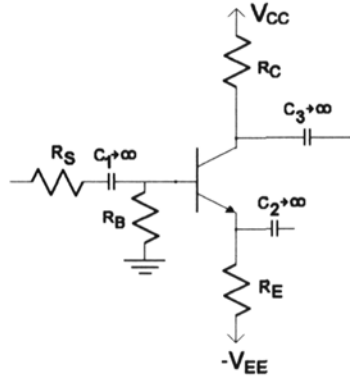


Figura 6.4: Etapa básica con transistor bipolar.

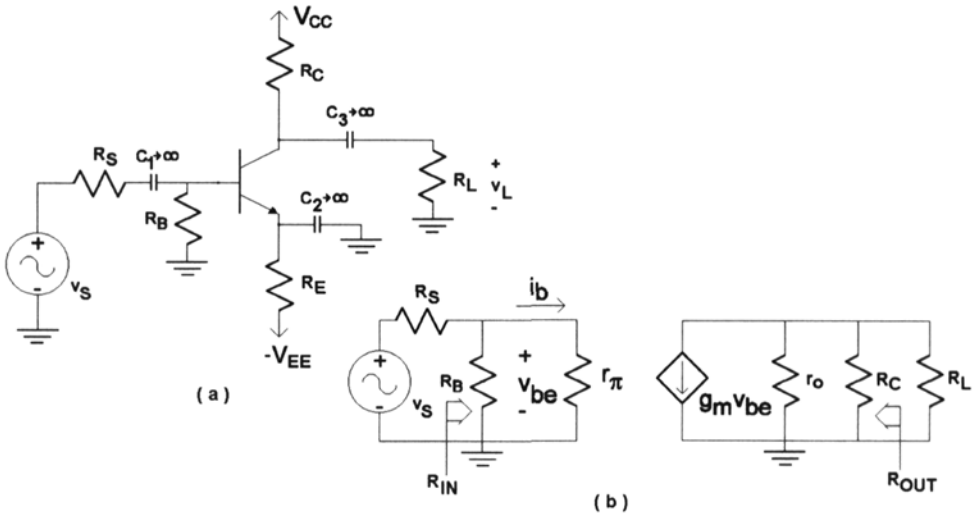


Figura 6.5: a) Configuración de emisor común con transistor bipolar, y b) circuito equivalente de alterna.

en el presente apartado, se supondrá que el transistor se encuentra en activa y que la señal de entrada es de pequeña señal, $|v_{be}| \leq 10mV$. Dichas condiciones serán totalmente necesarias para poder sustituir el transistor por su modelo equivalente de alterna, tanto en π como en T .

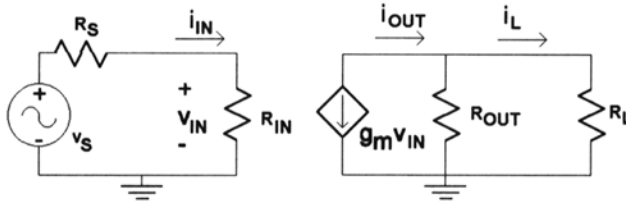


Figura 6.6: Circuito equivalente de emisor común con transistor bipolar.

Resistencias de entrada y salida

Las resistencias de entrada y salida, calculadas desde los puntos marcados en los circuitos de la Fig. 6.5, tienen los valores:

$$R_{IN} = R_B || r_{\pi} | r_{\pi} \ll R_B \approx r_{\pi} \quad (6.8)$$

$$R_{OUT} = r_o || R_C | R_C \ll r_o \approx R_C \quad (6.9)$$

Dada la configuración que adopta el circuito, y pensando en su uso como amplificador de tensión, interesará tener una resistencia de entrada, R_{IN} , grande, para que prácticamente toda la señal de entrada v_S caiga en dicha resistencia, y, por tanto, sea amplificada por el circuito. De igual forma, interesa que la resistencia de salida, R_{OUT} , sea pequeña, para que la tensión de salida caiga mayormente en la resistencia de carga, R_L , minimizando las pérdidas por caída de tensión en R_{OUT} .

Si se sustituyen las resistencias de entrada y salida en el circuito de la Fig. 6.5.b, quedará la configuración de la Fig. 6.6. Para finalizar la caracterización de este tipo de etapa habrá que analizar las ganancias que ofrece tanto en tensión como en corriente.

Ganancia en tensión

En el circuito de la Fig. 6.6, la tensión de salida v_{OUT} se origina por la caída de intensidad proporcionada por el generador controlado de corriente, $g_m v_{IN}$, sobre la resistencia R_L en paralelo con R_{OUT} . Teniendo en cuenta el sentido de la corriente proporcionada por el generador y la posición del signo

positivo de la tensión v_{OUT} , ésta adopta el valor

$$v_{OUT} = -g_m v_{IN} (R_{OUT} || R_L || r_o). \quad (6.10)$$

Por ello, la relación entre las tensiones v_{OUT} y v_{IN} es

$$\frac{v_{OUT}}{v_{IN}} = -g_m (R_{OUT} || R_L || r_o) |_{r_o \gg R_C} \approx -g_m (R_C || R_L). \quad (6.11)$$

Sin embargo, la ganancia en tensión que proporciona el circuito analizado debe medirse entre el generador, v_S , y la resistencia de carga, R_L . Es decir, la ganancia a calcular sería:

$$A_V = \frac{v_L}{v_S}, \quad (6.12)$$

que, para facilitar su cálculo, se puede descomponer en tres factores:

$$A_V = \frac{v_L}{v_S} = \frac{v_L}{v_{OUT}} \cdot \frac{v_{OUT}}{v_{IN}} \cdot \frac{v_{IN}}{v_S} \quad (6.13)$$

El primer factor refleja la relación entre la tensión que cae en la resistencia R_L y la que cae en R_{OUT} . Como se muestra en el circuito de la Fig. 6.6, ambas tensiones están en paralelo y, por tanto, son iguales ($\frac{v_L}{v_{OUT}} = 1$).

El segundo factor refleja la relación entre la tensión v_{OUT} y la tensión que cae en R_{IN} . Si se observa el circuito de la Fig. 6.6, puede apreciarse cómo la corriente que cae en el paralelo que forman R_{OUT} y R_L es la proporcionada por el generador controlado ($g_m \cdot v_{IN}$). Dado que dicha tensión coincide con v_{OUT} , y teniendo en cuenta el sentido de la corriente y la ubicación del terminal positivo de v_{OUT} , se tiene que

$$v_{OUT} = -g_m v_{IN} (R_{OUT} || R_L) \rightarrow \frac{v_{OUT}}{v_{IN}} = -g_m (R_{OUT} || R_L) \quad (6.14)$$

Finalmente, el tercero de los factores mide la relación entre la tensión proporcionada por el generador y la que cae en R_{IN} . Dada la configuración de entrada se cumple

$$\frac{v_{IN}}{v_S} = \frac{R_{IN}}{R_S + R_{IN}} \quad (6.15)$$

Por lo tanto, la ganancia en tensión es

$$A_V = \frac{v_L}{v_S} = -g_m (R_{OUT} || R_L) \frac{R_{IN}}{R_S + R_{IN}} \quad (6.16)$$

En condiciones normales, este valor de ganancia de tensión suele ser bastante elevado, por lo que las etapas en configuración de emisor común suelen emplearse para obtener la mayor parte de la ganancia en amplificadores multi-etapa.

Ganancia en corriente

La ganancia en corriente se define como:

$$A_I = \frac{i_L}{i_S} \quad (6.17)$$

e, igual que se hizo al calcular la ganancia en tensión, se puede simplificar su cálculo si se descompone en un conjunto de factores. En este caso, los factores serán:

$$A_I = \frac{i_L}{i_S} = \frac{i_{IN}}{i_S} \frac{i_{OUT}}{i_{IN}} \frac{i_L}{i_{OUT}} \quad (6.18)$$

De cualquier forma, se ha de resaltar que el conjunto de factores en que se divide el cálculo de cualquiera de las ganancias analizadas tanto en éste como en posteriores apartados, puede ser otro, siempre y cuando el producto de todos los factores seleccionados coincida con la expresión de la ganancia a calcular. Igualmente, cabe reseñar que el hecho de calcular una ganancia en corriente no implica necesariamente que todos los términos que aparecen en los factores sean corrientes, igual que cuando se calcule una ganancia en tensión, no todos los términos tienen porqué ser tensiones.

Continuando con el cálculo de la ganancia en corriente, A_I , ya que las corrientes i_S e i_{IN} son iguales, el primero de los factores será uno ($\frac{i_{IN}}{i_S} = 1$). El segundo de los factores es la denominada ganancia de corriente en cortocircuito. Si se observa el circuito de la Fig. 6.6 se pueden extraer expresiones para las corrientes i_{OUT} e i_{IN} , de manera que:

$$\frac{i_{OUT}}{i_{IN}} = \frac{-g_m v_{IN}}{v_{IN}/R_{IN}} = -g_m R_{IN} = -g_m (R_B || r_\pi) \quad (6.19)$$

Finalmente, el tercer término se puede deducir resolviendo el divisor de corriente que forman las resistencias R_{OUT} y R_L . Si i_L es la corriente que cae en R_L , e i_{OUT} la que cae en el paralelo, la corriente en R_{OUT} será $(i_{OUT} - i_L)$. Dado que ambas resistencias están en paralelo, el voltaje en ambas deberá ser el mismo. Es decir, se cumplirá que $(i_{OUT} - i_L) \cdot R_{OUT} = i_L R_L$. De esta última expresión se extrae la relación o factor que nos restaba:

$$\frac{i_L}{i_{OUT}} = \frac{R_{OUT}}{R_{OUT} + R_L} \quad (6.20)$$

El valor de la ganancia en corriente será, por tanto,

$$A_I = \frac{i_L}{i_S} = -g_m (R_B || r_\pi) \frac{R_{OUT}}{R_{OUT} + R_L} \quad (6.21)$$

Dicha ganancia será, en la mayoría de los casos, de un valor elevado.

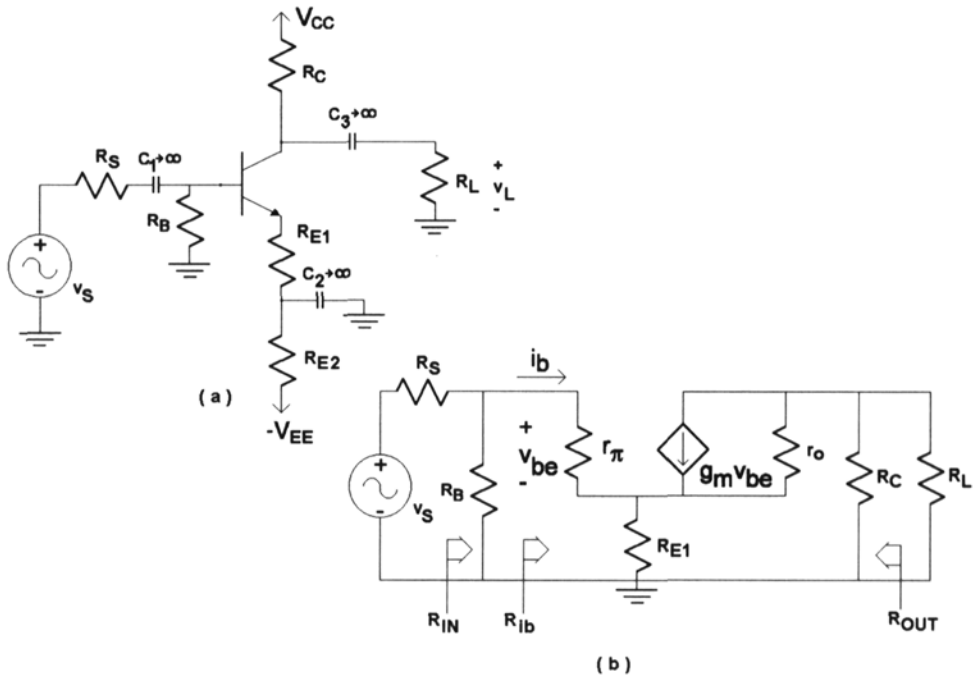


Figura 6.7: a) Configuración de emisor común con transistor bipolar y resistencia de emisor, y b) circuito equivalente de alterna.

2.1.2. Emisor común con resistencia de emisor

El principal problema que plantea la etapa en emisor común es que la resistencia de entrada es excesivamente pequeña, por lo que gran parte de la tensión del generador se pierde en la resistencia interna de éste. Fundamentalmente para tratar de mejorar este comportamiento del circuito, se puede emplear la configuración en emisor común con resistencia de emisor. En la Fig. 6.7 se muestra esta configuración y su circuito equivalente de pequeña señal. La única diferencia con respecto al circuito de la Fig. 6.5 radica en que la resistencia R_E se divide en dos resistencias (R_{E1} y R_{E2}), una de las cuales aparece en el circuito de alterna al no quedar cortocircuitada por C_2 . Esta resistencia R_{E1} alterará los valores de alterna de la etapa, y, además, permitirá que la señal v_{be} siga siendo de pequeña señal pese a que se aumente v_s , pues sólo será una fracción de ésta.

Resistencias de entrada y salida

La resistencia de entrada se calcula desde el punto marcado en los circuitos de la Fig. 6.7. Al tratarse de una resistencia que puede plantear problemas en su cálculo, se emplea el valor de resistencia auxiliar marcada en la Fig. 6.7.b como R_{ib} . Además, en el presente estudio, se desprecia la resistencia r_o . La resistencia R_{IN} será:

$$R_{IN} = R_B || R_{ib} \quad (6.22)$$

Esta resistencia R_{ib} se puede calcular fácilmente si se conocen la corriente y tensión en el punto marcado. En este caso, se cumple que:

$$v_{IN} = R_{ib} \cdot i_b \rightarrow R_{ib} = \frac{v_{IN}}{i_b} \quad (6.23)$$

La tensión v_{IN} será la suma de los voltajes que caen en r_π y R_{E1} , es decir,

$$v_{IN} = i_b r_\pi + (\beta i_b + i_b) R_{E1} \quad (6.24)$$

Por lo que, la resistencia R_{ib} será:

$$R_{ib} = \frac{v_{IN}}{i_b} = r_\pi + (\beta + 1) R_{E1} \quad (6.25)$$

Y, finalmente, la resistencia de entrada será:

$$R_{IN} = R_B || R_{ib} = R_B || (r_\pi + (\beta + 1) R_{E1}) \quad (6.26)$$

Si se compara este valor con el obtenido en la configuración en emisor común ($R_{IN} = R_B || r_\pi$), se puede apreciar el aumento del valor de la resistencia de entrada, que, además, es controlado por R_{E1} .

Para el cálculo de la resistencia de salida se anula la tensión del generador, quedando el circuito que se muestra en la Fig. 6.8. La resistencia de salida será el paralelo de R_C con la resistencia marcada en dicha figura como R_{oc} . Para calcular esta última resistencia se tratará de encontrar la relación entre v_x e i_x (veáse la Fig. 6.8), pues

$$R_{oc} = \frac{v_x}{i_x} \quad (6.27)$$

Si se examina la Fig. 6.8 se puede deducir que

$$v_x - v_A = (i_x - g_m v_{be}) \cdot r_o \quad (6.28)$$

y

$$v_A = i_x \cdot R_A = i_x \cdot (R_{E1} || (r_\pi + R_s || R_B)) \quad (6.29)$$

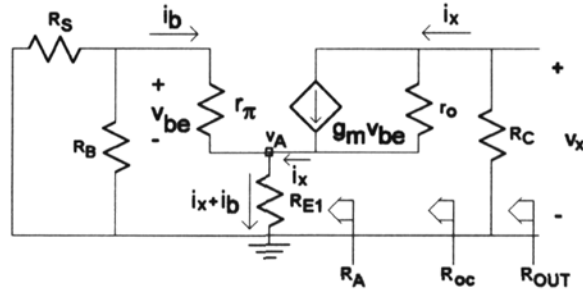


Figura 6.8: Cálculo de la resistencia de salida en la configuración de emisor común con transistor bipolar y resistencia de emisor.

Sustituyendo v_A por su valor equivalente, la Ec. 6.28) queda:

$$v_x = i_x r_o - g_m v_{be} r_o + i_x R_A \quad (6.30)$$

Por lo tanto, para definir una relación entre v_x e i_x sólo hay que tratar de buscar una relación entre v_{be} e i_x . Se sabe que $v_{be} = i_b r_\pi$, y del circuito de la Fig. 6.8 se puede deducir que:

$$(i_b + i_x) R_{E1} = -i_b (r_\pi + R_s || R_B) \rightarrow i_b = \frac{-i_x R_{E1}}{R_{E1} + r_\pi + R_s || R_B} \quad (6.31)$$

Por lo tanto, si se sustituye en la Ec. (6.30) el valor de v_{be} por $i_b \cdot r_\pi$, e i_b por su relación con i_x (Ec. (6.31)), se obtiene la relación entre v_x e i_x :

$$v_x = i_x \left(r_o + \frac{g_m r_\pi R_{E1} r_o}{R_{E1} + r_\pi + R_s || R_B} + R_{E1} || (r_\pi + R_s || R_B) \right) \quad (6.32)$$

De donde se deduce R_{oc} y la expresión final de R_{OUT} ,

$$R_{OUT} = R_C || R_{oc} \quad (6.33)$$

donde

$$R_{oc} = r_o + \frac{g_m r_\pi R_{E1} r_o}{R_{E1} + r_\pi + R_s || R_B} + R_{E1} || (r_\pi + R_s || R_B) \quad (6.34)$$

Dado que R_{oc} es mucho mayor que R_C , la resistencia de salida R_{OUT} será prácticamente igual a R_C .

Ganancia en tensión

La ganancia en tensión que proporciona el circuito analizado se mide entre el generador, v_S , y la resistencia de carga, R_L . Su expresión es, por tanto,

$$A_V = \frac{v_L}{v_S} \quad (6.35)$$

Dicha expresión se puede descomponer en tres factores:

$$A_V = \frac{v_L}{v_S} = \frac{v_L}{v_{OUT}} \cdot \frac{v_{OUT}}{v_{IN}} \cdot \frac{v_{IN}}{v_S} \quad (6.36)$$

El primer factor presenta un valor unidad ($\frac{v_L}{v_{OUT}} = 1$), al estar ambas tensiones en paralelo. El segundo factor refleja la relación entre la tensión v_{OUT} y la tensión que cae en R_{IN} . Si se observa el circuito de la Fig. 6.9.a, se aprecia como la tensión v_{IN} presenta el valor

$$v_{IN} = R_{IN} \cdot i_{IN} = (r_\pi + (\beta + 1)R_{E1})i_b \quad (6.37)$$

mientras que la tensión v_{OUT} es

$$v_{OUT} = -\beta i_b (R_{OUT} || R_L) \quad (6.38)$$

El cociente entre ambas expresiones será, por tanto,

$$\frac{v_{OUT}}{v_{IN}} = \frac{-\beta (R_{OUT} || R_L)}{(r_\pi + (\beta + 1)R_{E1})} = \frac{-\beta (R_{OUT} || R_L)}{(\beta + 1)(r_e + R_{E1})} \quad (6.39)$$

Finalmente, el tercer factor presenta el valor ya obtenido en el amplificador en emisor común (Ec. (6.15)):

$$\frac{v_{IN}}{v_S} = \frac{R_{IN}}{R_S + R_{IN}} \quad (6.40)$$

Por tanto, la expresión de la ganancia resulta ser:

$$A_V = \frac{v_L}{v_S} = \frac{R_{IN}}{R_S + R_{IN}} \cdot \frac{-\beta (R_{OUT} || R_L)}{(\beta + 1)(r_e + R_{E1})} \approx -\frac{(R_L || R_C)}{(r_e + R_{E1})} \quad (6.41)$$

Dicho valor de ganancia es muy inferior al de la configuración en emisor común, pero presenta la ventaja de no depender del parámetro β , lo cual da estabilidad al circuito, pues dicho valor puede variar de un transistor bipolar a otro, a pesar de tratarse del mismo modelo.

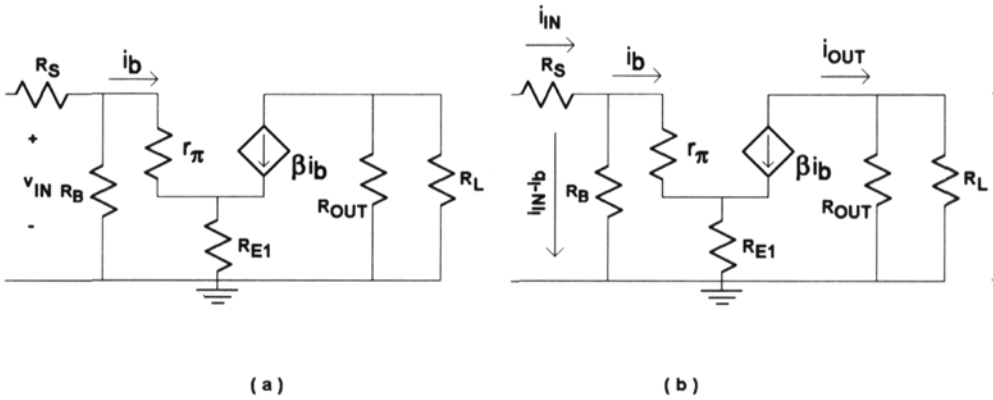


Figura 6.9: Configuración de emisor común con transistor bipolar y resistencia de emisor: a) Cálculo de la ganancia en tensión; y b) cálculo de la ganancia en corriente.

Ganancia en corriente

La ganancia en corriente se define como:

$$A_I = \frac{i_L}{i_S} \quad (6.42)$$

simplificándose su cálculo si se descompone en un conjunto de factores. En este caso, los factores serán:

$$A_I = \frac{i_L}{i_S} = \frac{i_{IN}}{i_S} \frac{i_{OUT}}{i_{IN}} \frac{i_L}{i_{OUT}} \quad (6.43)$$

Debido a que las corrientes i_S e i_{IN} son iguales, el primero de los factores será uno ($\frac{i_{IN}}{i_S} = 1$). El segundo de los factores se resuelve observando el circuito de la Fig. 6.9.b, pues

$$(i_{IN} - i_b)R_B = i_b r_\pi + i_b(\beta + 1)R_{E1} \quad (6.44)$$

$$\frac{i_b}{i_{IN}} = \frac{R_B}{R_B + r_\pi + (\beta + 1)R_{E1}}$$

y

$$\frac{i_{OUT}}{i_b} = \frac{-\beta i_b}{i_b} = -\beta \quad (6.45)$$

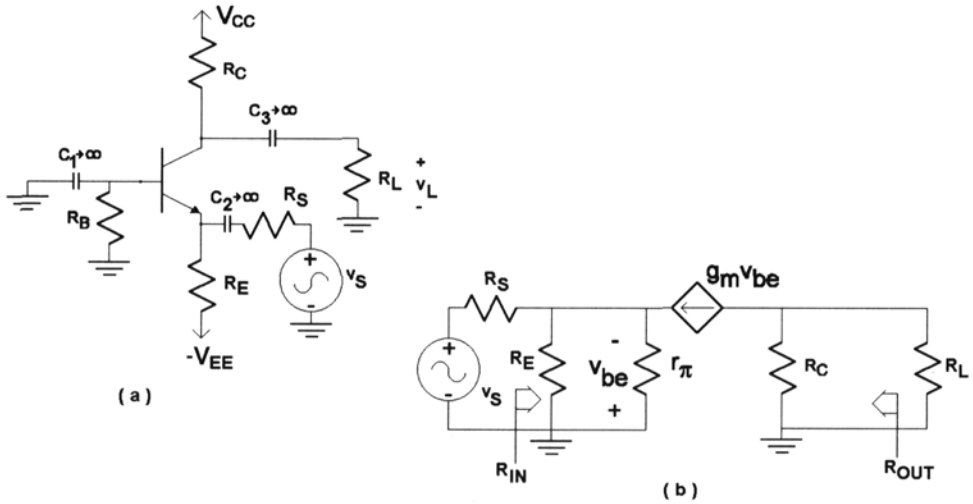


Figura 6.10: a) Configuración de base común con transistor bipolar, y b) circuito equivalente de alterna.

Por lo que la relación entre i_{IN} e i_{OUT} será:

$$\frac{i_{OUT}}{i_{IN}} = \frac{i_{OUT}}{i_b} \cdot \frac{i_b}{i_{IN}} = \frac{-\beta R_B}{R_B + r_\pi + (\beta + 1)R_{E1}} \tag{6.46}$$

Finalmente, el tercer término se puede deducir resolviendo el divisor de corriente que forman las resistencias R_{OUT} y R_L :

$$\frac{i_L}{i_{OUT}} = \frac{R_{OUT}}{R_{OUT} + R_L} \tag{6.47}$$

El valor de la ganancia en corriente será, por tanto,

$$A_I = \frac{i_L}{i_S} = \frac{-\beta R_B}{R_B + r_\pi + (\beta + 1)R_{E1}} \frac{R_{OUT}}{R_{OUT} + R_L} \tag{6.48}$$

2.1.3. Base común

La configuración en base común se muestra en la Fig. 6.10. Ahora la entrada es por emisor, tomándose la salida en colector. En este caso se ha despreciado el efecto Early en el bipolar ($r_o \rightarrow \infty$), para simplificar el análisis.

Resistencias de entrada y salida

La resistencia de entrada será el paralelo de R_E con la resistencia que se ve del bipolar desde emisor. Dicha resistencia, R_{e0} , se puede calcular como la

relación entre el voltaje en el emisor respecto a masa, v_{be} , y la corriente de emisor ($i_b \cdot (\beta + 1)$), es decir,

$$R_{eo} = \frac{v_{be}}{i_b(\beta + 1)} = \frac{i_b r_\pi}{i_b(\beta + 1)} = \frac{r_\pi}{(\beta + 1)} \quad (6.49)$$

Por lo que la resistencia de entrada será:

$$R_{IN} = R_E || R_{eo} = R_E || \frac{r_\pi}{(\beta + 1)} = R_E || r_e \quad (6.50)$$

Por otra parte, la resistencia de salida será $R_{OUT} = R_C$, pues cuando v_S se anula, la corriente i_b se puede considerar nula y el generador de corriente se convierte en un circuito abierto, quedando como resistencia de salida sólo R_C .

En circunstancias normales, la configuración de base común presenta una resistencia de entrada pequeña y una resistencia de salida relativamente grande, siendo estos valores adecuados para emplear la configuración como amplificador de corriente.

Ganancia en tensión

La ganancia en tensión, A_V , se puede expresar como:

$$A_V = \frac{v_L}{v_S} = \frac{v_L}{v_{OUT}} \cdot \frac{v_{OUT}}{v_{IN}} \cdot \frac{v_{IN}}{v_S} \quad (6.51)$$

Donde la relación entre v_L y v_{OUT} es 1 ($\frac{v_L}{v_{OUT}} = 1$), al estar ambas tensiones en paralelo. El segundo factor refleja la relación entre la tensión v_{OUT} y v_{IN} . Si se observa el circuito de la Fig. 6.10.b, se aprecia como la tensión v_{IN} presenta el valor $-v_{be}$, siendo $v_{OUT} = -g_m v_{be}(R_C || R_L)$, por lo que

$$\frac{v_{OUT}}{v_{IN}} = \frac{-g_m v_{be}(R_C || R_L)}{-v_{be}} = g_m(R_C || R_L) \quad (6.52)$$

Finalmente, el tercer factor presenta el valor:

$$\frac{v_{IN}}{v_S} = \frac{R_{IN}}{R_S + R_{IN}} \quad (6.53)$$

Por tanto, la expresión de la ganancia resulta ser:

$$A_V = \frac{v_L}{v_S} = \frac{R_{IN}}{R_S + R_{IN}} \cdot g_m(R_C || R_L) \quad (6.54)$$

Ganancia en corriente

La ganancia en corriente se define como:

$$A_I = \frac{i_L}{i_S} = \frac{i_{IN}}{i_S} \frac{i_{OUT}}{i_{IN}} \frac{i_L}{i_{OUT}} \quad (6.55)$$

Debido a que las corrientes i_S e i_{IN} son iguales, el primero de los factores será uno ($\frac{i_{IN}}{i_S} = 1$). El segundo de los factores se resuelve observando el circuito de la Fig. 6.10.b, pues

$$\frac{i_{OUT}}{i_{IN}} = \frac{-g_m v_{be}}{-v_{be}/R_{IN}} = g_m R_{IN} \quad (6.56)$$

Finalmente, el tercer término se puede deducir resolviendo el divisor de corriente que forman las resistencias R_{OUT} y R_L :

$$\frac{i_L}{i_{OUT}} = \frac{R_{OUT}}{R_{OUT} + R_L} \quad (6.57)$$

El valor de la ganancia en corriente será, por tanto,

$$A_I = \frac{i_L}{i_S} = g_m R_{IN} \frac{R_{OUT}}{R_{OUT} + R_L} \quad (6.58)$$

2.1.4. Colector común

La configuración en colector común se muestra en la Fig. 6.11. Ahora la entrada es por base, tomándose la salida en emisor. En el circuito de alterna, Fig. 6.11, se ha despreciado el efecto Early en el bipolar ($r_o \rightarrow \infty$), para simplificar el análisis.

Resistencias de entrada y salida

La resistencia de entrada R_{IN} será el paralelo de R_B con la resistencia de entrada que se ve desde base, R_{ib} . Esta resistencia R_{ib} será el cociente de v_{IN} e i_b (Fig. 6.11.b):

$$R_{ib} = \frac{v_{IN}}{i_b} = \frac{i_b r_\pi + i_b (\beta + 1) (R_E || R_L)}{i_b} \quad (6.59)$$

Con lo cual, la resistencia de entrada es igual a

$$R_{IN} = R_B || (r_\pi + (\beta + 1) (R_E || R_L)) \quad (6.60)$$

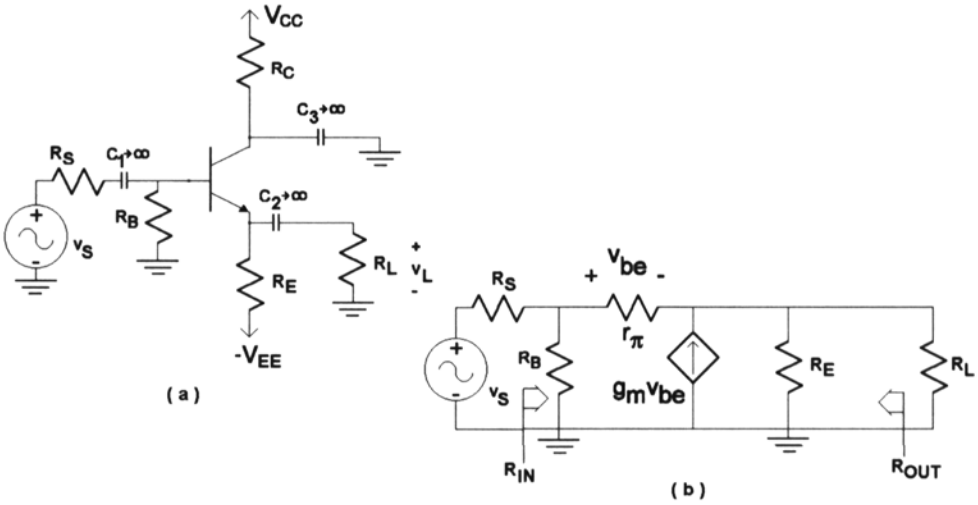


Figura 6.11: a) Configuración de colector común con transistor bipolar, y b) circuito equivalente de alterna.

En cuanto a la resistencia de salida, R_{OUT} , será el paralelo de R_E y la resistencia que se ve desde emisor, R_{ie} . El valor de R_{ie} será el cociente:

$$R_{ie} = \frac{-i_b(r_\pi + (R_S || R_B))}{-i_b(1 + \beta)} = \frac{r_\pi + (R_S || R_B)}{1 + \beta} \tag{6.61}$$

y, por tanto, R_{OUT} será:

$$R_{OUT} = R_E || \frac{(r_\pi + (R_S || R_B))}{(1 + \beta)} \tag{6.62}$$

En esta configuración, la resistencia de entrada es muy alta, y la de salida muy baja. Es por ello que suele emplearse como etapa de entrada o salida en configuraciones multietapa que trabajan con voltaje.

Ganancia en tensión

La ganancia en tensión, A_V , se puede expresar como:

$$A_V = \frac{v_L}{v_S} = \frac{v_L}{v_{OUT}} \cdot \frac{v_{OUT}}{v_{IN}} \cdot \frac{v_{IN}}{v_S} \tag{6.63}$$

Donde la relación entre v_L y v_{OUT} es 1 ($\frac{v_L}{v_{OUT}} = 1$). El segundo factor refleja la relación entre la tensión v_{OUT} y v_{IN} . Si se observa el circuito de la Fig. 6.11.b,

se aprecia como la tensión v_{IN} presenta el valor $i_b r_\pi + i_b(\beta + 1)(R_E || R_L)$, y v_{OUT} el valor $i_b(\beta + 1)(R_E || R_L)$, por lo que

$$\frac{v_{OUT}}{v_{IN}} = \frac{(\beta + 1)(R_E || R_L)}{r_\pi + (\beta + 1)(R_E || R_L)} \quad (6.64)$$

Finalmente, el tercer factor presenta el valor:

$$\frac{v_{IN}}{v_S} = \frac{R_{IN}}{R_S + R_{IN}} \quad (6.65)$$

Por tanto, la expresión de la ganancia resulta ser:

$$A_V = \frac{v_L}{v_S} = \frac{R_{IN}}{R_S + R_{IN}} \cdot \frac{(\beta + 1)(R_E || R_L)}{r_\pi + (\beta + 1)(R_E || R_L)} \quad (6.66)$$

Esta ganancia, si la resistencia R_S es mucho menor que R_{IN} y r_e presenta un valor pequeño, es prácticamente igual a la unidad. Es por ello que esta configuración también se denomina como seguidor de emisor, pues no hay una auténtica ganancia de tensión, sino que el voltaje en emisor es igual (*sigue*) al de base.

Ganancia en corriente

La ganancia en corriente se define como:

$$A_I = \frac{i_L}{i_S} \quad (6.67)$$

Y, si se tiene en cuenta que $i_L = v_L/R_L$ y que $i_S = v_S/(R_S + R_{IN})$, la ganancia en corriente quedará como:

$$A_I = \frac{v_L/R_L}{v_S/(R_S + R_{IN})} = \frac{v_L}{v_S} \cdot \frac{R_S + R_{IN}}{R_L} = A_V \cdot \frac{R_S + R_{IN}}{R_L} \quad (6.68)$$

Y, dado que R_{IN} presenta generalmente un valor elevado, la ganancia A_I será igualmente alta.

2.2. Configuraciones básicas del transistor JFET como amplificador

Para el análisis de las configuraciones básicas basadas en el transistor JFET se usará el circuito de la Fig. 6.12, en el cual, dependiendo de cómo se defina la entrada y la salida, se obtienen tres tipos de configuraciones: fuente común,

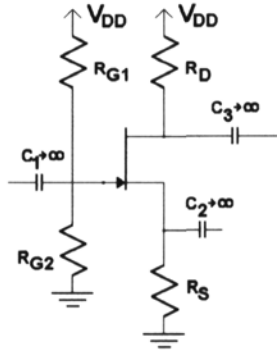


Figura 6.12: Etapa básica con transistor JFET.

puerta común o drenador común. En todo este apartado se supondrá que la señal de alterna es de frecuencias medias, que permitirán considerar a los condensadores en alterna como cortocircuitos, y que permite usar el modelo de transistor JFET analizado en el capítulo 4. A continuación se analizan las configuraciones de fuente común, fuente común con resistencia de fuente y drenador común.

2.2.1. Fuente común

En la Fig. 6.13 se muestra la configuración de fuente común y su circuito equivalente en pequeña señal. En la configuración en fuente común el terminal de puerta se conecta a la entrada de señal, el de drenador a la salida y el de fuente a masa a través de un condensador, C_2 , denominado condensador de *bypass*.

Resistencias de entrada y salida

La resistencia de entrada, calculada desde el punto marcado en los circuitos de la Fig. 6.13, y dado que la resistencia por puerta del JFET es infinita, tiene el valor:

$$R_{IN} = R_{G1} || R_{G2} \quad (6.69)$$

En cuanto a la resistencia de salida, si se excluye la carga R_L , será:

$$R_{OUT} = r_o || R_D \quad (6.70)$$

De esta forma, la resistencia de entrada, R_{IN} , puede ser suficientemente grande, de manera que prácticamente toda la señal de entrada v_i caiga en dicha resistencia. Sin embargo, interesa que la resistencia de salida, R_{OUT} , sea menor, pues el valor obtenido puede ser excesivamente grande.

Si se sustituyen las resistencias de entrada y salida en el circuito de la Fig. 6.13.b, quedará la configuración de la Fig. 6.14. Para finalizar la caracterización de este tipo de etapa se analizará la ganancia que ofrece en tensión.

Ganancia en tensión

La ganancia en tensión que proporciona el circuito analizado se mide entre el generador, v_i , y la resistencia de carga, R_L . Es decir, la ganancia a calcular sería:

$$A_V = \frac{v_L}{v_i}, \tag{6.71}$$

Para facilitar el cálculo de esta relación, y teniendo en cuenta que $v_L = V_{OUT}$, A_V se puede descomponer en dos factores:

$$A_V = \frac{v_L}{v_i} = \frac{v_L}{v_{gs}} \cdot \frac{v_{gs}}{v_i} \tag{6.72}$$

En el circuito de la Fig. 6.14, la tensión de salida v_L se origina por la intensidad proporcionada por el generador controlado de corriente, $g_m v_{gs}$, sobre

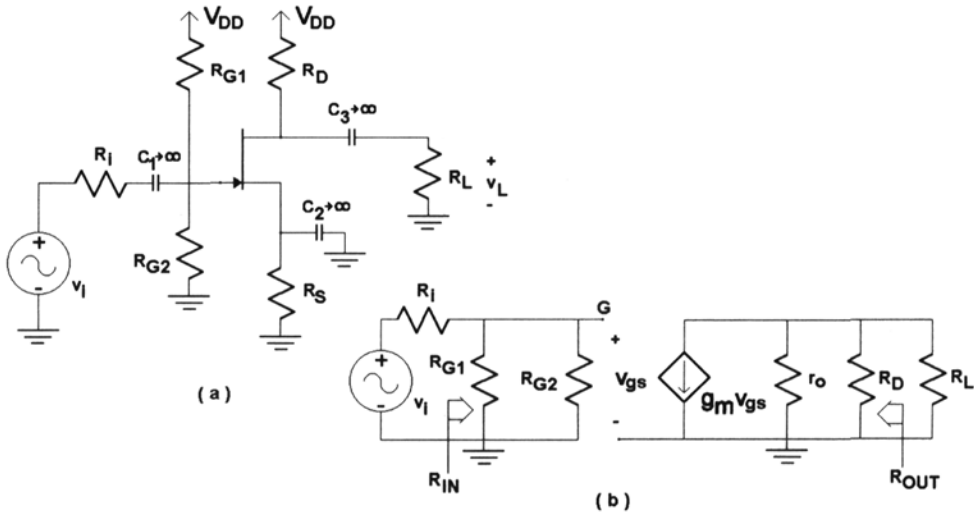


Figura 6.13: a) Configuración de fuente común con transistor JFET, y b) circuito equivalente de alterna.

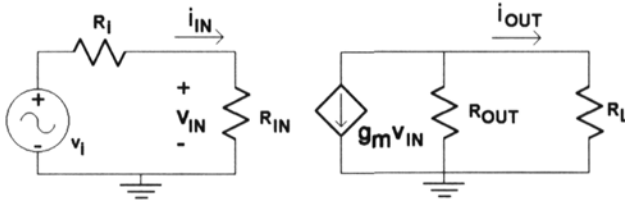


Figura 6.14: Circuito equivalente de fuente común con transistor JFET.

la resistencia R_L en paralelo con R_{OUT} . Teniendo en cuenta el sentido de la corriente proporcionada por el generador y la posición del signo positivo de la tensión v_L , ésta adopta el valor

$$v_L = -g_m v_{gs} (R_{OUT} || R_L). \quad (6.73)$$

Por ello, la relación entre las tensiones v_L y v_{gs} es

$$\frac{v_L}{v_{gs}} = -g_m (R_{OUT} || R_L) \quad (6.74)$$

El segundo de los factores mide la relación entre la tensión proporcionada por el generador y la que cae en R_{IN} (v_{gs}). Dada la configuración de entrada se cumple

$$\frac{v_{gs}}{v_i} = \frac{R_{IN}}{R_i + R_{IN}} \quad (6.75)$$

Por lo tanto, la ganancia en tensión es

$$A_V = \frac{v_L}{v_i} = -g_m (R_{OUT} || R_L) \frac{R_{IN}}{R_i + R_{IN}} \quad (6.76)$$

Expresión que coincide con la obtenida al analizar la configuración del bipolar con emisor común, siendo también similares las aplicaciones de ambas configuraciones.

2.2.2. Fuente común con resistencia de fuente

Para tratar de aumentar el rango de validez de la condición de pequeña señal y, por tanto, el rango de variación de la señal de entrada, se puede

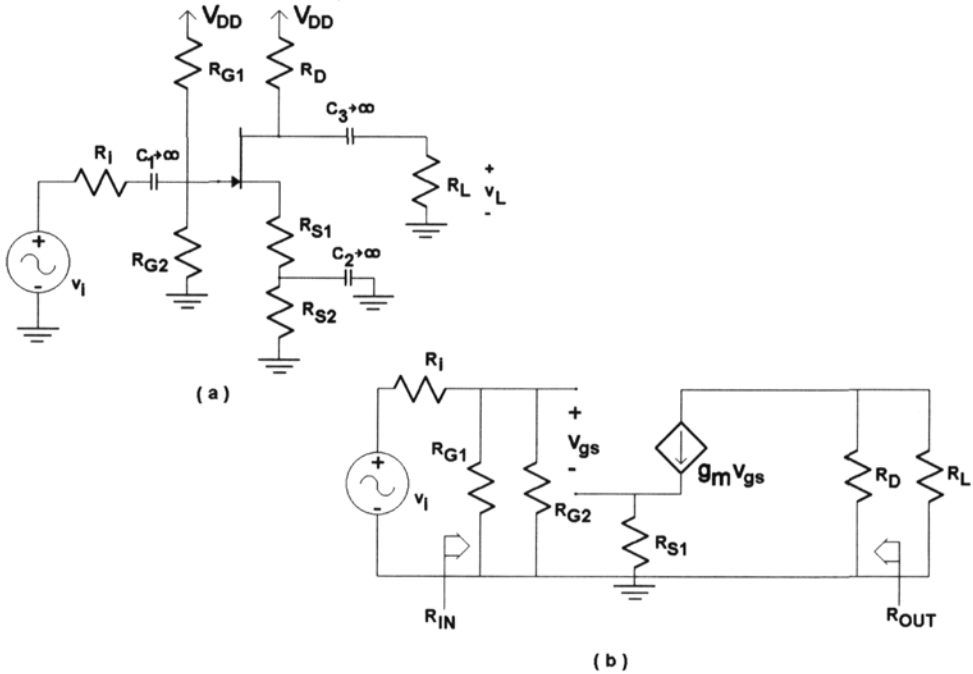


Figura 6.15: a) Configuración de fuente común con transistor JFET y resistencia de fuente, y b) circuito equivalente de alterna.

emplear la configuración en fuente común con resistencia de fuente. La Fig. 6.15 muestra esta configuración y su circuito equivalente de pequeña señal a frecuencias medias, en el cual se ha despreciado el valor de r_o .

De esta configuración se analizará sólo el cálculo de la ganancia en tensión, estando el cálculo de las resistencias de entrada y salida estrechamente relacionado con el llevado a cabo al analizar la configuración de transistor bipolar en emisor común con resistencia de emisor.

Ganancia en tensión

La expresión de la ganancia de tensión se puede descomponer en:

$$A_V = \frac{v_L}{v_i} = \frac{v_g}{v_i} \cdot \frac{v_{gs}}{v_g} \cdot \frac{v_L}{v_{gs}} \tag{6.77}$$

Calculándose cada uno de estos factores usando el circuito de la Fig. 6.16.

El primero de los factores es fácilmente extraíble si se analiza el circuito

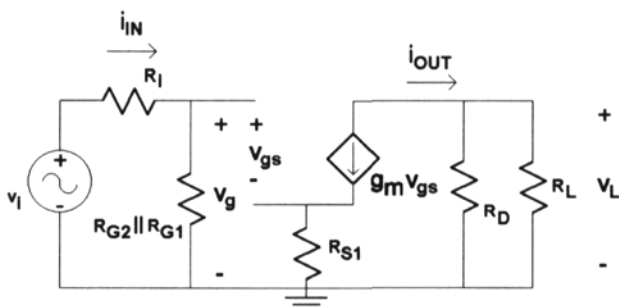


Figura 6.16: Configuración de fuente común con transistor JFET y resistencia de fuente para el cálculo de la ganancia en tensión.

de entrada que forman R_i y R_{IN} :

$$v_g = \frac{R_{IN}}{R_i + R_{IN}} \cdot v_i \rightarrow \frac{v_g}{v_i} = \frac{R_{IN}}{R_i + R_{IN}} \quad (6.78)$$

Para resolver el segundo factor se calcula primero la intensidad que recorre la resistencia R_{S1} , $i_{R_{S1}} = g_m v_{gs}$, pues la caída de tensión v_g se podrá descomponer en:

$$v_g = v_{gs} + i_{R_{S1}} \cdot R_{S1} = v_{gs}(1 + g_m \cdot R_{S1}) \quad (6.79)$$

de donde

$$\frac{v_{gs}}{v_g} = \frac{1}{1 + g_m \cdot R_{S1}} \quad (6.80)$$

Finalmente, la salida v_L se puede escribir como:

$$v_L = -g_m \cdot v_{gs} \cdot (R_D || R_L) \rightarrow \frac{v_L}{v_{gs}} = -g_m (R_D || R_L) \quad (6.81)$$

Por tanto, la ganancia en tensión será:

$$A_V = \frac{v_L}{v_i} = -g_m \cdot (R_D || R_L) \cdot \frac{1}{1 + g_m R_{S1}} \cdot \frac{R_{IN}}{R_i + R_{IN}} \quad (6.82)$$

Si se compara esta ganancia con la de fuente común se puede observar que es menor. Sin embargo, esta configuración tiene la ventaja de que sólo una fracción de v_g cae entre puerta y fuente, de manera que se puede tener mayor señal de entrada sin violar la condición de pequeña señal.

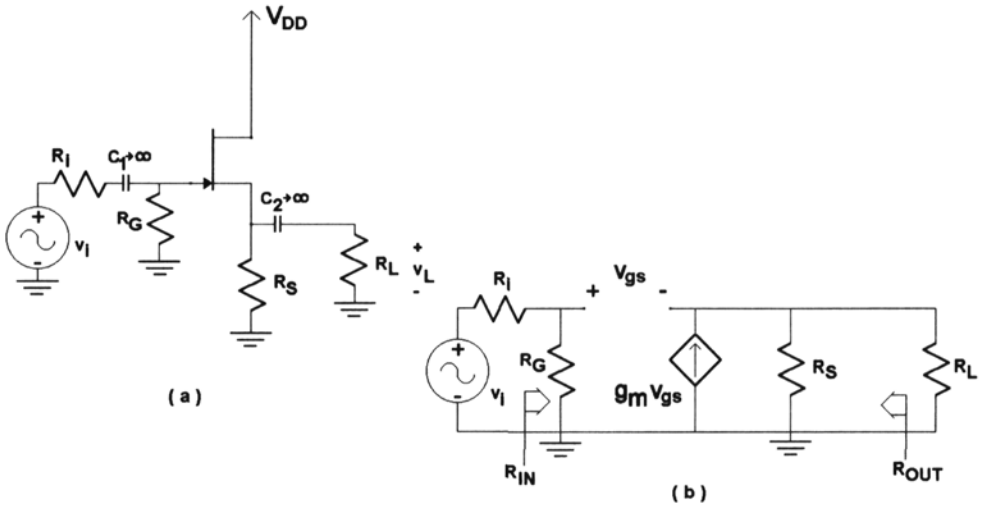


Figura 6.17: a) Configuración de drenador común con transistor JFET, y b) circuito equivalente de alterna.

2.2.3. Drenador común

En esta configuración la entrada es por el terminal de puerta y la salida por fuente, estando el drenador conectado a la tensión de alimentación. En este caso, el terminal común sigue siendo el de tierra ya que, en pequeña señal, la tensión V_{DD} se cortocircuita (veáse la Fig. 6.17).

Resistencias de entrada y salida

Si se calcula la resistencia de entrada desde el punto marcado en el circuito de la Fig. 6.17.b, y dado que la resistencia por puerta del JFET es infinita, se obtiene el valor:

$$R_{IN} = R_G \tag{6.83}$$

En cuanto a la resistencia de salida será el paralelo de R_S con la resistencia que presenta el JFET al ser atacado desde fuente. Para calcular esta resistencia se puede obtener el cociente entre la tensión entre puerta y fuente, v_{gs} , y la corriente que proporciona el JFET, $g_m v_{gs}$, es decir:

$$R_{JFET} = \frac{v_{gs}}{g_m v_{gs}} = \frac{1}{g_m} \tag{6.84}$$

y la resistencia de salida será

$$R_{OUT} = \frac{1}{g_m} || R_S \quad (6.85)$$

Ganancia en tensión

La expresión de la ganancia de tensión será:

$$A_V = \frac{v_L}{v_i} = \frac{v_g}{v_i} \cdot \frac{v_{gs}}{v_g} \cdot \frac{v_L}{v_{gs}} \quad (6.86)$$

El primero de los factores se obtiene analizando el circuito de entrada que forman R_i y R_{IN} :

$$v_g = \frac{R_{IN}}{R_i + R_{IN}} \cdot v_i \rightarrow \frac{v_g}{v_i} = \frac{R_{IN}}{R_i + R_{IN}} \quad (6.87)$$

Para el segundo factor se emplea la igualdad de tensiones que existe, por estar en paralelo, entre v_g y la rama que forman $R_S || R_L$ y v_{gs} :

$$v_g = v_{gs} + g_m v_{gs} \cdot (R_S || R_L) \rightarrow \frac{v_{gs}}{v_g} = \frac{1}{1 + g_m \cdot (R_S || R_L)}. \quad (6.88)$$

Finalmente, la salida V_L se relaciona con v_{gs} a través de la expresión:

$$v_L = g_m \cdot v_{gs} \cdot (R_S || R_L) \rightarrow \frac{v_L}{v_{gs}} = g_m (R_S || R_L) \quad (6.89)$$

Por tanto, la ganancia en tensión será:

$$A_V = \frac{v_L}{v_i} = \frac{R_{IN}}{R_i + R_{IN}} \cdot \frac{(R_S || R_L)}{\frac{1}{g_m} + (R_S || R_L)} \quad (6.90)$$

Si la resistencia de entrada es mucho mayor que R_i y $1/g_m$ mucho menor que $(R_S || R_L)$, entonces la ganancia en tensión será de valor muy parecido a la unidad, aunque se ha de destacar que siempre es una ganancia inferior a la unidad. Al ser la señal en fuente prácticamente igual a la de puerta a esta configuración también se le denomina seguidor de fuente.

2.3. Configuraciones básicas del transistor MOSFET como amplificador

Para el análisis de las configuraciones básicas basadas en el transistor MOSFET se emplea el circuito de la Fig. 6.18, en el cual el MOSFET está polarizado

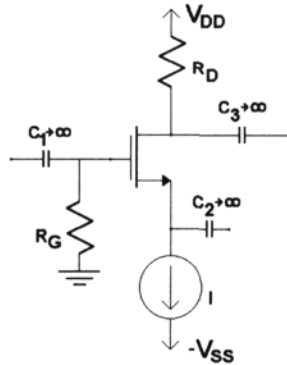


Figura 6.18: Etapa básica con transistor MOSFET.

por fuente con una fuente de corriente conectada a una tensión negativa. Como en los casos tratados para el bipolar o el JFET, dependiendo de cómo se defina la entrada y la salida se obtienen tres tipos de configuraciones, que, en este caso, son las de fuente común, puerta común o drenador común. Al igual que en los apartados anteriores, en todo este apartado se supondrá que la señal de alterna es de frecuencias medias, que permitirán considerar a los condensadores en alterna como cortocircuitos, y que permite usar el modelo de transistor MOSFET analizado en el capítulo 5.

2.3.1. Fuente común

En la Fig. 6.19 se muestra la configuración de fuente común y su circuito equivalente en pequeña señal. En la configuración en fuente común el terminal de puerta se conecta a la entrada de señal, el de drenador a la salida y el de fuente a masa a través de condensadores que se modelan como cortocircuitos en alterna.

Como se observa en la Fig. 6.19, el generador de señal conectado tiene una resistencia interna de valor nulo. Las resistencias de entrada y salida son, en este caso:

$$R_{IN} = R_G \quad R_{OUT} = R_D || r_o \tag{6.91}$$

y la ganancia en tensión, al coincidir v_i y v_{gs} , será simplemente:

$$A_V = \frac{v_L}{v_i} = \frac{v_L}{v_{gs}} = -g_m(R_L || R_D || r_o) \tag{6.92}$$

Dado que R_G , usada para polarizar el dispositivo, tiene un valor muy elevado, la resistencia de entrada R_{IN} será alta. Además, la ganancia en tensión es muy alta. El único problema de esta configuración para trabajar con tensiones es que la resistencia de salida es también muy elevada.

2.3.2. Puerta común

La Fig. 6.20 muestra la configuración en puerta común con transistor MOSFET y su circuito equivalente en pequeña señal. Como en el análisis en fuente común, se va a simplificar el problema despreciando el valor de la resistencia interna del generador.

En la Fig. 6.20 se observa como, además, se ha despreciado el valor de la resistencia r_o del MOSFET. En este caso, las resistencias de entrada y salida son:

$$R_{IN} = \frac{1}{g_m} \quad R_{OUT} = R_D \quad (6.93)$$

y la ganancia en tensión, al ser v_i igual a $-v_{gs}$, será simplemente:

$$A_V = \frac{v_L}{v_i} = \frac{v_L}{-v_{gs}} = g_m(R_L || R_D) \quad (6.94)$$

La característica más importante de esta configuración es que la resistencia de entrada es muy pequeña.

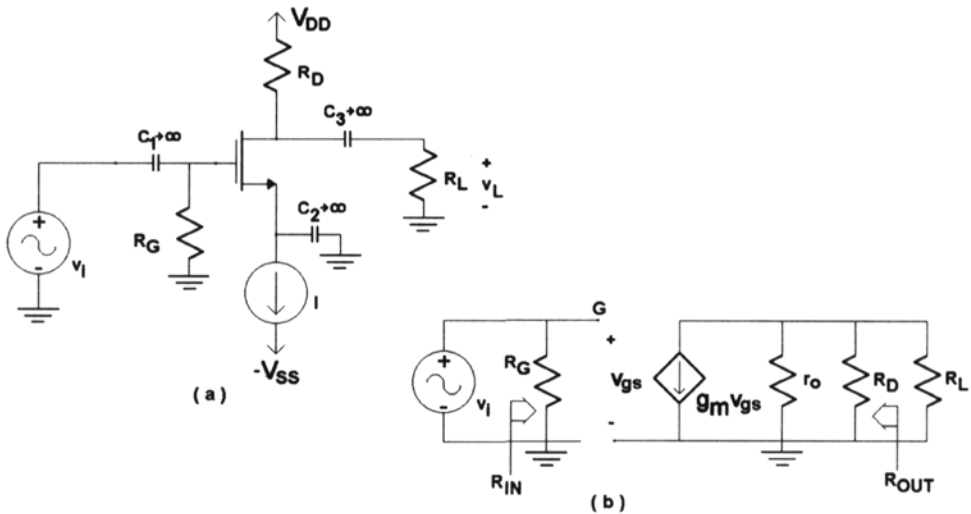


Figura 6.19: a) Configuración de fuente común con transistor MOSFET, y b) circuito equivalente de alterna.

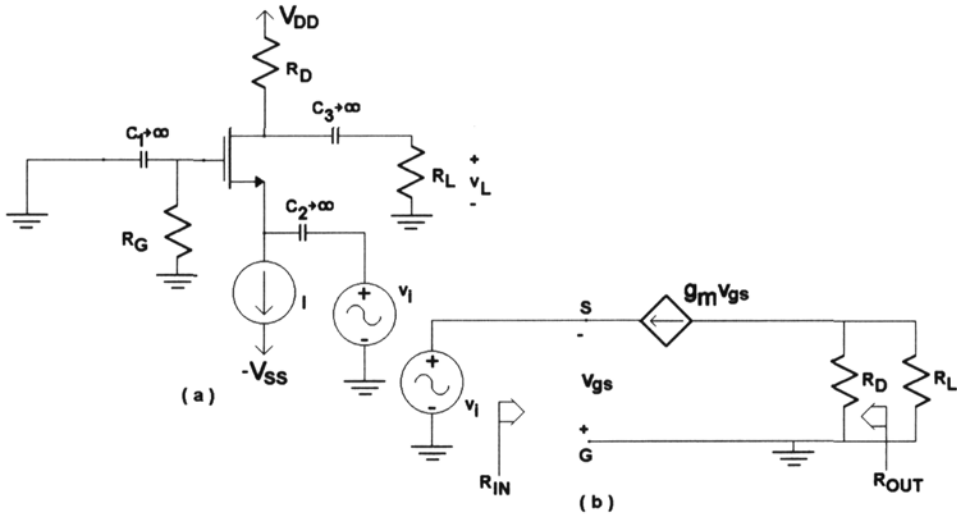


Figura 6.20: a) Configuración de puerta común con transistor MOSFET, y b) circuito equivalente de alterna.

2.3.3. Drenador común

La Fig. 6.21 muestra la configuración en drenador común con transistor MOSFET y su circuito equivalente en pequeña señal. El problema se ha simplificado, como en los apartados anteriores, despreciando el valor de la resistencia interna del generador.

De la Fig. 6.21 se obtienen las resistencias de entrada y salida, cuyos valores son:

$$R_{IN} = R_G \quad R_{OUT} = r_o \parallel \frac{1}{g_m} \tag{6.95}$$

y la ganancia en tensión, al ser v_i igual a $v_{gs} + v_L$ y v_L igual a $g_m v_{gs} (r_o \parallel R_L)$, será simplemente:

$$A_V = \frac{v_L}{v_i} = \frac{g_m (r_o \parallel R_L)}{1 + g_m (r_o \parallel R_L)} \tag{6.96}$$

La característica más importante de esta configuración para trabajar con tensiones, es que la resistencia de salida es muy pequeña.

3. Problemas resueltos

1. Se pretende diseñar el circuito amplificador de la Fig. 6.22 de forma que presente una impedancia de entrada Z_{in} de 400K y una ganancia de tensión,

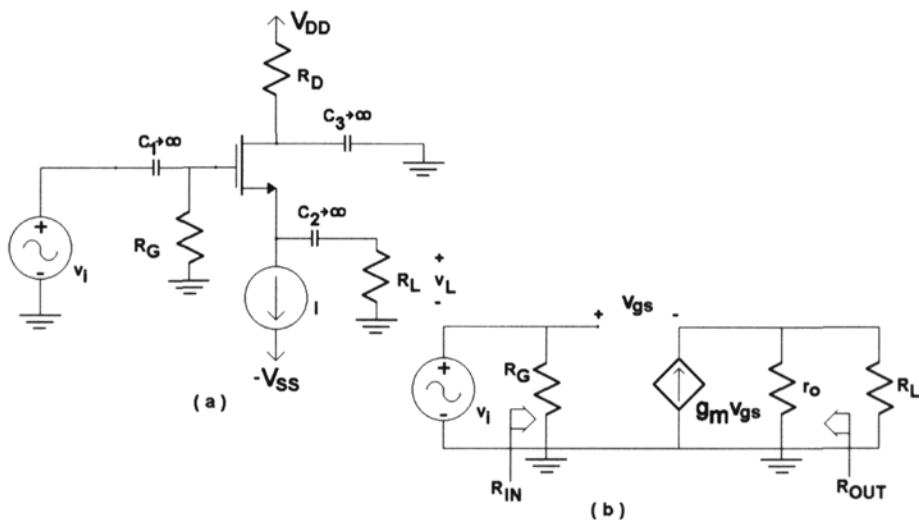


Figura 6.21: a) Configuración de drenador común con transistor MOSFET, y b) circuito equivalente de alterna.

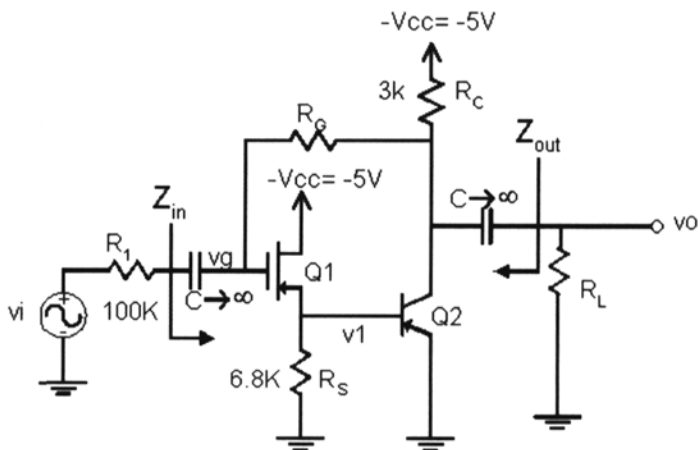


Figura 6.22: Amplificador multietapa (problema 1).

V_o/V_i , de $-20 \text{ V} / \text{V}$.

Datos de los transistores:

$V_T = kT/e = 25 \text{ mV}$;

Q1: $K = 1 \text{ mA/V}^2$; $V_T = -1 \text{ V}$; $|V_{A1}| = \infty$;

Q2: $V_{EB(\text{on})} = 0.7 \text{ V}$; $\beta = 200$; $|V_{A2}| = \infty$.

1.1. Calcule el punto de polarización de los transistores Q1 (I_{D1} , V_{DS1}) y Q2 (I_{C2} , V_{CE2}), demostrando en qué zona se encuentran polarizados. Considere despreciable la corriente de base del transistor Q2.

El primer paso para calcular el punto de trabajo de los transistores consistirá en obtener el circuito de continua (Fig. 6.23). En continua, la corriente de drenador del transistor Q1 (I_{D1}) se calcula conociendo la tensión en la base de Q2 (suponiendo éste en activa), y despreciando la corriente de base (dado que la β de Q2 es bastante alta).

$$V_{BQ2} = -0,7 = V_{S1} \quad I_{D1} = \frac{0,7}{6,8K} = 0,103mA \quad (6.97)$$

Suponiendo también que Q1 se encuentra trabajando en la región activa:

$$I_D = K(V_{GS} - V_T)^2 \quad (6.98)$$

$$V_{GS} = \pm\sqrt{I_D/K} + V_T = \pm\sqrt{0,103} - 1 = -0,679 \text{ o } -1,3209$$

Del resultado anterior nos quedaremos con el valor de V_{SG1} que cumple $V_{SG1} > -V_T$, por lo tanto V_{SG1} será igual a 1.32 V.

Finalmente, los valores de tensión en continua para el transistor Q1 son los siguientes:

$$V_{G1} = -2,02V; V_{S1} = -0,7V; V_{D1} = -5V \quad (6.99)$$

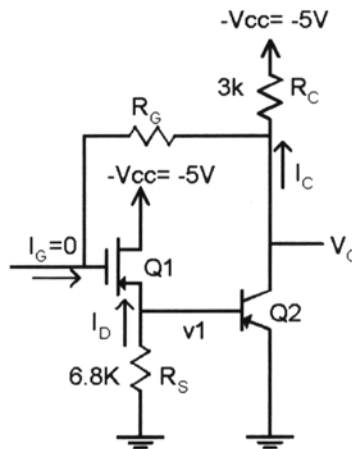


Figura 6.23: Amplificador multietapa (problema 1): Estudio en continua.

Con estos valores, es fácil demostrar que realmente el transistor Q1 se encuentra en la región activa, ya que la condición $V_{SD1} > V_{SG1} + V_T$ es cierta ($4.3 > 1.32 - 1$).

A continuación, calculamos el punto de trabajo del transistor Q2. Sabiendo que la corriente en la puerta del transistor Q1 es cero, y que por lo tanto, en la resistencia R_G no pasa corriente, la tensión en el colector de Q2 es igual a la tensión en la puerta de Q1: $V_{G1} = V_{C2} = -2.02$ V. Por lo tanto, $V_{EC2} = 2.02$ V. La corriente de colector es:

$$I_{C2} = \frac{V_{C2} - (-V_{cc})}{R_C} = 1mA \quad (6.100)$$

Ya sólo queda demostrar que realmente Q2 está trabajando en la región activa:

$$\begin{aligned} V_{BC2} &= 1,32V \rightarrow V_{BC2} > 0 \\ V_{EB2} &= 0,7V. \rightarrow V_{EB} > 0 \end{aligned} \quad (6.101)$$

Por consiguiente, ambos transistores están polarizados en la zona activa.

1.2. Dibujar el circuito equivalente de pequeña señal, indicando el valor de los parámetros de pequeña señal para ambos transistores.

Aplicando el teorema de Miller, la resistencia R_G se divide en dos. La primera de ellas viene dada por la expresión:

$$Z_{Miller1} = \frac{R_G}{1 - k} \quad k = V_o/V_g \quad (6.102)$$

y se conecta entre la puerta de Q1 y masa. Su valor deberá coincidir con el valor de la impedancia de entrada, 400 K. Mientras que la segunda, se conecta al colector de Q2 y a masa y su valor, según el teorema de Miller, viene dado por la expresión:

$$Z_{Miller2} = \frac{R_G}{1 - 1/k} \quad k = V_o/V_g \quad (6.103)$$

Según lo anterior, el circuito equivalente de pequeña señal se muestra en la Fig. 6.24.

Y a continuación se calcula el valor de los parámetros de pequeña señal en función del punto de trabajo obtenido en el aparatado anterior:

$$\begin{aligned} g_{m1} &= 2K|V_{GS} - V_T| = 2|1 - 1,3209| = 0,6418mA/V. \\ g_{m2} &= \frac{I_{C2}}{V_T} = 40mA/V. \\ r_{\pi 2} &= \frac{\beta}{g_{m2}} = 5K\Omega \\ r_{o1}, r_{o2} &\rightarrow \infty \end{aligned} \quad (6.104)$$

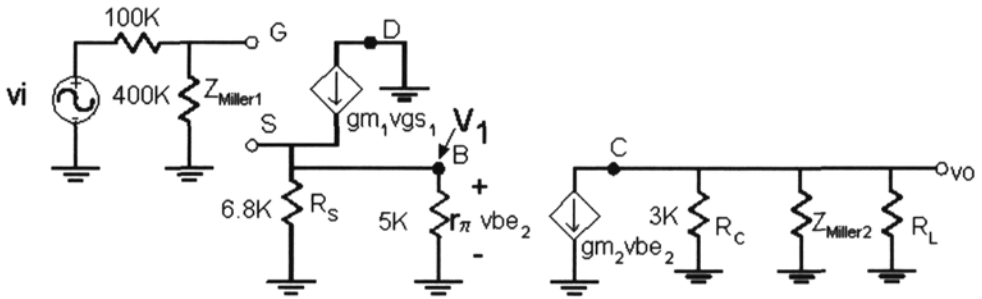


Figura 6.24: Amplificador multietapa (problema 1): Estudio en alterna.

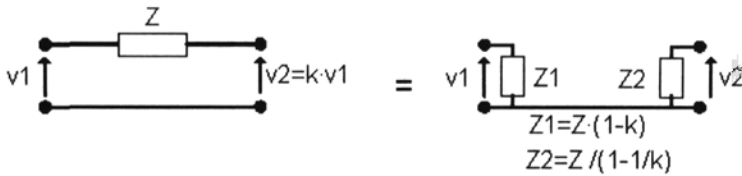


Figura 6.25: Amplificador multietapa (problema 1): Cálculo de R_G y R_L .

1.3. Calcular la ganancia en tensión de la primera etapa V_1/V_g .

Analizando el circuito de pequeña señal (Fig. 6.24), se obtiene:

$$v_1 = g_{m1}v_{gs1}(R_s || r_{\pi 2}) \quad v_{gs1} = \frac{v_{g1}}{1 + g_{m1}(R_s || r_{\pi 2})} \quad (6.105)$$

Por lo tanto, la ganancia de la primera etapa es:

$$v_1/v_g = \frac{g_{m1}(R_s || r_{\pi 2})}{1 + g_{m1}(R_s || r_{\pi 2})} = 0,649V/V \quad (6.106)$$

1.4. Calcular los valores de R_G y R_L que satisfagan las condiciones de Z_{in} y ganancia de tensión (A_v) exigidas. Nota: aplique teorema de Miller.

Tal y como se comentó en el apartado 1.2, la impedancia de entrada del circuito coincide exactamente con la resistencia de Miller:

$$Z_{in} = \frac{R_G}{1 - k} = 400K \quad (6.107)$$

Con lo cual, es necesario calcular el valor de K , es decir la ganancia de tensión v_o/v_g . Para ello partimos de que conocemos el valor de v_o/v_i . La expresión de la ganancia de tensión puede ser descompuesta de la siguiente forma:

$$A_v = \frac{v_o}{v_g} \frac{v_g}{v_i} = -20V/V \quad (6.108)$$

Y analizando la malla de la entrada,

$$\frac{v_g}{v_i} = \frac{Z_{in}}{Z_{in} + R_1} = \frac{400K}{400k + 100K} = 0,8 \quad (6.109)$$

De lo anterior se deduce que:

$$\frac{v_o}{v_g} = K = -20/0,8 = -25 \quad (6.110)$$

Así pues, el valor de R_G que satisface las condiciones establecidas, puede ser extraído de la Ec. (6.107), obteniéndose que R_G vale $10.4 \text{ M}\Omega$.

Para el cálculo de R_L , debemos obtener el valor de $Z_{Miller2}$.

$$Z_{Miller2} = \frac{R_G}{1 - 1/k} = 10M\Omega \quad (6.111)$$

$Z_{Miller2}$ es suficientemente alta para ser despreciada frente a R_C , por lo tanto:

$$\begin{aligned} v_o &= -g_{m2}v_{be2}(R_C || Z_{Miller2} || R_L) \approx -g_{m2}v_1(R_C || R_L) \\ \frac{v_o}{v_1} &= -g_{m2}(R_C || R_L) \end{aligned} \quad (6.112)$$

Y conociendo el valor de ganancia de tensión del amplificador, se puede extraer la ganancia v_o/v_1 , y a partir de ahí el valor deseado para R_L :

$$\begin{aligned} A_v &= \frac{v_o}{v_1} \frac{v_1}{v_g} \frac{v_g}{v_i} = \frac{v_o}{v_1} \cdot 0,649 \cdot 0,8 = -20V/V \\ \frac{v_o}{v_1} &= -38,5V/V \\ R_L &= 1,418K\Omega \end{aligned} \quad (6.113)$$

2. En la Fig. 6.26 se representa un amplificador en configuración cascodo realizado mediante transistores bipolares.

Datos del circuito:

$$C_1 = C_2 = C_3 = C_4 = \infty;$$

$$Q1, Q2: \beta=200; V_{BE}(\text{on})=0.7 \text{ V}; V_T=25 \text{ mV } V_A = \infty$$

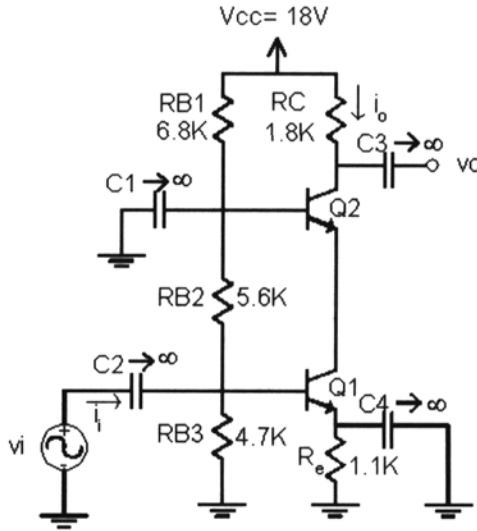


Figura 6.26: Amplificador multietapa (problema 2).

2.1. Indicar las configuraciones de los transistores Q1 y Q2.

El transistor Q1 presenta una configuración en emisor común, sin resistencia de emisor ya que en alterna, el emisor va a masa a través del condensador C4. Por otra parte, el transistor Q2 presenta una configuración en base común.

2.2. Calcular el punto de trabajo de Q1 y Q2 (I_C , V_{CE}), así como sus zonas de funcionamiento. Considerar para ambos transistores $\beta = \infty$.

Considerar $\beta = \infty$ supone despreciar las corrientes de base ($I_B=0$). El circuito en continua asociado al amplificador en estudio se muestra en la Fig. 6.27.

Aplicando el equivalente Thevenin en el circuito anterior se obtiene:

$$\begin{aligned}
 V_{BB2} &= \frac{V_{cc}}{R_{B1}+R_{B2}+R_{B3}} \cdot (R_{B2} + R_{B3}) = 10,81V. \\
 V_{BB1} &= \frac{V_{cc}}{R_{B1}+R_{B2}+R_{B3}} \cdot R_{B3} = 4,93V.
 \end{aligned}
 \tag{6.114}$$

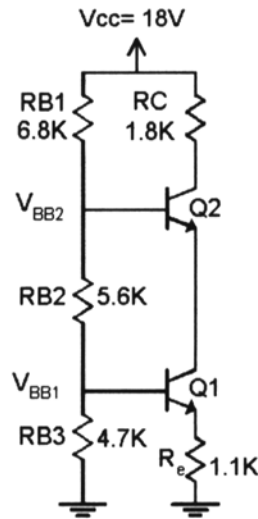


Figura 6.27: Amplificador multietapa (problema 2): circuito de continua.

Suponiendo que Q1 está en activa, calculamos la corriente de emisor de Q1:

$$V_{BB1} = V_{BE} + I_{E1}R_e \quad (6.115)$$

$$I_{E1} = \frac{V_{BB1} - V_{BE}}{R_e} = 3,8\text{mA}$$

Y puesto que las corrientes de base son despreciables, se cumple que $I_{C1} = I_{E1} = 3.8\text{ mA}$. Si se observa el circuito de la Fig. 6.27, al emplearse una configuración cascode, se cumple que $I_{E2} = I_{C2} = I_{C1} = 3.8\text{ mA}$.

Ya sólo nos resta calcular las tensiones en continua en colector y emisor para cada transistor, puesto que las tensiones en la base coinciden con las del equivalente Thevenin (V_{BB1} y V_{BB2} , respectivamente). Así pues, conociendo la corriente de colector en el transistor Q2, podemos calcular su tensión de colector:

$$V_{C2} = V_{cc} - I_{C2}R_C = 11,07\text{V}. \quad (6.116)$$

Para calcular el resto de tensiones basta con suponer que ambos transistores están en activa y que por lo tanto, la caída de tensión entre la base y el emisor en continua es de 0.7 V.

$$V_{E2} = V_{BB2} - V_{BE2} = 10,81 - 0,7 = 10,11\text{V}.$$

$$V_{E2} = V_{C1} \quad (6.117)$$

$$V_{E1} = V_{BB1} - V_{BE1} = 4,93 - 0,7 = 4,23\text{V}.$$

Para validar el resultado es necesario demostrar que ambos transistores están realmente trabajando en la zona activa. Por lo tanto, para un transistor npn

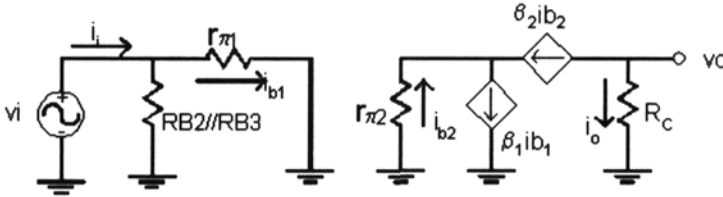


Figura 6.28: Amplificador multietapa (problema 2): circuito de pequeña señal.

se debe cumplir que $V_C > V_B$ y además que $V_B > V_E$, lo cual es cierto en ambos casos:

Q1: $10.11 > 4.93$ y $4.93 > 4.23$; $V_{CE1} = 5.88$ V; $I_{C1} = I_{E1} = 3.8$ mA

Q2: $11.07 > 10.81$ y $10.81 > 10.11$; $V_{CE2} = 0.99$ V; $I_{C2} = I_{E2} = 3.8$ mA

2.3. Calcular los parámetros de pequeña señal para Q1 y Q2.

Los parámetros de pequeña señal de un transistor bipolar, si se emplea el modelo híbrido en π , son la resistencia de base (r_π) y la transconductancia (g_m). Las resistencias de colector-emisor que modelan el efecto Early (r_o) son infinitas en ambos transistores puesto que $V_A = \infty$.

$$\begin{aligned} r_{\pi 1} &= \frac{V_T}{I_{B1}} = \frac{V_T \beta}{I_{C1}} = 1,3K\Omega \\ g_{m1} &= \frac{I_{C1}}{V_T} = 154m\Omega^{-1} \\ r_{\pi 2} &= 1,3K\Omega \\ g_{m2} &= 154m\Omega^{-1} \end{aligned} \tag{6.118}$$

Puesto que la corriente de colector en continua es igual en ambos transistores, sus parámetros de pequeña señal coinciden.

2.4. Calcular la ganancia de tensión del circuito $A_v = v_o/v_i$ y la ganancia en corriente $A_i = i_o/i_i$.

En primer lugar, se obtendrá el circuito de pequeña señal con los parámetros calculados en el apartado 2.3 (Fig. 6.28).

Analizando el circuito se obtiene:

$$\begin{aligned} v_o &= -i_{b2} \beta_2 R_C \\ \beta_2 i_{b2} + i_{b2} &= \beta_1 i_{b1} \rightarrow i_{b2} = \frac{\beta_1 i_{b1}}{1 + \beta_2} \\ i_{b1} &= \frac{v_i}{r_{\pi 1}} \end{aligned} \tag{6.119}$$

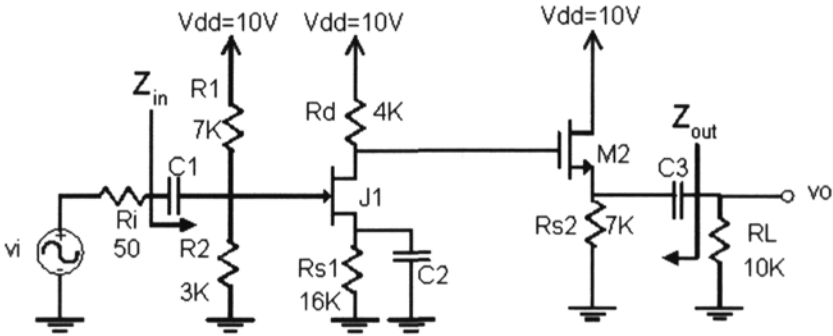


Figura 6.29: Amplificador multietapa (problema 3).

Y como resultado, la ganancia en tensión viene dada por la expresión:

$$A_v = \frac{v_o}{v_i} = \frac{-\beta_2 \beta_1 R_C}{(1 + \beta_2) r_{\pi 1}} = -275,5V/V \quad (6.120)$$

Para calcular la ganancia de corriente se usarán las relaciones:

$$\begin{aligned} i_o &= -\beta_2 i_{b2} \\ i_{b2} &= \frac{\beta_1 i_{b1}}{1 + \beta_2} \\ i_{b1} r_{\pi 1} &= (i_i - i_{b1})(R_{B2} || R_{B3}) \rightarrow i_{b1} = \frac{R_{B2} || R_{B3}}{r_{\pi 1} + (R_{B2} || R_{B3})} \cdot i_i \end{aligned} \quad (6.121)$$

Por consiguiente, la expresión para la ganancia de corrientes es la siguiente:

$$A_i = \frac{i_o}{i_i} = \frac{-\beta_2 \beta_1 (R_{B2} || R_{B3})}{(1 + \beta_2)(r_{\pi 1} + (R_{B2} || R_{B3}))} = -133,33A/A \quad (6.122)$$

3. En la Fig. 6.29 se muestra un amplificador multietapa. Con los datos del circuito que se indican a continuación, se pide:

Datos del circuito:

$$C_1 = C_2 = C_3 = \infty;$$

$$J1: I_{DSS} = 1 \text{ mA}; |V_p| = 2 \text{ V}; V_A = \infty$$

$$M2: V_T = 1 \text{ V}; K = 1 \text{ mA/V}^2; V_A = \infty$$

3.1. Indicar las configuraciones de los transistores J1 y M2.

El transistor JFET presenta una configuración en fuente común, mientras

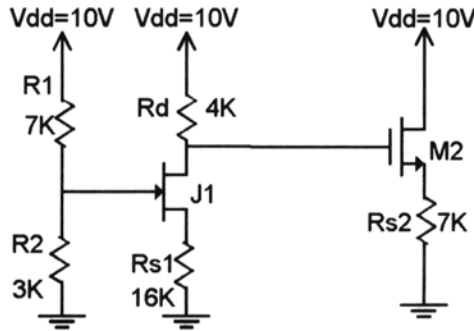


Figura 6.30: Amplificador multietapa (problema 3): circuito de continua.

que el MOSFET está configurado como drenador común.

3.2. Calcular la corriente de drenador y las tensiones en continua en los tres terminales de J1 y M2. Indicar la zona de funcionamiento.

En primer lugar se obtiene el circuito de continua (Fig. 6.30).

Analizando el circuito, podemos calcular el valor de tensión en la puerta de J1 (V_{G1}). Dado que la corriente de puerta es cero, lo que se tiene a la entrada de J1 es un divisor de tensión formado por R_1 y R_2 .

$$V_{G1} = \frac{R_2}{R_1 + R_2} V_{DD} = 3V. \tag{6.123}$$

Empezamos con el punto de trabajo del transistor JFET. Para calcular la corriente de drenador de J1, suponemos que el transistor está trabajando en la región activa. Así pues, con la ecuación del transistor y la ecuación del circuito de polarización correspondiente al transistor J1, podemos plantear un sistema de ecuaciones con dos incógnitas, I_{D1} y V_{GS1} .

$$\begin{aligned} V_{G1} &= V_{GS1} + I_{D1}R_S \rightarrow 3 = V_{GS1} + 16 \cdot I_{D1} \\ I_{D1} &= I_{DSS}(1 - V_{GS1}/V_p)^2 \rightarrow I_{D1} = (1 + V_{GS1}/2)^2 \end{aligned} \tag{6.124}$$

Para obtener el valor de I_{D1} sólo habrá que resolver la siguiente ecuación de segundo grado derivada del sistema anterior:

$$\begin{aligned} 64 \cdot I_{D1}^2 - 41 \cdot I_{D1} + 6,25 &= 0 \\ I_{D1} = 0,39mA \rightarrow V_{GS1} &= 3 - 16 \cdot 0,39 = -3,24 < V_p \\ I_{D1} = 0,25mA \rightarrow V_{GS1} &= 3 - 16 \cdot 0,25 = -1 > V_p \end{aligned} \tag{6.125}$$

Escogemos la solución que cumple $V_{GS1} > V_p$, donde el valor de V_p , al tratarse de un JFET de canal N, es negativo ($V_p = -2$).

A continuación, calculamos el valor de tensión en el drenador de J1 (V_{D1}).

$$V_{D1} = V_{DD} - I_{D1}R_D = 10 - 0,25 \cdot 4 = 9V. \quad (6.126)$$

Ya sólo falta comprobar que realmente el transistor J1 está trabajando en la región activa. La condición que debe cumplir es $V_{DG1} > -V_p$. Como $V_{DG1} = 9 - 3 = 6$ V., la condición es cierta y el resultado queda validado.

Respecto al transistor MOSFET, su tensión de puerta coincide con la tensión de drenador de J1, $V_{G2} = V_{D1} = 9$ V. y $V_{D2} = 10$ V. Una vez más, suponiendo que M2 está trabajando en la zona activa, a partir de la ecuación del transistor y de la ecuación del circuito de polarización de éste, planteamos un sistema de ecuaciones con dos incógnitas, I_{D2} y V_{GS2} .

$$\begin{aligned} V_{GS2} &= V_{G2} - I_{D2}R_{S2} \rightarrow V_{GS2} = 9 - 7 \cdot I_{D2} \\ I_{D2} &= K(V_{GS2} - V_T)^2 \rightarrow I_{D2} = (V_{GS2} - 1)^2 \end{aligned} \quad (6.127)$$

La ecuación de segundo grado que hay que resolver es:

$$49 \cdot I_{D2}^2 - 113 \cdot I_{D2} + 64 = 0 \quad (6.128)$$

Eligiremos el valor de I_{D2} que satisface la condición $V_{GS2} > V_T$:

$$\begin{aligned} I_{D2} = 1,31mA &\rightarrow V_{GS2} = 9 - 7 \cdot 1,31 = -0,1 < V_T \\ I_{D2} = 1mA &\rightarrow V_{GS2} = 9 - 7 \cdot 1 = 2 > V_T \end{aligned} \quad (6.129)$$

Por lo tanto, I_{D2} vale 1 mA. y V_{GS2} 2 V.

Para finalizar comprobamos que el transistor M2 está trabajando en la zona activa, tal y como habíamos supuesto en un principio. En este caso, se debe cumplir que $V_{DS2} > V_{GS2} - V_T$. Como V_{DS2} vale tres voltios y V_{GS2} dos voltios, la condición es cierta y también la suposición de partida.

3.3. Calcular los parámetros de pequeña señal para los dos transistores.

El único parámetro de pequeña señal para cada uno de los transistores es la transconductancia (g_m), ya que las resistencias de drenador (r_o) son infinitas dado que V_A también lo es.

$$\begin{aligned} g_{m1} &= \frac{2I_{DSS}}{|V_p|} (1 - V_{GS}/V_p) = 0,5mA/V \\ g_{m2} &= 2K(V_{GS} - V_T) = 2mA/V. \\ r_{o1} &= r_{o2} = \infty \end{aligned} \quad (6.130)$$

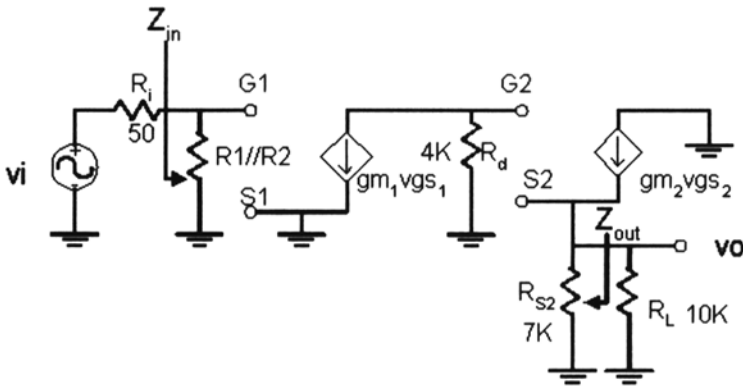


Figura 6.31: Amplificador multietapa (problema 3): circuito de pequeña señal.

3.4. Calcular las impedancias de entrada Z_{in} y salida Z_{out} del circuito. Indicar cómo se puede aumentar la impedancia de entrada del mismo.

Para calcular las impedancias es necesario obtener antes el circuito de pequeña señal, que se muestra en la Fig. 6.31.

Puesto que el transistor J1 es un transistor en fuente común sin resistencia de fuente, la impedancia de entrada viene dada por el paralelo de R_1 y R_2 , ya que lo que tenemos en la puerta es un circuito abierto. Para un transistor MOSFET en drenador común la impedancia vista desde la fuente hacia la puerta es igual al inverso de la transconductancia, por lo tanto, la impedancia de salida será el paralelo de R_{S2} y $1/g_{m2}$.

$$\begin{aligned} Z_{in} &= R_1 || R_2 = 2,1K\Omega \\ Z_{out} &= R_{S2} || 1/g_{m2} = 0,47K\Omega \end{aligned} \quad (6.131)$$

Nótese que el valor de la impedancia de salida es pequeño puesto que la etapa de salida del amplificador es en drenador común. Por otra parte, la impedancia de entrada aumentará si aumentamos el valor de las resistencias R_1 y R_2 .

3.5. Calcular la ganancia en tensión del circuito, $A_v = v_o/v_i$.

En primer lugar calcularemos la ganancia de tensión de la segunda etapa

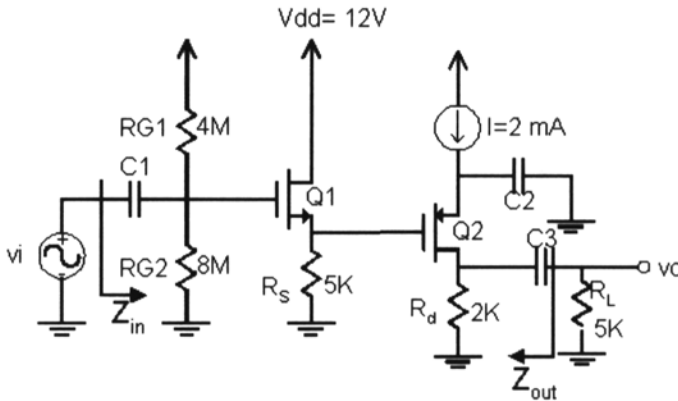


Figura 6.32: Amplificador multietapa (problema 4).

formada por el transistor M2 en drenador común (v_o/v_{G2}):

$$\frac{v_o}{v_{G2}} = \frac{R_{S2} \parallel R_L}{1/g_{m2} + R_{S2} \parallel R_L} = 0,9 \text{ V/V.} \quad (6.132)$$

A continuación, calculamos la ganancia de tensión de la primera etapa formada por J1 en fuente común (v_{G2}/v_i):

$$\frac{v_{G2}}{v_i} = -g_{m1} R_D \frac{R_1 \parallel R_2}{R_i + R_1 \parallel R_2} = -2 \text{ V/V.} \quad (6.133)$$

Multiplicando la ganancia de ambas etapas, obtenemos la ganancia de tensión del amplificador.

$$A_v = \frac{v_o}{v_i} = \frac{v_o}{v_A} \cdot \frac{v_A}{v_i} = -1,8 \text{ V/V.} \quad (6.134)$$

4. Dado el circuito de la Fig. 6.32, en el que se consideran los condensadores de capacidad infinita, y teniendo en cuenta que las características de los transistores se representan en la Fig. 6.33, se pide:

4.1. Calcular los parámetros K y V_T de los transistores Q_1 y Q_2 a partir de las curvas $I_D - V_{GS}$ de éstos (Fig. 6.33).

De las gráficas se observa que $V_{T1}=1$ y que $V_{T2}=-1$. Por otra parte, a partir de la ecuación característica de los transistores en la zona activa, y

conociendo las coordenadas de un punto de la curva, podemos calcular el valor del parámetro K :

$$\begin{aligned} I_{D1} &= K_1(V_{GS1} - V_{T1})^2 \rightarrow 4 = K_1(5 - 1)^2 \rightarrow K_1 = 0,25 \text{ mA/V}^2 \\ I_{D2} &= K_2(V_{GS2} - V_{T2})^2 \rightarrow 2 = K_2(-3 + 1)^2 \rightarrow K_2 = 0,5 \text{ mA/V}^2 \end{aligned} \quad (6.135)$$

4.2. Calcular el punto de trabajo (I_D , V_{DS}) de Q_1 y Q_2 . Comprobar e indicar la zona de funcionamiento de los transistores.

El circuito de continua es el que se muestra en la Fig. 6.34.

La tensión de puerta del transistor Q_1 puede ser calculada a través del divisor de tensión formado por las resistencias de polarización R_{G1} y R_{G2} .

$$V_{G1} = \frac{R_{G2}}{R_{G1} + R_{G2}} V_{DD} = 8 \text{ V} \rightarrow V_{D1} = 12 \text{ V} \quad (6.136)$$

A continuación, se plantea un sistema de dos ecuaciones y dos incógnitas, I_{D1} y V_{GS1} . Para ello, se utiliza la ecuación característica del transistor en la zona activa y la ecuación del circuito que relaciona ambas incógnitas.

$$\begin{aligned} I_{D1} &= K_1(V_{GS1} - V_{T1})^2 = 0,25(V_{GS} - 1)^2 \\ V_{GS1} &= V_{G1} - I_{D1}R_S = 8 - 5 \cdot I_{D1} \end{aligned} \quad (6.137)$$

La ecuación de segundo grado que se tendrá que resolver es la siguiente:

$$25 \cdot I_{D1}^2 - 74 \cdot I_{D1} + 49 = 0, \quad (6.138)$$

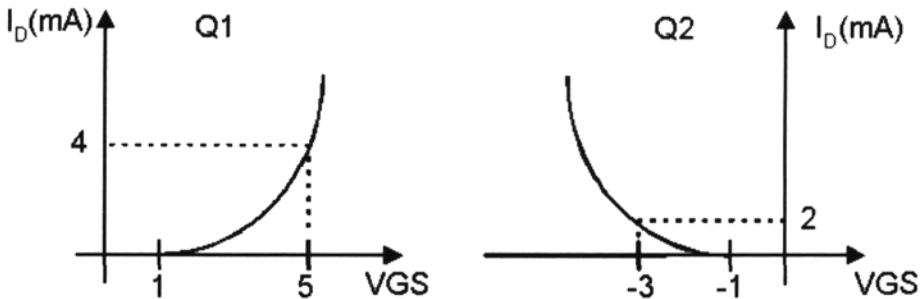


Figura 6.33: Características de los transistores (problema 4).

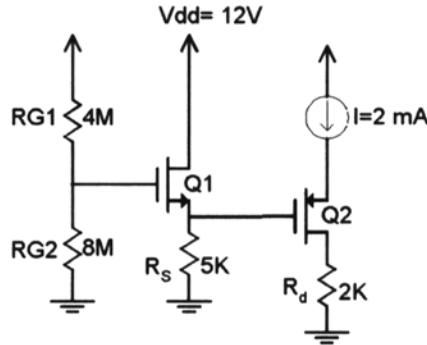


Figura 6.34: Circuito de continua (problema 4).

y de las dos soluciones obtenidas, se seleccionará el valor de I_{D1} que satisfaga la condición $V_{GS1} > V_T$.

$$\begin{aligned} I_{D11} = 1\text{mA} &\rightarrow V_{GS11} = 3\text{ V} > V_T \\ I_{D12} = 1,96\text{mA} &\rightarrow V_{GS12} = -1,8\text{ V} < V_T \end{aligned} \quad (6.139)$$

Por lo tanto, I_{D1} es igual a 1 mA y V_{GS1} es de 3 V. Con estos valores es posible calcular el valor de tensión drenador-fuente (V_{DS1}).

$$\begin{aligned} V_{S1} &= I_{D1} \cdot R_S = 5\text{ V} \\ V_{DS1} &= 7\text{ V} \\ (I_{D1}, V_{DS1}) &= (1\text{mA}, 7\text{V}) \end{aligned} \quad (6.140)$$

Y para validar el resultado es necesario demostrar que el transistor se encuentra realmente en la zona activa y que por lo tanto, $V_{DS1} \geq V_{GS1} - V_{T1}$. Puesto que V_{DS1} es de 7 V y V_{GS1} de 3 V, la condición es cierta y el resultado queda validado.

Respecto al punto de trabajo del transistor Q_2 , la tensión de puerta es igual a la tensión de fuente de Q_1 y, por tanto, $V_{G2} = V_{S1} = 5\text{ V}$. Además, en este transistor la corriente de drenador viene impuesta por el generador de corriente, siendo I_{D2} de 2 mA.

El valor de tensión V_{GS2} puede ser calculado a partir de la ecuación característica del transistor, suponiendo que éste trabaja en la región activa.

$$\begin{aligned} I_{D2} &= K_2(V_{SG2} - |V_{T2}|)^2 \\ 2 &= 0,5(V_{SG2} - 1)^2 \rightarrow V_{SG2} = 3\text{ V} \\ V_{S2} &= V_{G2} + V_{SG2} = 8\text{ V} \end{aligned} \quad (6.141)$$

Ya sólo nos queda calcular el valor de tensión en el drenador de Q_2 y demostrar que el transistor está trabajando en la región activa, tal y como habíamos supuesto en un principio.

$$\begin{aligned} V_{D2} &= I_{D2} \cdot R_D = 4 \text{ V} \\ V_{SD2} &= V_{S2} - V_{D2} = 4 \text{ V} \\ (I_{D2}, V_{SD2}) &= (2\text{mA}, 4\text{V}) \\ V_{SD2} &\geq V_{SG2} - |V_{T2}| \rightarrow 4 \geq 3 - 1 \rightarrow \text{ACTIVA} \end{aligned} \quad (6.142)$$

4.3. Calcular los parámetros de pequeña señal de los transistores Q_1 y Q_2 sabiendo que para ambos transistores la tensión $|V_A|$ es de 100 V.

Los parámetros de pequeña señal a calcular para cada transistor son la transconductancia (g_m) y la resistencia de drenador (r_o).

$$\begin{aligned} g_{m1} &= 2K_1(V_{GS1} - V_{T1}) = 1\text{mA/V} \\ r_{o1} &= \frac{|V_A|}{I_{D1}} = 100\text{K}\Omega \\ g_{m2} &= 2K_2(V_{SG2} - |V_{T2}|) = 2\text{mA/V} \\ r_{o2} &= \frac{|V_A|}{I_{D2}} = 50\text{K}\Omega \end{aligned} \quad (6.143)$$

4.4. Calcular la ganancia v_o/v_i del circuito y las impedancias de entrada (Z_{in}) y salida (Z_{out}).

En primer lugar se obtendrá el circuito de pequeña señal, que se muestra en la Fig. 6.35.

La impedancia de entrada del amplificador viene dado por el paralelo de R_{G1} y R_{G2} , dado que lo que se tiene en puerta de Q_1 es un circuito abierto.

$$Z_{in} = R_{G1} || R_{G2} = 2,7\text{M}\Omega \quad (6.144)$$

La impedancia de salida, dado que la resistencia r_o no es infinita, viene dada por la siguiente expresión:

$$Z_{out} = r_{o2} || R_D = 1,92\text{K}\Omega \quad (6.145)$$

Para calcular la ganancia de tensión, se obtendrá, en primer lugar, la ganancia de tensión de la segunda etapa, formada por el transistor Q_2 .

$$\frac{v_o}{v_{g2}} = -g_{m2}(r_{o2} || R_D || R_L) = -2,78\text{V/V} \quad (6.146)$$

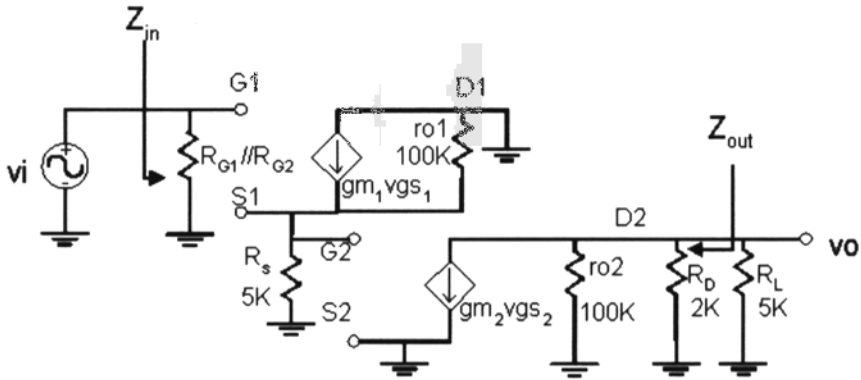


Figura 6.35: Circuito de pequeña señal (problema 4).

Y en segundo lugar, la ganancia de tensión de la primera etapa formada por el transistor Q_1 :

$$\frac{v_{g2}}{v_i} = \frac{r_{o1} || R_s}{1/gm_1 + (r_{o1} || R_s)} = 0,83V/V \quad (6.147)$$

Como resultado de multiplicar ambas ganancias, se obtiene la ganancia de tensión del amplificador:

$$\frac{v_o}{v_i} = \frac{v_{g2}}{v_i} \cdot \frac{v_o}{v_{g2}} = -2,31V/V \quad (6.148)$$

7

Amplificador diferencial

En ocasiones lo que se pretende es amplificar la diferencia entre dos señales. El circuito amplificador que realiza esta función se denomina amplificador diferencial. A menudo, las señales cuya diferencia se pretende amplificar están enmascaradas por ruido, por lo que es deseable que el amplificador diferencial no responda ante una señal común presente simultáneamente en sus dos entradas. Por otra parte, como se verá, la estructura del par diferencial permite realizar amplificadores de señal de alta ganancia y de polarización estable. Los amplificadores diferenciales se emplean en numerosas aplicaciones y constituyen el bloque fundamental de numerosos subsistemas integrados, tanto analógicos como digitales. En este capítulo analizaremos la estructura básica de los amplificadores diferenciales, tanto los realizados mediante transistores bipolares, como los basados en transistores de efecto campo JFET y MOSFET.

1. El amplificador diferencial bipolar

Cuando se realiza con transistores bipolares, la estructura básica del circuito amplificador diferencial es el denominado par acoplado por emisor, y se muestra en la figura 7.1. Los transistores Q_1 y Q_2 están unidos por los emisores, las entradas atacan a las bases de los transistores y las salidas se toman de los colectores. El circuito se polariza con una fuente de corriente. En secciones posteriores abordaremos el problema de la realización práctica de fuentes de corriente en un circuito integrado.

Supondremos para un análisis inicial que se da simetría perfecta en el amplificador, de manera que los transistores y las resistencias son exactamente

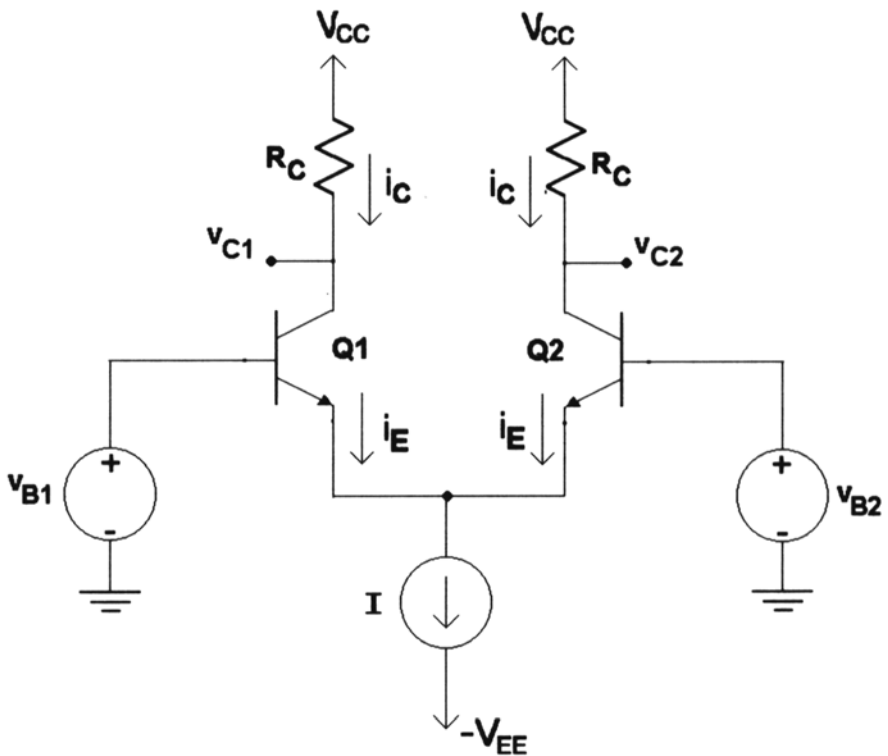


Figura 7.1: Estructura básica del circuito amplificador diferencial con transistores bipolares

iguales. En circuitos integrados, los dispositivos se fabrican simultáneamente en una porción del semiconductor con procesos virtualmente idénticos, por tanto, es posible disponer de transistores pareados con parámetros muy parecidos. Además, al estar los transistores muy cerca físicamente la degradación o variación de los parámetros debidas, por ejemplo, a los efectos de la temperatura, afectarán de forma muy parecida a ambos transistores.

1.1. Descripción cualitativa

Supondremos en primer lugar que aplicamos la misma tensión a ambas entradas del amplificador (funcionamiento en modo común), tal y como se

muestra en la figura 7.2. Como consecuencia de la simetría del circuito, es evidente que la corriente que impone la fuente de corriente se reparte por igual en ambas ramas del amplificador, es decir:

$$I_{E_1} = I_{E_2} = \frac{I}{2} \quad (7.1)$$

Por lo que las corrientes en los colectores de los transistores serán:

$$I_{C_1} = I_{C_2} = \alpha \cdot \frac{I}{2} \quad (7.2)$$

Y la tensión en cada uno de los colectores será:

$$V_{C_1} = V_{C_2} = V_{CC} - \alpha \cdot \frac{I}{2} \cdot R_C \quad (7.3)$$

Si tomamos como salida del amplificador la diferencia de tensión entre los dos colectores, es evidente que esta salida será siempre cero, independientemente de la tensión aplicada, siempre y cuando ambos transistores se encuentren en zona activa, es decir:

$$V_{C_1} - V_{C_2} = 0 \quad (7.4)$$

Por tanto, el amplificador diferencial no responde (rechaza) al modo común.

Supongamos ahora que a la base del transistor Q_1 se aplica una tensión continua de 1 V, mientras que la base de Q_2 se conecta a masa, tal y como se muestra en la figura 7.3. En este caso, es claro que el transistor Q_2 estará en corte, ya que la tensión de los emisores será de 0.3 V (suponiendo que la tensión base-emisor es 0.7 para un transistor en conducción). Por tanto, toda la corriente que proporciona la fuente de corriente circulará por el emisor de Q_1 , por lo que podemos escribir:

$$I_{E_1} = I \quad I_{E_2} = 0 \quad (7.5)$$

De aquí se deduce fácilmente que,

$$I_{C_1} = \alpha \cdot I \quad I_{C_2} = 0 \quad (7.6)$$

Por lo que las tensiones en los colectores de Q_1 y Q_2 serán:

$$V_{C_1} = V_{CC} - \alpha \cdot I \quad V_{C_2} = V_{CC} \quad (7.7)$$

Por tanto, el amplificador diferencial responde a las diferencias de tensión a sus entradas. Nótese que, si la tensión aplicada a Q_1 fuera de -1 V, Q_1 sería el transistor cortado y Q_2 conduciría.

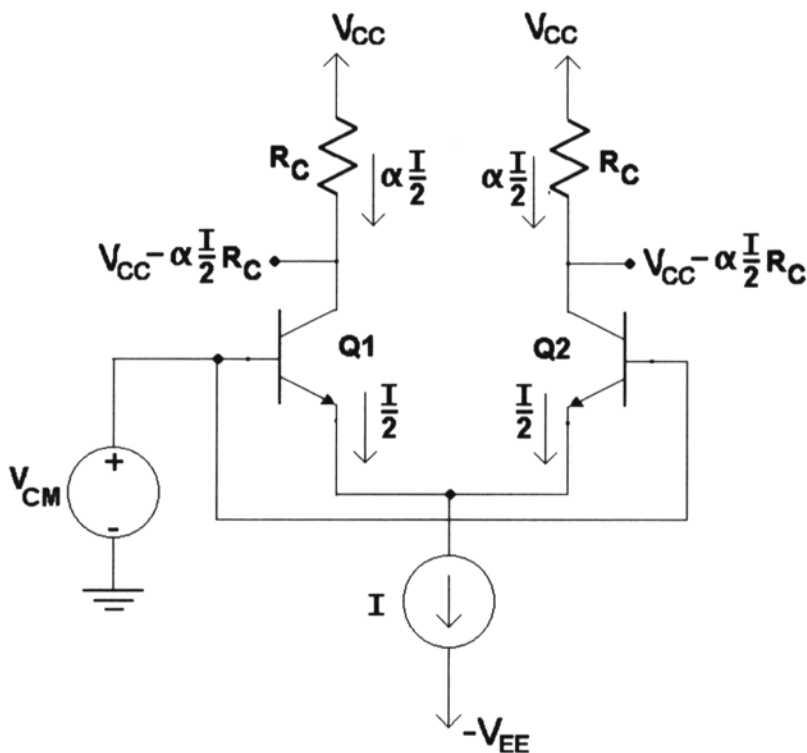


Figura 7.2: Funcionamiento en modo común en continua del amplificador diferencial

1.2. Análisis del amplificador diferencial en gran señal

En un transistor bipolar trabajando en la región activa las corrientes de colector y emisor se pueden aproximar, respectivamente, por:

$$i_C = I_s \cdot e^{\frac{v_{BE}}{V_T}} \quad (7.8)$$

$$i_E = \frac{I_s}{\alpha} \cdot e^{\frac{v_{BE}}{V_T}} \quad (7.9)$$

Si llamamos v_E a la tensión de los emisores del par diferencial, las corrientes de emisor de los transistores vendrán dadas por;

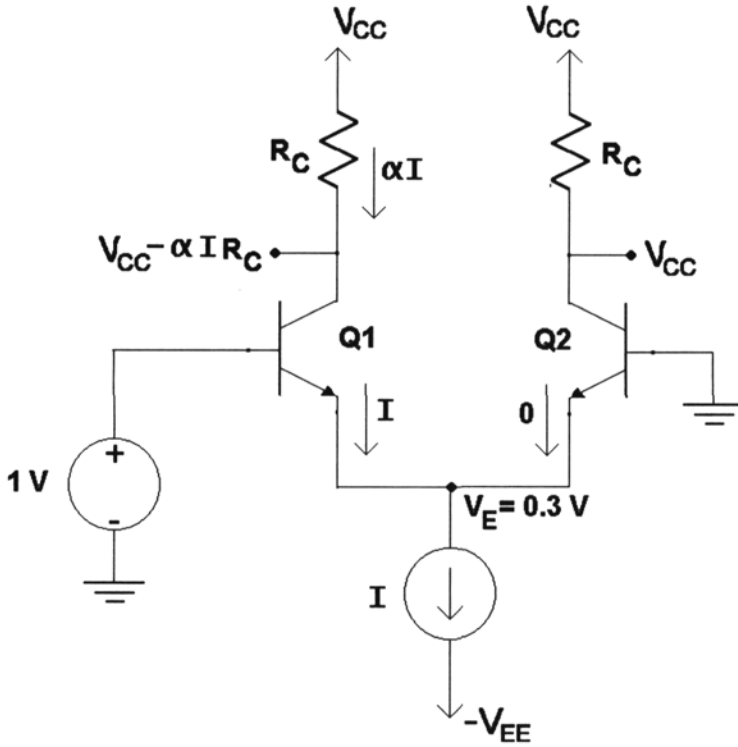


Figura 7.3: Funcionamiento en modo diferencial en continua del amplificador diferencial

$$i_{E1} = \frac{I_s}{\alpha} \cdot e^{\frac{v_{B1} - v_{E1}}{V_T}} \tag{7.10}$$

$$i_{E2} = \frac{I_s}{\alpha} \cdot e^{\frac{v_{B2} - v_{E2}}{V_T}} \tag{7.11}$$

Y, dividiendo estas dos ecuaciones, obtenemos:

$$\frac{i_{E1}}{i_{E2}} = e^{\frac{v_{B1} - v_{B2}}{V_T}} \tag{7.12}$$

Manipulando esta expresión, podemos escribir:

$$\frac{i_{E_1}}{i_{E_1} + i_{E_2}} = \frac{1}{1 + e^{\frac{v_{B_2} - v_{B_1}}{V_T}}} \quad (7.13)$$

$$\frac{i_{E_2}}{i_{E_1} + i_{E_2}} = \frac{1}{1 + e^{\frac{v_{B_1} - v_{B_2}}{V_T}}} \quad (7.14)$$

Y teniendo en cuenta, además, que $i_{E_1} + i_{E_2} = I$, llegamos a:

$$i_{E_1} = \frac{I}{1 + e^{\frac{v_{B_2} - v_{B_1}}{V_T}}} \quad (7.15)$$

$$i_{E_2} = \frac{I}{1 + e^{\frac{v_{B_1} - v_{B_2}}{V_T}}} \quad (7.16)$$

$$i_{C_1} = \alpha \cdot i_{E_1} \quad (7.17)$$

$$i_{C_2} = \alpha \cdot i_{E_2} \quad (7.18)$$

La representación gráfica de las ecuaciones 7.17 y 7.18 se muestra en la figura 7.4.

De la gráfica se obtienen las siguientes conclusiones:

- El amplificador sólo responde a la diferencia de tensión entre las entradas $v_{b_1} - v_{b_2}$.
- Si $v_{b_1} = v_{b_2} = v_{cm}$, la corriente I se divide igualmente entre los dos transistores, independientemente de v_{cm} .
- Para una $v_{b_1} - v_{b_2}$ relativamente pequeña, I fluye casi totalmente por un solo transistor. Obsérvese en la gráfica que para $v_{b_1} - v_{b_2} = 4 \cdot V_t = 100$ mV, la corriente circula casi exclusivamente por Q_1 .
- Si la diferencia entre las entradas, $v_{b_1} - v_{b_2}$, es menor de $2 \cdot V_t$, hay una relación aproximadamente lineal entre la corriente por cada una de las ramas y $v_{b_1} - v_{b_2}$, es decir, el par diferencial trabaja como amplificador lineal.

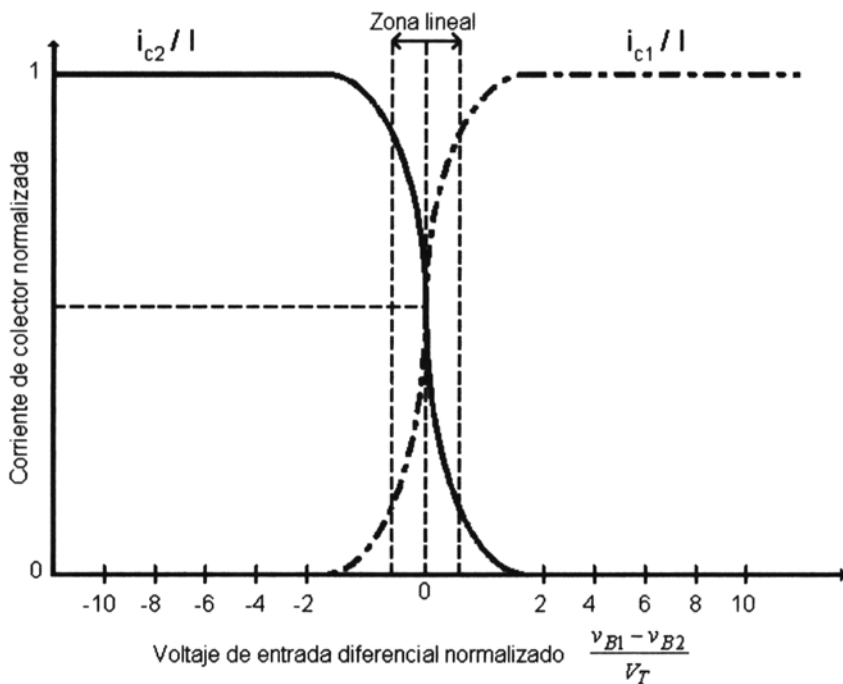


Figura 7.4: Representación gráfica de las corrientes de colector

1.3. Análisis en pequeña señal. Ganancia del amplificador diferencial

El análisis de pequeña señal se puede realizar directamente sobre el circuito equivalente en pequeña señal, el cual se muestra en la figura 7.5, y donde la resistencia R es la impedancia interna del generador de corriente. Sin embargo, es más fácil aplicar el teorema de Bartlett para un primer análisis sobre el papel de las características del amplificador.

En el caso general se aplican señales distintas a las entradas del amplificador diferencial. Estas entradas v_{b1} y v_{b2} pueden descomponerse en una componente común v_{cm} y una componente diferencial v_d , del siguiente modo:

$$v_d = v_{b1} - v_{b2} \quad (7.19)$$

$$v_{cm} = \frac{v_{b1} + v_{b2}}{2} \quad (7.20)$$

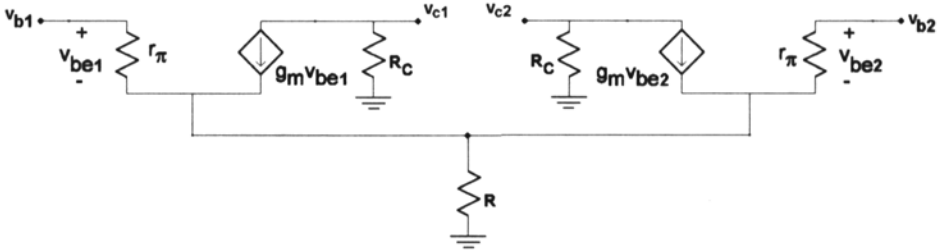


Figura 7.5: Circuito equivalente de pequeña señal

De este modo, las entradas del amplificador se pueden escribir:

$$v_{b1} = v_{cm} + \frac{v_d}{2} \quad (7.21)$$

$$v_{b2} = v_{cm} - \frac{v_d}{2} \quad (7.22)$$

Por tanto, podemos estudiar la ganancia del amplificador a partir del circuito mostrado en la figura 7.6. El análisis del amplificador diferencial se realiza de una manera más sencilla si se consideran separadamente las componentes común y diferencial de modo que, mediante el principio de superposición de fuentes, la salida del amplificador será, en el caso general:

$$v_o = A_d \cdot v_d + A_{cm} \cdot v_{cm} \quad (7.23)$$

Donde A_d es la ganancia del amplificador para entrada diferencial y A_{cm} es la ganancia del amplificador para entrada común. Por el principio de superposición, obtendremos A_d del análisis del circuito de la figura 7.7, y A_{cm} del análisis del circuito de la figura 7.12 (en este último caso se ha dividido la fuente de corriente, y la impedancia interna de ésta, para remarcar la simetría del circuito; por la misma razón, la tensión común v_{cm} se representa mediante dos fuentes conectadas a cada una de las entradas).

1.4. Modos de funcionamiento

En el amplificador diferencial podemos distinguir entre distintos modos de funcionamiento en función de que se ataque por una de sus entradas (la otra se

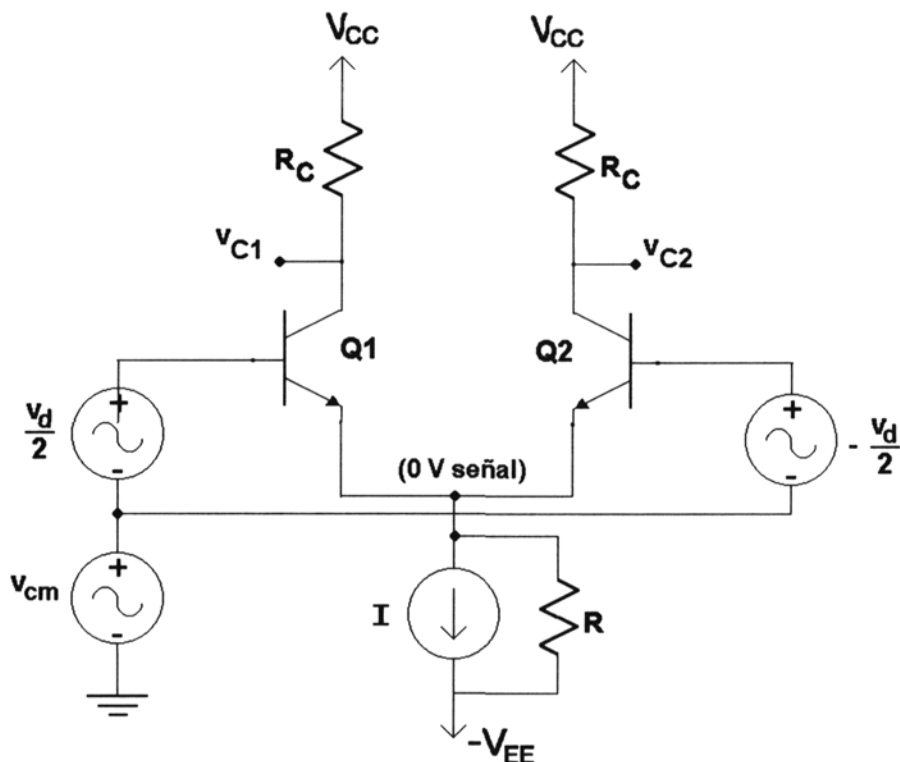


Figura 7.6: Amplificador diferencial con entradas genéricas

conectaría a masa) o por las dos, o si es entrada en modo común; y en función también de si la salida es asimétrica (se toma de una sólo de los colectores) o diferencial (se toma como la diferencia de tensión de ambos colectores).

1.4.1. Entrada diferencial

Consideramos un amplificador diferencial al que aplicamos dos señales puramente diferenciales, es decir la componente común de estas dos señales es 0. En este caso las bases de los transistores son atacadas por dos señales de igual magnitud y de signo opuesto. Esta configuración se muestra en la figura 7.7, donde se representa explícitamente la impedancia interna R de la fuente de corriente. Obsérvese que la señal diferencial de entrada es precisamente v_d :

$$v_{b1} - v_{b2} = \frac{v_d}{2} - \left(-\frac{v_d}{2}\right) = v_d \quad (7.24)$$

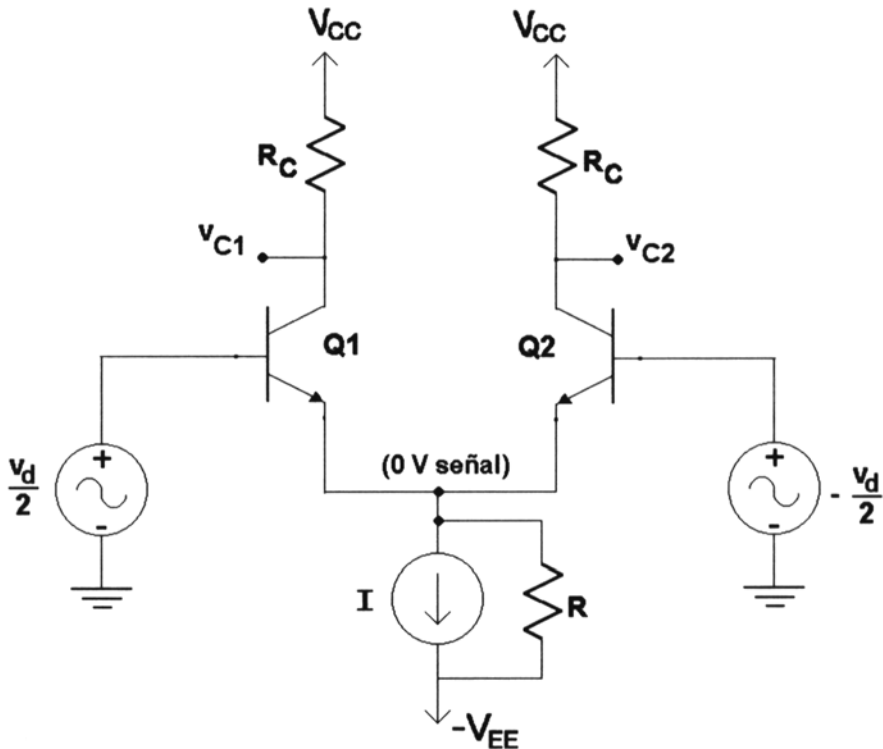


Figura 7.7: Amplificador diferencial con entrada diferencial

Dada la simetría del circuito podemos aplicar el teorema de Bartlett (apéndice A), de modo que el circuito a analizar será el de la figura 7.8.

1. *Ganancia para salida asimétrica*

En este caso la salida se toma de uno de los colectores. En función de que la salida se tome del colector de Q_1 o Q_2 , se analizará el circuito correspondiente de la figura 7.8. En caso de que la salida se tome de Q_1 , se analizará el circuito correspondiente a la rama izquierda del amplificador. De la figura 7.8 se observa que:

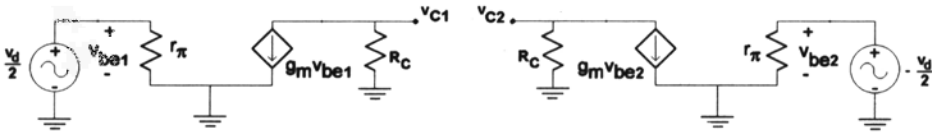


Figura 7.8: Aplicación del teorema de Bartlett al amplificador diferencial con entrada diferencial

$$\frac{v_{c1}}{\frac{v_d}{2}} = -g_m \cdot R_c \quad (7.25)$$

La ganancia que vamos buscando es la dada por la expresión:

$$A_d = \frac{v_{c1}}{v_d} \quad (7.26)$$

Por tanto:

$$A_d = -\frac{1}{2} \cdot g_m \cdot R_c \quad (7.27)$$

Obsérvese que, si se toma la salida del colector de Q_2 , la ganancia tendrá signo positivo

2. Ganancia para salida diferencial

El circuito de pequeña señal, resultante de la aplicación del teorema de Bartlett, es en este caso el mismo del apartado anterior, es decir, el de la figura 7.8. La diferencia es que, en este caso, la ganancia diferencial que vamos buscando es la dada por la expresión:

$$A_d = \frac{v_{c1} - v_{c2}}{v_d} \quad (7.28)$$

Teniendo en cuenta que $v_{c1} = -v_{c2}$ debido a la simetría del circuito, y haciendo uso de la ec. 7.25:

$$A_d = \frac{v_{c1} - (-v_{c1})}{v_d} = \frac{2 \cdot v_{c1}}{v_d} = \frac{v_{c1}}{\frac{v_d}{2}} = -g_m \cdot R_c \quad (7.29)$$

Por otra parte, si existiera una resistencia de carga R_L entre los colectores de Q_1 y Q_2 , tal y como se muestra en la figura 7.9.a, para tener un circuito simétrico dividiremos esta resistencia en dos resistencias en serie de valor mitad, $\frac{R_L}{2}$. Por simetría del circuito, el nodo que une estas dos resistencias estará a masa en pequeña señal, por lo que, de la aplicación del teorema de Bartlett, el circuito a analizar será el mostrado en la figura 7.9.b. En este caso, es inmediato que la ganancia diferencial del amplificador será:

$$A_d = -g_m \cdot (R_c \parallel \frac{R_L}{2}) \quad (7.30)$$

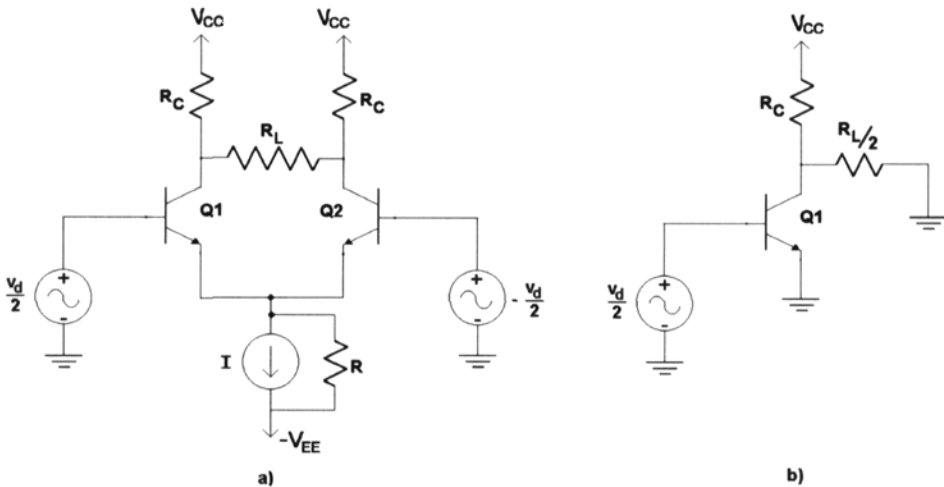


Figura 7.9: Amplificador diferencial con resistencia de carga

1.4.2. Entrada asimétrica

En este caso lo que se amplifica no es la diferencia de dos señales, sino una única señal. La ventaja que tiene esta estructura sobre el circuito amplificador con un solo transistor es que se puede conseguir una alta ganancia y al mismo tiempo una polarización muy estable. En efecto, en un amplificador con un solo transistor, para estabilizar el punto de trabajo es necesario conectar una resistencia entre el emisor y masa, tal y como se muestra en la figura 7.10. Sin embargo, esta resistencia hace que la ganancia del amplificador decrezca de

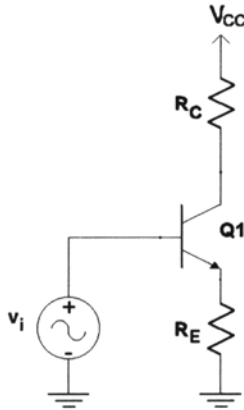


Figura 7.10: Amplificador de un transistor con resistencia de emisor

forma apreciable. Una posible solución es introducir un condensador de alta capacidad en paralelo a la resistencia de emisor, de modo que se ofrezca un camino de baja impedancia entre el emisor y masa para las señales alternas. Esto presenta la desventaja de que, a medida que disminuye la frecuencia, la impedancia del condensador aumenta. Además, un condensador es un elemento que ocupa una gran cantidad de la valiosa área de un circuito integrado. Por tanto una mejor solución consiste en hacer uso de un par diferencial, tal y como se muestra en la figura 7.11. Obsérvese que la impedancia que se ve desde el emisor de Q_1 a masa es $R \parallel r_e$. Si la resistencia interna de la fuente de corriente es elevada, que es lo frecuente, la impedancia que se ve desde Q_1 a masa aproximadamente r_e , que es generalmente una resistencia pequeña. Por otra parte, la estabilidad de la polarización no se altera, ya que está impuesta por la fuente de corriente. De este modo se pueden diseñar circuitos amplificadores al mismo tiempo estables y de una elevada ganancia.

Obsérvese, por otra parte, que, si la impedancia interna de la fuente de corriente es mucho mayor que las impedancias de los transistores vista desde los emisores de éstos ($R \gg r_e$), la señal de entrada, por simetría, se reparte aproximadamente igual entre las uniones base-emisor de los transistores del par diferencial, tal y como se muestra en la figura 7.11. Evidentemente, si las resistencias de colector son iguales, la tensión en cada uno de los colectores será también de igual magnitud y de signo opuesta. Es claro, por tanto, que en función de que se tome la salida del colector de Q_1 o de Q_2 , tendremos

respectivamente un amplificador inversor o no inversor (considerando que la señal de entrada ataca a la base de Q_1). Por otra parte, también es posible obtener una salida diferencial como la diferencia de tensión entre los colectores.

1. Ganancia para salida asimétrica

La salida en este caso se toma de uno de los colectores. En función de si se toma la salida del colector de Q_1 o Q_2 se analizará la rama correspondiente del amplificador, teniendo en cuenta, tal y como se ha explicado en la sección anterior, que las tensiones base-emisor de Q_1 y Q_2 son, respectivamente, $\frac{v_d}{2}$ y $-\frac{v_d}{2}$, siempre que se cumpla que $R \gg r_e$. Asumiendo que se toma la salida del colector de Q_1 , es claro de lo anteriormente expuesto que se verificará:

$$\frac{v_{c1}}{\frac{v_d}{2}} = -g_m \cdot R_c \quad (7.31)$$

Sin embargo, la ganancia que vamos buscando es realmente el cociente entre la señal de salida, v_{c1} en este caso, y la señal de entrada v_d , es decir, la ganancia del circuito de la figura 7.11 vendrá dada por:

$$A_d = \frac{v_{c1}}{v_d} = -\frac{1}{2} \cdot g_m \cdot R_c \quad (7.32)$$

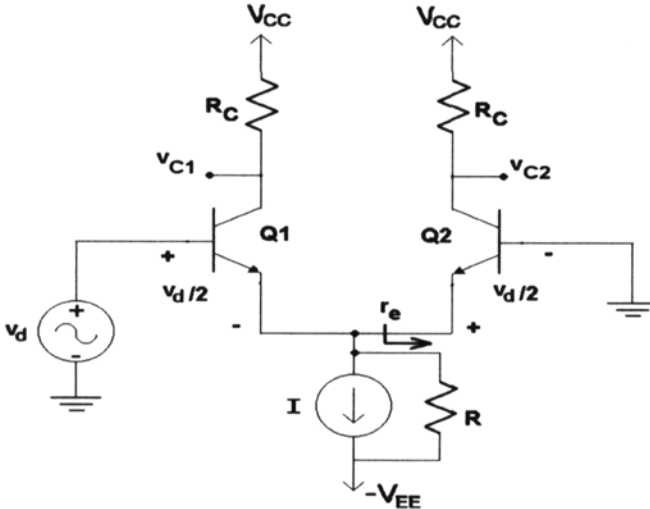


Figura 7.11: Amplificador diferencial con entrada asimétrica

Obsérvese que, si la salida se toma del colector de Q_2 , la ganancia tendrá signo positivo.

Una manera alternativa de llegar a este mismo resultado es analizar separadamente la respuesta del circuito a la componente común y la componente diferencial de la entrada. En este caso la componente diferencial será:

$$v_{b_1} - v_{b_2} = v_d - 0 = v_d \quad (7.33)$$

Y para hallar la respuesta a dicha entrada diferencial basta analizar el circuito correspondiente de la figura 7.8 que corresponde a la rama de la que se toma la salida, obteniéndose el mismo resultado expresado en la ec. 7.32.

Por otra parte, la componente común de la entrada en este caso será:

$$\frac{v_{b_1} + v_{b_2}}{2} = \frac{v_d + 0}{2} = \frac{v_d}{2} \quad (7.34)$$

No obstante, como se demostrará en la sección 1.4.3, la ganancia del modo común tiende a 0 si $R \gg r_e$, tal y como estamos suponiendo en esta sección. De modo que la ganancia del amplificador se debe prácticamente sólo a la ganancia diferencial, la cual se expresa en la ec. 7.32.

2. *Ganancia para salida diferencial*

Las consideraciones del apartado anterior son también válidas ahora, con la diferencia de que la ganancia en este caso es la dada por la expresión:

$$A_d = \frac{v_{c_1} - v_{c_2}}{v_d} \quad (7.35)$$

Teniendo en cuenta que $v_{c_1} = -v_{c_2}$, considerando de nuevo que $R \gg r_e$, la ganancia se calculará.

$$A_d = \frac{v_{c_1} - (-v_{c_1})}{v_d} = \frac{2 \cdot v_{c_1}}{v_d} = \frac{v_{c_1}}{\frac{v_d}{2}} = -g_m \cdot R_c \quad (7.36)$$

1.4.3. Entrada en modo común

A continuación consideramos que se aplican a las entradas del amplificador diferencial dos señales idénticas. El circuito a analizar es el mostrado en la figura 7.12, donde, para remarcar la simetría del circuito, se ha dividido la fuente de corriente I en dos fuentes de corriente $\frac{I}{2}$, y se ha considerado que existen 2 resistencias de valor $2R$ en paralelo con las fuentes de corriente. Obsérvese que $2R \parallel 2R = R$, luego el circuito de la figura 7.12 es análogo al amplificador de una fuente de corriente I y una resistencia R en paralelo a ésta. De la aplicación del teorema de Bartlett, es claro que no circula corriente entre las dos ramas simétricas. Por tanto, se puede abrir el circuito por el eje de simetría y analizar las ramas por separado.

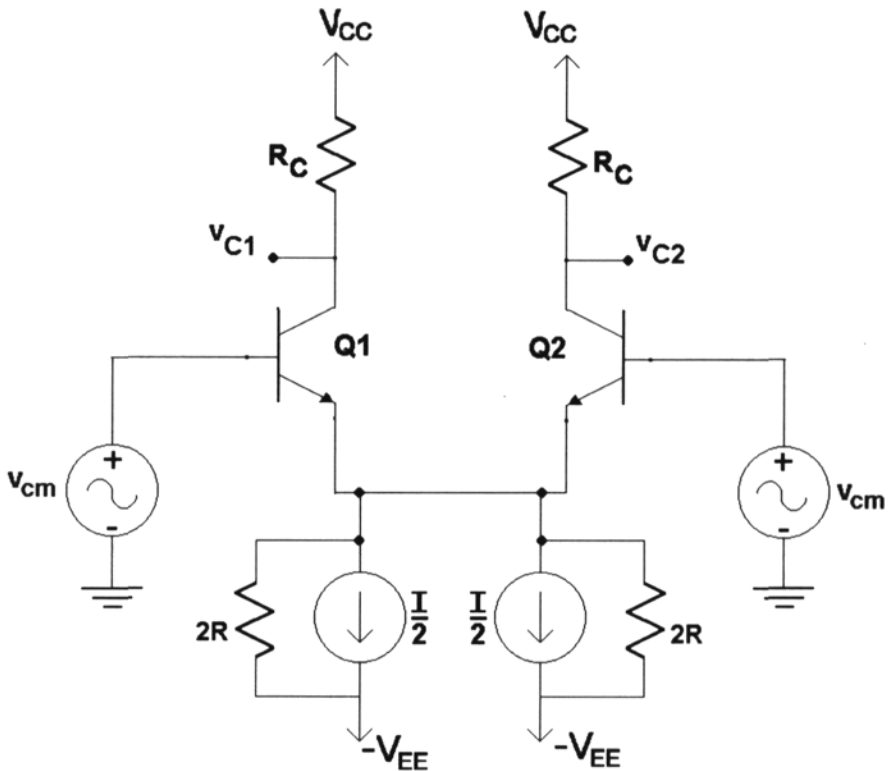


Figura 7.12: Entradas en modo común del amplificador diferencial

1. *Ganancia para salida asimétrica*

Para este caso se requiere el cálculo de la ganancia del circuito de pequeña señal de la figura 7.13.

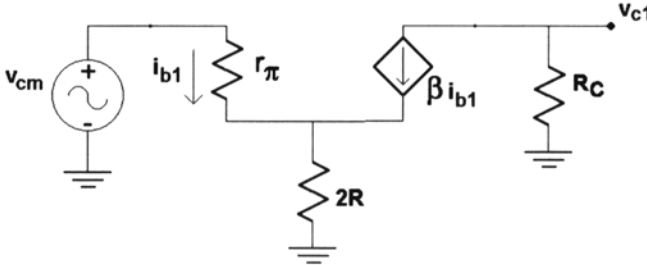


Figura 7.13: Circuito equivalente en pequeña señal para entrada en modo común

La ganancia vendrá dada por:

$$A_{cm} = \frac{v_{c1}}{v_{cm}} = \frac{-\beta \cdot R_c}{r_{\pi} + (\beta + 1) \cdot 2R} \tag{7.37}$$

Que, para R elevada, se puede aproximar:

$$A_{cm} \simeq \frac{-R_c}{2R} \tag{7.38}$$

2. *Ganancia para salida diferencial*

Es evidente que, si se da simetría perfecta en el amplificador, tendremos que $v_{c1} = v_{c2}$, por lo que la ganancia en modo común será:

$$A_{cm} = \frac{v_{c1} - v_{c2}}{v_{cm}} = \frac{0}{v_{cm}} = 0 \tag{7.39}$$

1.5. Rechazo al modo común

En un amplificador diferencial ideal la salida no depende en absoluto de las señales comunes aplicadas a sus entradas. En la práctica, sin embargo, nunca se dará una perfecta simetría en un circuito real. Por otra parte, la impedancia interna de la fuente de corriente que polariza el par diferencial

nunca será infinita, que sería lo ideal. Por tanto, el rechazo al modo común no será nunca total. Para evaluarlo, se define el denominado "factor de rechazo al modo común", o CMRR (*Common Mode Rejection Ratio*), como:

$$CMRR = 20 \cdot \log\left(\frac{A_d}{A_{cm}}\right) \quad (7.40)$$

El CMRR se mide en decibelios, y será mejor cuanto mayor sea. A continuación calculamos el CMRR para el par diferencial estudiado en el caso de que exista simetría perfecta en el amplificador. Distinguiremos entre los casos de salida asimétrica y salida diferencial.

1.5.1. Salida diferencial

Hemos visto que para el caso de salida diferencial, la ganancia en modo común es 0, por tanto:

$$CMRR = 20 \cdot \log\left(\frac{A_d}{0}\right) = \infty \quad (7.41)$$

Es decir, en caso de que exista simetría perfecta en el circuito, éste no responde en absoluto a señales comunes presentes simultáneamente a sus entradas.

1.5.2. Salida asimétrica

Si se toma salida asimétrica, el CMRR vendrá dado por:

$$CMRR = 20 \cdot \log\left(\frac{\frac{-1}{2} \cdot g_m \cdot R_c}{\frac{-R_c}{2R}}\right) = 20 \cdot \log(g_m \cdot R) \quad (7.42)$$

Es claro, pues, que el rechazo al modo común mejora cuanto mayor sea la impedancia interna del generador de corriente.

1.6. Impedancia de entrada del amplificador

La impedancia de entrada de un amplificador diferencial depende del modo de funcionamiento. Es decir será función de si la entrada es diferencial, asimétrica o en modo común y, por tanto, abordaremos su cálculo de forma separada.

1.6.1. Entrada diferencial

La impedancia en este caso se calcula como

$$Z_{in} = \frac{v_d}{i_{in}} \quad (7.43)$$

Donde i_{in} es la corriente que entrega la fuente de tensión diferencial al amplificador. Aplicando el teorema de Bartlett, es claro del circuito correspondiente de la figura 7.8 que:

$$\frac{v_d}{2} = r_\pi i_{b_1} \quad (7.44)$$

Por otra parte, teniendo en cuenta que $i_{b_1} = i_{in}$, tal y como se muestra en la figura 7.14, la impedancia de entrada para entrada diferencial será:

$$Z_{in} = \frac{v_d}{i_{in}} = 2 \cdot r_\pi \quad (7.45)$$

El resultado obtenido es lógico ya que, como se ve en la figura 7.14, la entrada diferencial ve en serie la impedancia que le muestran los dos transistores bipolares, que es r_π , ya que estos, en pequeña señal, tienen los emisores conectados a masa.

1.6.2. Entrada asimétrica

En este caso la impedancia de entrada será la definida como:

$$Z_{in} = \frac{v_d}{i_{in}} \quad (7.46)$$

Esta impedancia se puede calcular de forma exacta teniendo en cuenta que la impedancia de pequeña señal que se observa desde el emisor de Q_1 a masa es $r_e \parallel R$, tal y como se muestra en la figura 7.11. De esta manera, con ayuda del circuito de pequeña señal que se muestra en la figura 7.15, se obtiene:

$$Z_{in} = r_\pi + (\beta + 1) \cdot (R \parallel r_e) \quad (7.47)$$

Si tenemos en cuenta que, generalmente, se verifica que $R \gg r_e$, de modo que $R \parallel r_e \simeq r_e$, la impedancia de entrada con entrada asimétrica se puede aproximar por

$$Z_{in} = r_\pi + (\beta + 1) \cdot r_e = r_\pi + r_\pi = 2 \cdot r_\pi \quad (7.48)$$

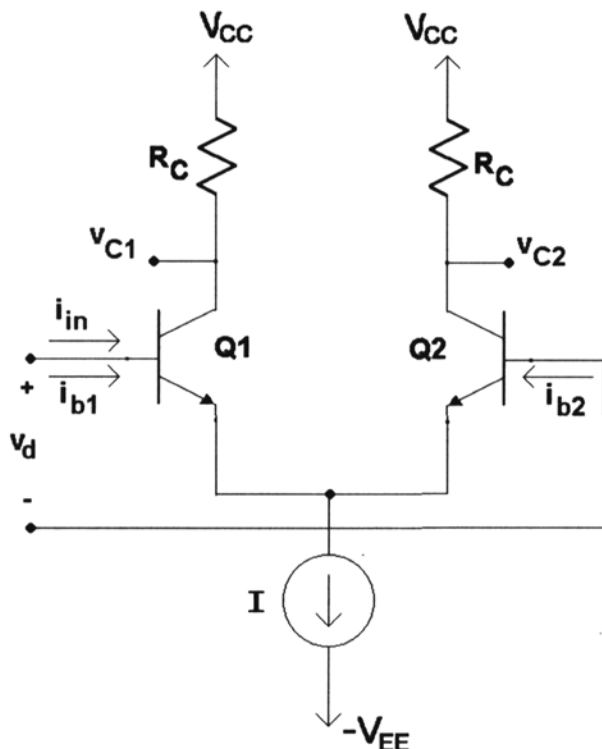


Figura 7.14: Impedancia de entrada del amplificador diferencial con entrada diferencial

Podríamos haber llegado a este resultado de un modo más rápido teniendo en cuenta que, para $R \gg r_e$, las tensiones base-emisor de Q_1 y Q_2 son $\frac{v_d}{2}$ y $-\frac{v_d}{2}$ respectivamente. Por tanto, la situación es análoga al caso de entrada diferencial y como consecuencia se obtiene el mismo resultado.

1.6.3. Entrada común

En este caso, la impedancia de entrada vendrá dada, tal y como se muestra en la figura 7.16, por:

$$Z_{in} = \frac{v_{cm}}{i_{in}} \quad (7.49)$$

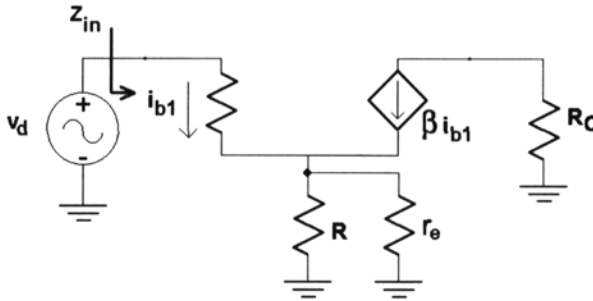


Figura 7.15: Impedancia de entrada del amplificador diferencial con entrada asimétrica

Aplicando el teorema de Bartlett podemos analizar una de las ramas, tal y como se muestra en la figura 7.13, de modo que fácilmente se obtiene que:

$$\frac{v_{cm}}{i_b} = r_{\pi} + (\beta + 1) \cdot 2R \tag{7.50}$$

Y teniendo en cuenta que $i_{in} = 2 \cdot i_b$, la impedancia de entrada en modo común resulta ser:

$$Z_{in} = \frac{1}{2} \cdot \frac{v_{cm}}{i_b} = \frac{r_{\pi}}{2} + (\beta + 1) \cdot R \tag{7.51}$$

1.7. Efectos de segundo orden

A continuación comentamos algunas características de los amplificadores diferenciales que, si bien no son fundamentales para entender el funcionamiento de éstos, pueden tener un importante efecto sobre las prestaciones de los amplificadores en ciertas condiciones.

1.7.1. Tensión de offset de entrada

En un amplificador diferencial práctico, la simetría no será nunca perfecta. Una de las consecuencias que tendrá la asimetría será que, para una tensión de 0 voltios aplicada a ambas entradas del amplificador, la salida diferencial tomará un cierto valor V_0 que será distinto de 0 voltios, tal y como se muestra en la figura 7.17.a. Por tanto, para que la salida sea de 0 voltios habrá que aplicar una cierta tensión diferencial V_{OS} a la entrada, a la que denominamos

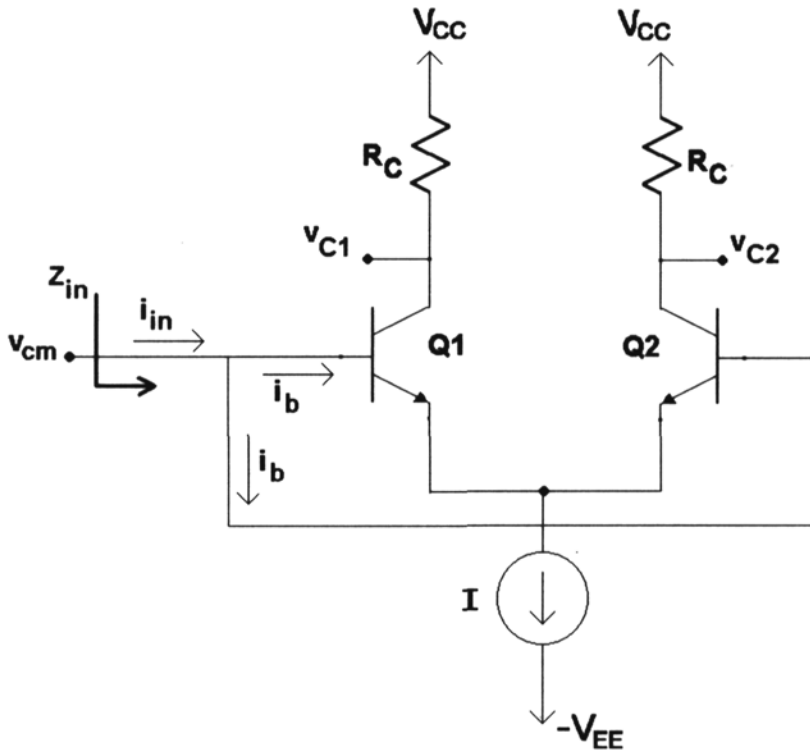


Figura 7.16: Impedancia de entrada del amplificador diferencial con entrada común

tensión de entrada de offset (véase la figura 7.17.b). Evidentemente se verificará que:

$$V_{OS} = \frac{V_0}{A_d} \quad (7.52)$$

Las asimetrías en los amplificadores diferenciales se deben a las diferencias de los valores de las resistencias de colector y a las diferencias de los parámetros de los transistores. En circuitos integrados los transistores tendrán parámetros muy próximos ya que se emplean en su construcción las mismas técnicas de fabricación. El problema se complica debido a que los parámetros de los transistores estarán sujetos a variaciones o derivas debidas fundamentalmente

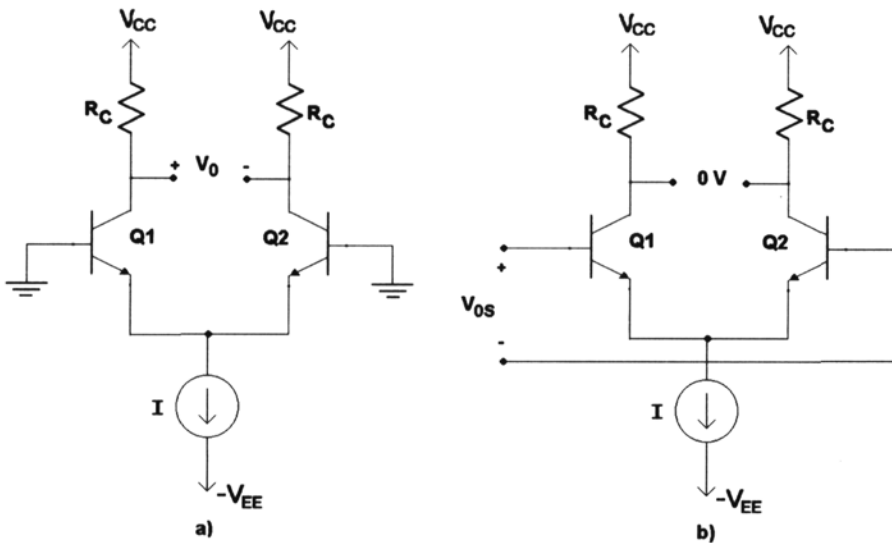


Figura 7.17: Tensión de offset de entrada del amplificador diferencial

a la temperatura, (es esencial, por tanto, un buen acoplo térmico entre los transistores) y al efecto del tiempo, al cual están ligados los procesos de envejecimiento.

1.7.2. Corriente de entrada de offset

Los transistores bipolares del par diferencial estudiado requieren de una corriente de base de modo que se polaricen dichos transistores en la zona activa. La corriente de colector y emisor de ambos transistores la impone la fuente de corriente. Si el parámetro β de los transistores es idéntico, las corrientes de polarización de base en las entradas de los amplificadores serán iguales:

$$I_{B1} = I_{B2} = \frac{I}{\beta + 1} \tag{7.53}$$

En la práctica, existirá alguna diferencia en el valor de β que se traducirá en corrientes de polarización de base distintas. Para cuantificar la asimetría de las corrientes de polarización se define el parámetro al que denominamos corriente de entrada de offset:

$$I_{OS} = | I_{B1} - I_{B2} | \tag{7.54}$$

En general, las corrientes de base serán pequeñas. Sin embargo, si estas corrientes tienen que circular por resistencias de valor elevado, la caída de tensión en éstas puede no ser despreciable. Si estas caídas de tensión son distintas para cada una de las entradas del amplificador, el resultado será una tensión diferente aplicada a las entradas de éste. Se pueden reducir las corrientes de polarización sustituyendo los transistores del par diferencial por estructuras más complejas (por ejemplo, la configuración *Darlington*) o bien empleando transistores de efecto campo.

1.7.3. Rango de entrada en modo común

Como se ha visto, un amplificador diferencial bien diseñado no responderá a una señal común presente a sus entradas, o la respuesta será muy débil. Aunque así sea, una señal en modo común en continua puede limitar el funcionamiento del amplificador si toma valores demasiado altos, tanto positivos como negativos. Si la señal común es muy elevada y positiva puede ser que saque a los transistores del par diferencial de la zona activa y los haga entrar en saturación. Por tanto, la señal en modo común debe ser inferior a la tensión de los colectores. Por otra parte, la fuente de corriente que polariza el par diferencial suele diseñarse con transistores, como se verá en la sección 2. Si la entrada común es muy negativa es posible que los transistores de la fuente de corriente abandonen la zona activa de funcionamiento, con lo que la fuente de corriente constante dejará de comportarse como tal.

1.8. Ejercicio del diferencial

En el circuito de la figura 7.18, y con los datos que se indican se pide:

Datos:

- $C_1 = C_2 = \infty$, $V_{BE} = 0,7 \text{ V}$, $V_T = 25 \text{ mV}$, $V_A = \infty$
 - Q_3 : $\beta = \infty$
 - Q_1, Q_2, Q_4, Q_5 : $\beta = 100$
1. Calcular las tensiones y las corrientes de colector de continua de todos los transistores.

Solución:

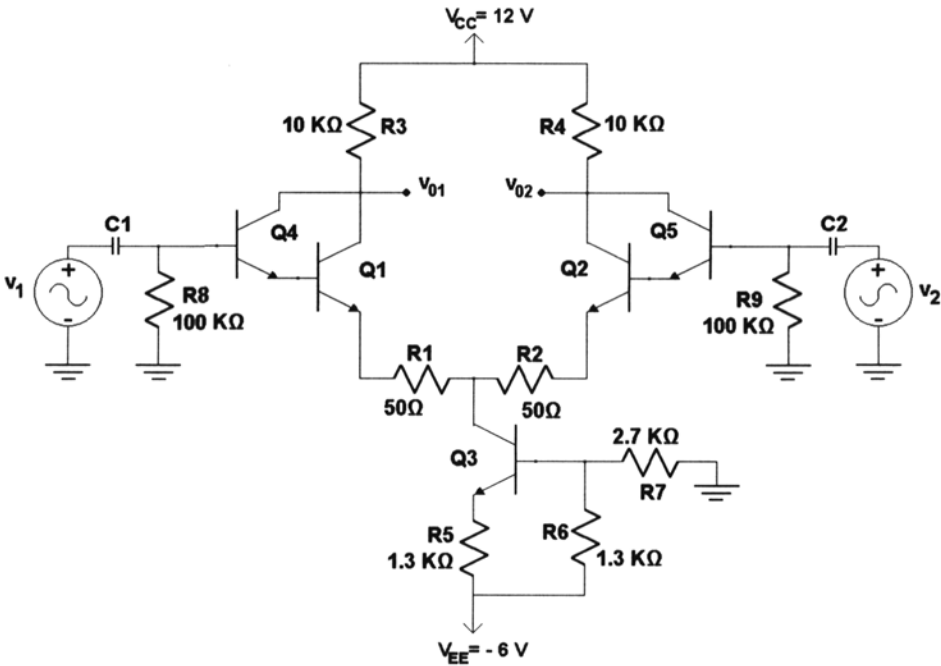


Figura 7.18: Amplificador diferencial

El transistor T_3 actúa como fuente de corriente, generando la corriente de colector I_{C_3} , siendo $I_{C_3} = I_{E_3}$, dado que la $\beta = \infty$. Para calcular esta corriente I_{C_3} se calcula en primer lugar la tensión en la base, con el divisor de tensión formado por R_7 y R_6 :

$$V_{B_3} = \frac{V_{EE}}{R_6 + R_7} \cdot R_7 = -4,14 \text{ V} \tag{7.55}$$

Con este tensión se calcula la corriente, sabiendo que $V_{BE} = 0,7 \text{ V}$:

$$V_{B_3} = V_{BE} + I_{E_3} \cdot R_5 + V_{EE} \quad I_{E_3} = I_{C_3} = 0,98 \text{ mA} \tag{7.56}$$

Dado que las entradas del diferencial se encuentran en modo común, las corrientes de emisor de Q_1 y Q_2 son:

$$I_{E_1} = I_{E_2} = \frac{I_{C_3}}{2} = 0,45 \text{ mA} \tag{7.57}$$

Suponiendo que los transistores Q_1 , Q_2 , Q_4 y Q_5 están en activa:

$$I_{C_1} = I_{C_2} = \alpha \cdot \frac{I_{C_3}}{2} = 0,44 \text{ mA} \quad (7.58)$$

$$I_{B_1} = I_{B_2} = I_{E_4} = I_{E_5} = \frac{I_{E_1}}{\beta + 1} = 4,4 \text{ } \mu\text{A} \quad (7.59)$$

$$I_{C_4} = I_{C_5} = \alpha \cdot I_{E_4} = 4,35 \text{ } \mu\text{A} \quad (7.60)$$

Es necesario calcular las tensiones en los terminales para comprobar activa:

$$V_{C_1} = V_{C_2} = V_{C_4} = V_{C_5} = 12 - (I_{C_4} + I_{C_1}) \cdot R_3 = 7,6 \text{ V} \quad (7.61)$$

$$V_{E_1} = V_{E_2} = I_{B_4} \cdot R_8 - V_{BE_4} - V_{BE_1} \quad (7.62)$$

$$V_{C_3} = V_{E_1} - I_{E_1} \cdot R_1 \simeq -1,4 \text{ V} \quad (7.63)$$

Comprobación de activa:

- Q_1 y Q_2 : $V_{CB} = 7,3 > 0$
- Q_4 y Q_5 : $V_{CB} = 7,6 > 0$
- Q_3 : $V_{CB} = 3 > 0$

2. Calcular el rango en modo común del diferencial.

Solución:

El límite superior de la tensión de entrada en modo común viene determinado por la condición de activa de Q_4 , es decir:

$$V_{B_4} < V_{C_4} \rightarrow V_{CM} < 7,6 \text{ V} \quad (7.64)$$

El límite inferior de la tensión de entrada en modo común viene determinado por la condición de activa de Q_3 , es decir:

	Q_1	Q_2	Q_4	Q_5
$r_\pi = \frac{V_T}{I_B}$ (K Ω)	5.6	5.6	570	570
$r_o = \frac{V_A}{I_C}$ (K Ω)	∞	∞	∞	∞
$g_m = \frac{I_{C4}}{V_T}$ mA/V	17	17	0.174	0.174

Cuadro 7.1: Parámetros de pequeña señal de los transistores

$$V_{C3} > V_{B3} \tag{7.65}$$

La tensión de colector de Q_3 se despeja de la siguiente expresión:

$$V_{CM} = V_{BE4} + V_{BE1} + I_{C1} \cdot R_1 + V_{C3} \tag{7.66}$$

Teniendo en cuenta que la caída de tensión en la resistencia R_1 es despreciable y que la tensión de base de Q_3 es -4.14 V, la mínima tensión de colector será:

$$V_{CM} > 0,7 + 0,7 + (-4,14) = -2,74 \text{ V} \tag{7.67}$$

Por lo que el rando en modo común es: $-2,74 < V_{CM} < 7,6$.

3. Calcular los parámetros de pequeña señal de Q_1, Q_2, Q_4, Q_5 .

Solución:

4. Calcular la impedancia de entrada del circuito para entrada diferencial y salida diferencial

Solución:

Par aplicar el teorema de Barttlet en el caso diferencial, donde $v_1 - v_2 = v_d$, es necesario considerar las siguientes entradas: $v_1 = \frac{v_d}{2}$ y $v_2 = -\frac{v_d}{2}$. Aplicando el teorema de Barttlet, el circuito en alterna es el indicado en la figura 7.19. La impedancia que se pide tiene la siguiente expresión:

$$Z_{in} = \frac{v_1 - v_2}{i_{in}} = \frac{v_d}{i_{in}} \tag{7.68}$$

En el subcircuito de la figura 7.19, la impedancia de entrada Z_1 es la siguiente:

$$Z_1 = \frac{\frac{v_d}{2}}{i_{in}} = \frac{1}{2} \cdot \frac{v_d}{i_{in}} = \frac{Z_{in}}{2} \quad (7.69)$$

Esta impedancia Z_1 es igual a:

$$Z_1 = R_8 \parallel R_A \quad (7.70)$$

Para calcular R_A es necesario tener en cuenta que $i_{b_1} = (1 + \beta_4) \cdot i_{b_4}$. La tensión en el nodo de entrada es igual a:

$$\frac{v_d}{2} = i_{b_4} \cdot r_{\pi_4} + i_{b_1} \cdot r_{\pi_1} + (\beta + 1) \cdot i_{b_1} \cdot R_1 \quad (7.71)$$

De donde se despeja que:

$$R_A = r_{\pi_4} + (\beta + 1) \cdot r_{\pi_1} + (\beta + 1)^2 R_1 = 1,64 \text{ M}\Omega \quad (7.72)$$

De modo que: $Z_1 \simeq R_8 = 100 \text{ K}$. Finalmente Z_{in} es igual a:

$$Z_{in} = 2 \cdot Z_1 = 200 \text{ K} \quad (7.73)$$

5. Calcular la ganancia en tensión del circuito para entrada diferencial y salida diferencial: $A_d = \frac{v_{o_1} - v_{o_2}}{v_1 - v_2}$

Solución:

Dado el modo diferencial de las entradas, es decir $v_1 = \frac{v_d}{2}$ y $v_2 = -\frac{v_d}{2}$, se cumple que $v_{o_1} = -v_{o_2}$, con lo que:

$$A_d = \frac{2 \cdot v_{o_1}}{v_d} = \frac{v_{o_1}}{\frac{v_d}{2}} \quad (7.74)$$

Del subcircuito de barttlet de la figura 7.19, se aprecia que:

$$v_{o_1} = -(\beta \cdot i_{b_4} + \beta \cdot i_{b_1}) \cdot R_3 = -i_{b_4} \cdot (\beta + \beta \cdot (\beta + 1)) \cdot R_3 \quad (7.75)$$

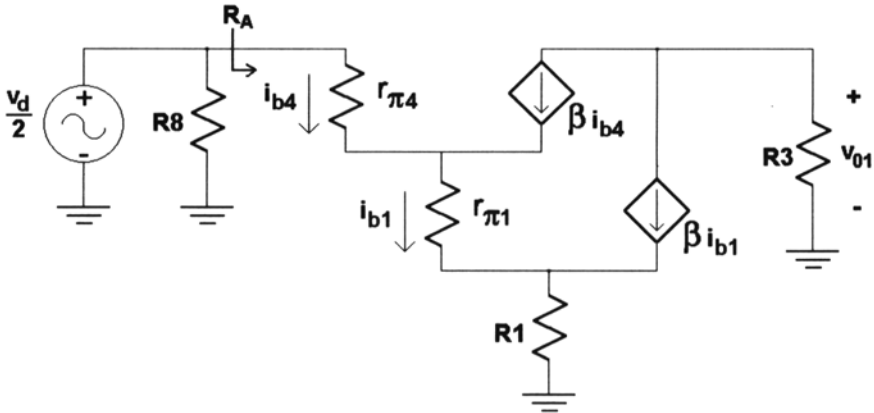


Figura 7.19: Amplificador diferencial

Además y como se mencionó anteriormente la entrada es igual a:

$$\frac{v_d}{2} = i_{b4} \cdot (r_{\pi4} + (\beta + 1)r_{\pi1} + (\beta + 1)^2 \cdot R_1) \quad (7.76)$$

De este modo la ganancia es igual a:

$$A_d = \frac{v_{o1}}{\frac{v_d}{2}} = \frac{-(\beta + \beta \cdot (\beta + 1)) \cdot R_3}{r_{\pi4} + (\beta + 1)r_{\pi1} + (\beta + 1)^2 \cdot R_1} = -61,81 \quad (7.77)$$

2. Fuentes de corriente

Como ya sabemos, la capacidad de rechazar el modo común de un amplificador diferencial depende en gran medida de la resistencia que se observa desde los emisores, que básicamente se corresponde con la resistencia Norton asociada a la fuente de corriente. Así, si esta fuente es ideal, esta resistencia R_E será infinita y el factor CMRR será también infinito. La pregunta es, pues, qué estructura microelectrónica real permite acercarse lo más posible a esta fuente ideal, de manera que la corriente impuesta I se mantenga fija y la resistencia equivalente de Norton asociada presente un valor alto. En ese sentido,

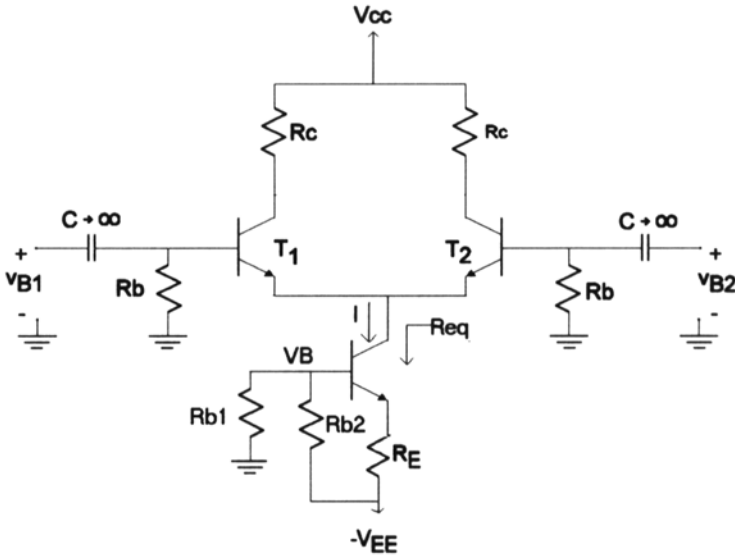


Figura 7.20: Fuente de corriente básica construida con un transistor bipolar

la polarización básica del diferencial, expuesta en la figura 7.6, ofrece un mal diseño, puesto que incrementar el valor de R_E provoca un decremento proporcional de la corriente de polarización y, por tanto, una caída de la ganancia diferencial de la etapa. Si se deseara mantener constante esta corriente, habría que aumentar el valor de la polarización V_{EE} en la misma medida que R_E , algo que no siempre es posible por razones de producción tecnológica (las fuentes de polarización suelen tomar valores determinados) y por las propias limitaciones de los dispositivos. Por este motivo, es necesario emplear circuitos específicos que actúen como fuentes de corrientes, empleando para ello elementos activos (transistores bipolares, JFET o MOSFET).

2.1. Fuente de corriente básica con un transistor bipolar

En la figura 7.20 se presenta una de las fuentes de corrientes más sencillas, realizada con un transistor bipolar y tres resistencias.

En este circuito, si se desprecia la corriente de base I_B , la tensión de polarización en base resultaría del divisor de tensión construido con R_{B1} y R_{B2} , de modo:

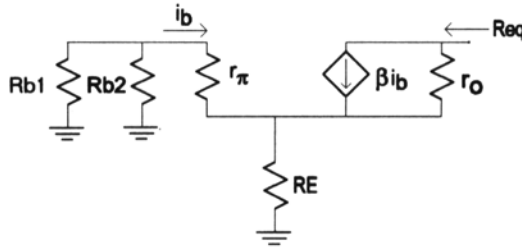


Figura 7.21: Circuito en pequeña señal de la fuente de corriente básica construida con un transistor

$$V_B = \frac{R_{B1}}{R_{B1} + R_{B2}} \cdot [0 - (-V_{EE})] \tag{7.78}$$

Así, la corriente de salida I de la fuente se podría aproximar por la que circula por R_E :

$$I \simeq I_E = \frac{V_B - V_{BE(on)} - (-V_{EE})}{R_E} \tag{7.79}$$

Como se puede observar, la corriente de polarización sigue dependiendo de R_E , pero, en este caso, la resistencia equivalente de la fuente (R_{eq}) es prácticamente independiente de dicho valor. Para calcular R_{eq} habría que analizar el circuito en pequeña señal, que se ha representado en la figura 7.21.

A partir del análisis de este circuito se puede demostrar que el valor de R_{eq} es:

$$R_{eq} = R_E \parallel (r_\pi + R_{B1} \parallel R_{B2}) + r_o \cdot (1 + \beta \cdot \frac{R_E}{r_\pi + R_{B1} \parallel R_{B2} + R_E}) \tag{7.80}$$

donde basta que se cumpla que $R_E \gg (r_\pi + R_{B1} \parallel R_{B2})$ para aproximar R_{eq} por:

$$R_{eq} \approx (1 + \beta) \cdot r_o \tag{7.81}$$

De esta manera la resistencia de la fuente viene determinada por la resistencia de salida r_o , amplificada por β . Así, tanto mejor será la fuente cuando más se acerque el transistor al caso ideal (en el que el valor de r_o es infinito). Por otro lado, al estar multiplicada por β , dado que el rango típico de r_o en

transistores reales se mueve en las decenas o centenas de $K\Omega$, se consiguen resistencias de fuente del orden de $M\Omega$ o decenas de $M\Omega$, sin necesidad de integrar realmente una resistencia de ese valor. Lógicamente, para obtener estos datos se ha supuesto que el transistor se encuentra trabajando en la región activa (I coincide con la corriente de emisor). Esto implica que el circuito funcionará como una fuente de corriente siempre que el transistor no se salga de esa región. De este modo, como ya se verá, la condición de entrada en saturación de los transistores de la fuente de corriente limitan el rango de tensión común que puede soportar el diferencial. En concreto, para esta fuente básica, si la condición de permanencia en la región activa es $V_{BC} < 0$, y dado que:

$$V_B = -V_{EE} + I \cdot R_E + V_{BE}(on) \quad (7.82)$$

$$V_C = V_{CM} - V_{BE}(on) \quad (7.83)$$

donde V_{CM} es la tensión común aplicada en ambas entradas del diferencial. Un correcto funcionamiento de la fuente exige que V_{CM} supere un valor mínimo:

$$V_{CM} > -V_{EE} + I \cdot R_E + 2 \cdot V_{BE}(on) \quad (7.84)$$

2.2. Espejo de corriente

Uno de los principales problemas de la fuente de corriente básica del apartado anterior es su necesidad de incluir tres resistencias. Aunque resulte paradójico, es mucho más costoso de incorporar en un circuito integrado una resistencia que un transistor, especialmente si el valor de la resistencia es alto, ya que el área del circuito que requiere un resistor es proporcional a este valor. Igualmente hay que pensar que en un circuito multietapa se exigiría una estructura como la anterior para polarizar cada una de las etapas individuales, con lo que el número de resistencias a integrar se multiplicaría por el número de etapas. Para solventar esta problemática, los circuitos integrados emplean los llamados espejos de corriente, cuyo objetivo es repetir por cada etapa a polarizar una corriente de referencia (I_{REF}).

El esquema básico de un circuito de polarización por espejo de corriente es el representado en la figura 7.22. Como se puede apreciar, el espejo consta de dos transistores pareados (T_1 y T_2), con las bases cortocircuitadas, lo que obliga a que las polarizaciones de las uniones base-emisor sean idénticas:

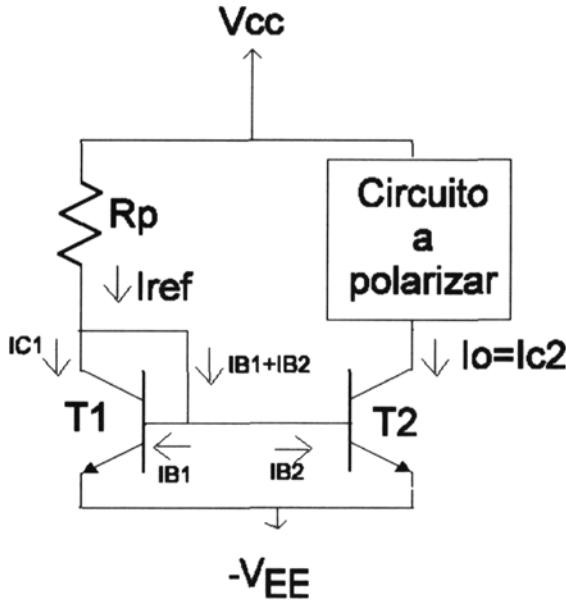


Figura 7.22: Espejo de corriente básico para polarizar una etapa

$$V_{BE1} = V_{BE2} \tag{7.85}$$

El transistor T_1 , con base y colector cortocircuitados, es el denominado dispositivo de referencia y se polariza a través de una red de polarización, por la que circula la corriente de referencia I . La red de polarización, en este caso, se limita a la resistencia R_p , y las tensiones V_{EE} y V_{CC} . El sentido de la corriente garantiza que la unión base-emisor de T_1 se encuentra polarizada en directo mientras que el cortocircuito de base y colector impide que el transistor se sature. Por lo tanto, siempre se encontrará en la región activa. Así, si se considera despreciable la corriente de base, la corriente de colector por T_1 valdrá:

$$I_{C1} \approx I_{REF} = \frac{V_{CC} - (-V_{EE} + V_{BE1})}{R_p} \tag{7.86}$$

Por otro lado, si T_2 se encuentra en la región activa y seguimos considerando el caso ideal, la corriente de colector (que alimenta el circuito a polarizar) valdrá:

$$I_{C_2} \approx I_{s_2} \cdot e^{\frac{V_{BE_2}}{V_T}} = I_{s_1} \cdot e^{\frac{V_{BE_1}}{V_T}} \quad (7.87)$$

Si T_1 y T_2 son fabricados iguales se cumplirá que $I_{S_1} = I_{S_2}$, por lo que los valores de I_{C_2} y I_{C_1} serán el mismo, esto es, el transistor T_2 refleja o repite (de ahí el nombre de repetidor o espejo de corriente) la corriente de polarización I_{REF} que atraviesa T_1 . Es más, dado que el valor del parámetro I_s depende proporcionalmente del área del transistor, si T_2 se fabrica con un área N veces superior a la de T_1 , I_{C_2} multiplicará exactamente por N el valor de I_{REF} :

$$I_{s_2} = N \cdot I_{s_1} \quad (7.88)$$

$$I_o = I_{C_2} \approx I_{s_2} \cdot e^{\frac{V_{BE_1}}{V_T}} = N \cdot I_{s_1} \cdot e^{\frac{V_{BE_1}}{V_T}} = N \cdot I_{REF} \quad (7.89)$$

Hay que insistir en que el funcionamiento correcto del espejo exige que T_2 se encuentre en la región activa, lo que puede llegar a limitar algún parámetro del circuito a polarizar (por ejemplo: el rango en modo común del amplificador diferencial). Por otra parte, si se considera las corrientes de base de los transistores (es decir una β real finita), el efecto de espejo se ve deteriorado, ya que la corriente I_{REF} a imitar se divide entre I_{C_1} y las corrientes de base I_{B_1} e I_{B_2} , del modo:

$$I_{REF} = I_{C_1} + I_{B_1} + I_{B_2} = (\beta + 1) \cdot I_{B_1} + I_{B_2} \quad (7.90)$$

Si T_1 y T_2 son iguales, I_{B_1} e I_{B_2} resultan idénticas, con lo que:

$$I_{REF} = (\beta + 2) \cdot I_{B_2} \quad (7.91)$$

$$I_{B_2} = \frac{I}{\beta + 2} \quad (7.92)$$

Lo cual implica que la corriente de polarización I_o (o I_{C_2}) será algo menor de I_{REF} :

$$I_o = I_{C_2} = \beta \cdot I_{B_2} = \frac{\beta}{\beta + 2} \cdot I_{REF} = \frac{1}{1 + \frac{2}{\beta}} \cdot I_{REF} \quad (7.93)$$

Este alejamiento del caso ideal del espejo será mayor cuanto menor sea β . A esto hay que añadir que, como ya se ha apuntado, en un circuito integrado normalmente existe más de una etapa a alimentar, por lo que el circuito genérico de alimentación por espejos de corriente sería el ilustrado en la figura

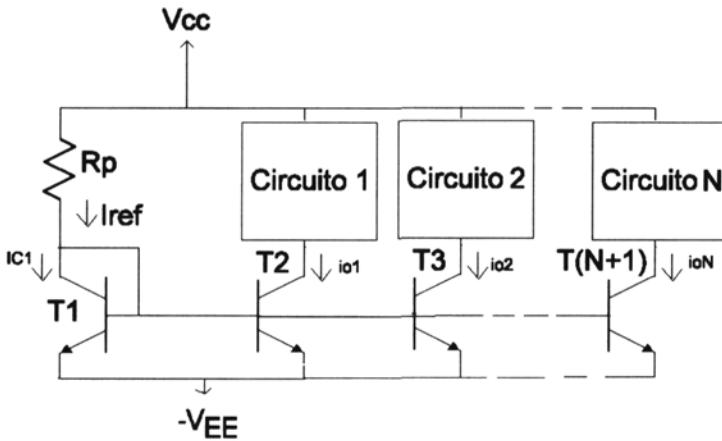


Figura 7.23: Espejo de corriente básico para polarizar N etapas

7.23, en el cual los $N+1$ transistores que conforman los espejos tienen las bases cortocircuitadas. Ahora la corriente de referencia I ha de repartirse entre $N+1$ bases, del modo:

$$I_{REF} = I_{C_1} + (N + 1) \cdot I_{B_1} \tag{7.94}$$

$$I_{B_1} = \frac{I_{REF}}{N + 1 + \beta} \tag{7.95}$$

Así, la corriente de polarización de los transistores del espejo se verá afectada por el incremento del número de etapas N :

$$I_{C_2} = I_{C_3} = \dots = I_{C_{N+1}} = \frac{I_{REF}}{1 + \frac{N+1}{\beta}} \tag{7.96}$$

Por otro lado, la resistencia de salida de las fuentes de corriente sería la propia resistencia r_o de salida de cada uno de los transistores. Para paliar en lo posible esta dependencia con β o incrementar el valor de la resistencia de salida, en los apartados siguientes se presentan algunos espejos de corrientes que introducen mejoras con respecto del caso básico.

2.2.1. Fuente de corriente Wilson

La fuente de corriente Wilson necesita introducir un tercer transistor (T_3), tal y como se refleja en la figura 7.24. Sin embargo, se puede demostrar que en este circuito (siempre que T_3 trabaje en la región activa), la corriente de polarización de salida I_o depende de la corriente I_{REF} de acuerdo con la siguiente relación:

$$I_o = I_{REF} \cdot \frac{1}{1 + \frac{2}{(\beta+2)\beta}} \simeq \frac{1}{1 + \frac{2}{\beta^2}} \quad (7.97)$$

Como se puede deducir, el parámetro β aparece en forma cuadrática, a diferencia de la Ec. 7.93. Así, para un valor de β de 50, la fuente básica presentaría en su corriente de salida una desviación del 3.84 % con respecto a la de referencia, mientras que aplicando el esquema de Wilson esa misma desviación sólo alcanzaría el 0.07 %. Por otro lado, también se puede probar que la resistencia de salida de la fuente vale:

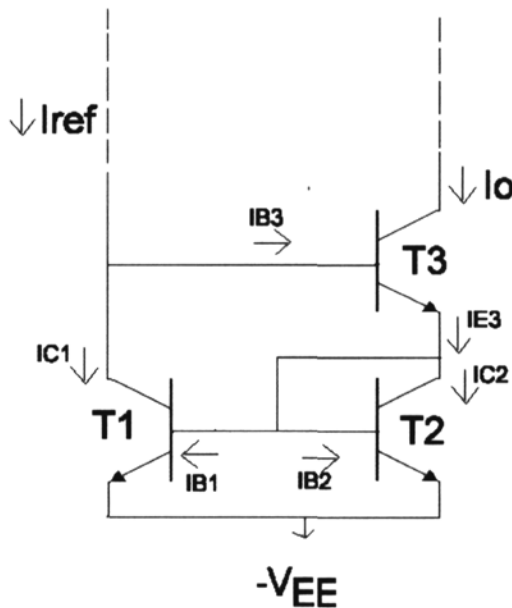


Figura 7.24: Espejo de corriente Wilson

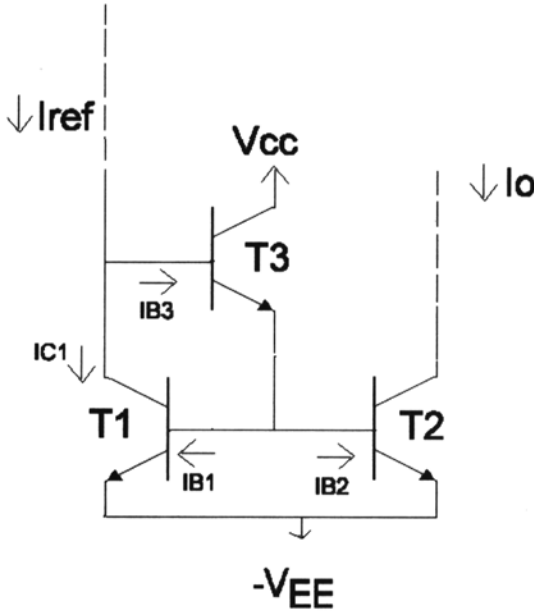


Figura 7.25: Espejo de corriente básico modificado con compensación de la corriente de base

$$R_{eq} = r_o \cdot \left(1 + \frac{\beta^2}{2(\beta + 1)}\right) + \frac{r_\pi}{2(\beta + 1)} \tag{7.98}$$

La cual (dado que $\beta \gg 1$ y $r_o \gg \frac{r_\pi}{2(\beta+1)}$), se puede aproximar por la expresión:

$$R_{eq} = \frac{\beta}{2} \cdot r_o \tag{7.99}$$

Lo que implica que la resistencia queda multiplicada por un factor $\frac{\beta}{2}$ en relación con el circuito básico. Una modificación menos interesante de la fuente básica es la ilustrada en la figura 7.25. En este caso la corriente de polarización presenta un valor parecido:

$$I_o = \frac{I_{REF}}{1 + \frac{2}{\beta \cdot (\beta+1)}} \simeq \frac{I_{REF}}{1 + \frac{2}{\beta^2}} \tag{7.100}$$

Sin embargo, la resistencia de salida es la misma que en el caso básico.

2.2.2. Fuente de corriente Widlar

A veces resulta necesario polarizar una etapa con una corriente muy pequeña. Esto exigiría, para las etapas anteriores, una corriente de referencia muy baja, lo que obligaría a introducir en el circuito de polarización una resistencia R_p muy alta (véase 7.22) o a emplear repetidores con un área muy pequeña. Ya se ha comentado la dificultad de integrar valores altos de resistencias y, por otro lado, hay que tener en cuenta que toda tecnología microelectrónica tiene una resolución máxima que impone unas dimensiones mínimas a los dispositivos. El llamado espejo de corriente Widlar permite diseñar corrientes de polarización de valores muy bajos mediante la integración de una pequeña resistencia en el emisor del transistor repetidor. Su circuito es el representado en la figura 7.26.

A diferencia de los casos anteriores, las tensiones base-emisor de los transistores pareados no coinciden. En concreto, si se desprecian las corrientes de

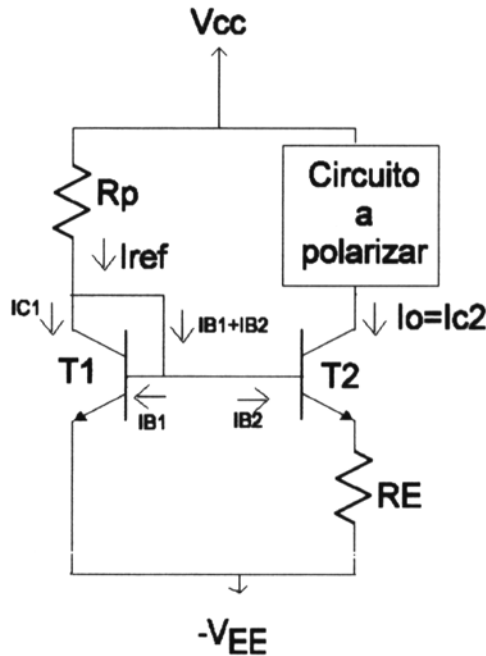


Figura 7.26: Espejo de corriente Widlar

base:

$$V_{BE_1} = V_{BE_2} + I_o \cdot R_E \quad (7.101)$$

Donde V_{BE_1} y V_{BE_2} se podrían calcular a partir del valor de I_{REF} y del valor deseado de I_o , del modo:

$$V_{BE_1} = V_T \cdot \ln \frac{I_{REF}}{I_{s1}} \quad (7.102)$$

$$V_{BE_2} = V_T \cdot \ln \frac{I_o}{I_{s2}} \quad (7.103)$$

Si T_1 y T_2 son iguales, se cumple que $I_{s1} = I_{s2}$, con lo que:

$$V_{BE_1} - V_{BE_2} = I_o \cdot R_E = V_T \cdot \ln \frac{I_{REF}}{I_o} \quad (7.104)$$

De donde se podría obtener el valor con el que es necesario diseñar R_E para obtener I_o a partir de I_{REF} :

$$R_E = \frac{V_T}{I_o} \cdot \ln \frac{I_{REF}}{I_o} \quad (7.105)$$

Así, si se desea conseguir, a partir de una corriente I_{REF} de 10 mA, un valor de I_o cien veces inferior ($I_o = 0.1$ mA), bastaría con un valor de R_p y R_E de 2.930 y 1.151 K Ω , respectivamente (para $V_{EE} = V_{CC} = 15V$). Por contra, en el esquema básico, una corriente de salida como la anterior, exigiría integrar una resistencia R_p de 293 K Ω , que consumiría más de 70 veces el área de las dos resistencias que utiliza la fuente Widlar. Por otro lado, esta fuente también mejora la resistencia de salida, la cual se puede aproximar por la expresión:

$$R_{eq} \approx (1 + g_{m2} \cdot (R_E \parallel r_{\pi_2})) \cdot r_{o2} \quad (7.106)$$

3. Amplificador diferencial con cargas activas

Como ya sabemos, la ganancia en modo diferencial depende de la carga existente en los colectores. Esto implica que si se requiere una alta ganancia en una sola etapa, es necesario integrar una resistencia R_C de alto valor. Esto, aparte del coste tecnológico que supone el integrar resistencias elevadas, disminuye el rango en modo común del amplificador. Una posible solución a este problema pasa por la utilización de las llamadas cargas activas. Por carga

activa se entiende un dispositivo activo (un transistor) que actúa dentro de un circuito desempeñando el papel de una resistencia (carga pasiva). El uso de este tipo de cargas ahorra área de integración (un transistor es más fácil de integrar que un resistor) y puede llegar a introducir ventajas funcionales adicionales como incrementos de la ganancia o mejoras en la respuesta en frecuencia. El amplificador diferencial básico bipolar quedaría con cargas activas tal y como se muestra en la figura 7.27.

Como se puede observar en la figura, la base y el colector de la carga activa T_3 han sido cortocircuitados. Así, el transistor T_3 se encuentra polarizado en la configuración diodo, es decir, de tal manera que equivale a un diodo donde el ánodo es el emisor y el cátodo los terminales de base y colector. De esta manera, la resistencia R' que se observa en pequeña señal desde el colector de T_1 es:

$$R' = \frac{r_{\pi_3}}{\beta + 1} \parallel r_{\pi_4} \simeq \frac{r_{\pi_3}}{\beta + 1} \quad (7.107)$$

Con lo que, aplicando la fórmula de ganancia asimétrica de un diferencial,

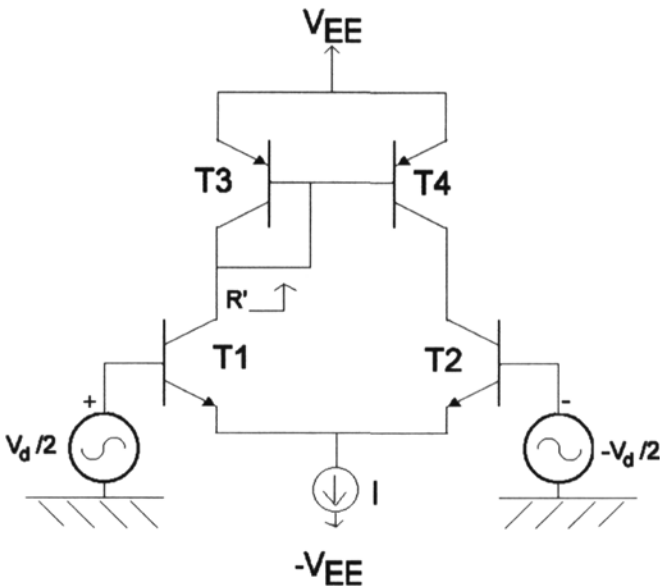


Figura 7.27: Amplificador diferencial básico con cargas activas

la tensión en el colector de T_1 y, por tanto, en la base de T_4 es:

$$v_{b_4} = -g_{m_1} \cdot R' \cdot \frac{v_d}{2} \simeq -\frac{g_{m_1} \cdot r_{\pi_3}}{\beta + 1} \cdot \frac{v_d}{2} \tag{7.108}$$

Dado que por la corriente de polarización de T_1 y T_3 es prácticamente la misma, se cumple que:

$$g_{m_1} \cdot r_{\pi_3} = \beta \tag{7.109}$$

Lo que implica que:

$$v_{b_4} \simeq -\frac{\beta}{\beta + 1} \cdot \frac{v_d}{2} \simeq -\frac{v_d}{2} \tag{7.110}$$

Es decir, en la base de T_4 aparece prácticamente la misma tensión que en la base de T_2 , por lo que la amplificación de la señal diferencial será doble. Así, si se aplica Barttlet en el semicrcuito de salida, el circuito en pequeña señal quedaría tal y como se representa en la figura 7.28.

Del análisis de este circuito se deduce que la ganancia diferencial en pequeña señal vale:

$$A_d = \frac{v_o}{v_d} = \left(\frac{g_{m_2}}{2} + \frac{g_{m_4}}{2} \right) \cdot (r_{o_2} \parallel r_{o_4}) \tag{7.111}$$

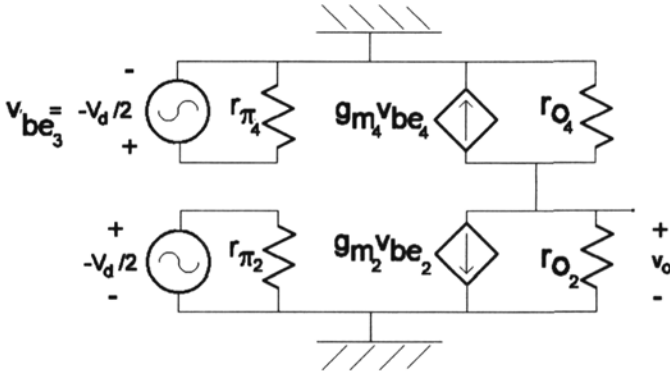


Figura 7.28: Circuito en pequeña señal del diferencial básico con cargas activas (circuito tras aplicar Barttlet)

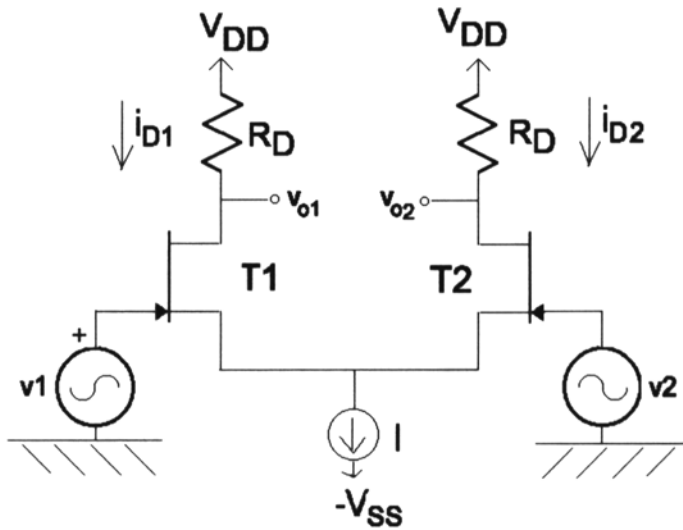


Figura 7.29: Amplificador diferencial básico con transistores JFET

De donde, si T_1 y T_2 , recorridos por la misma corriente de polarización (con lo que $g_{m1} = g_{m2}$), poseen además la misma tensión de Early y, por tanto, la misma resistencia de salida r_o , la ganancia queda reducida a la expresión:

$$A_d = g_m \cdot \frac{r_o}{2} \quad (7.112)$$

De este modo, la ganancia depende de la resistencia de salida de los transistores (con valores típicos que pueden superar las centenas de $K\Omega$, dependiendo también de la corriente I de polarización) evitando integrar resistencias.

4. Amplificador diferencial con JFET

El diferencial construido con transistores JFET repite la filosofía de trabajo y la estructura del diferencial bipolar, tal y como se puede deducir de la figura 7.29, donde se ha representado el par diferencial básico.

La diferencia fundamental con respecto al caso bipolar radica en la impedancia de entrada infinita que ofrece el amplificador tanto en modo común como en modo diferencial (ya que las corrientes por puerta son prácticamente nulas). Como en el amplificador con bipolares, una pequeña tensión diferencial entre

las entradas ($V_d = V_1 - V_2$) provoca una fuerte asimetría en la distribución de la corriente de polarización I entre los transistores T_1 y T_2 . Así si tenemos en cuenta que:

$$i_{D1} = I_{DSS} \cdot \left(1 - \frac{V_1 - V_s}{V_p}\right)^2 \quad (7.113)$$

$$\sqrt{i_{D1}} = \sqrt{I_{DSS}} \cdot \left(1 - \frac{V_1 - V_s}{V_p}\right) \quad (7.114)$$

$$i_{D2} = I_{DSS} \cdot \left(1 - \frac{V_2 - V_s}{V_p}\right)^2 \quad (7.115)$$

$$\sqrt{i_{D2}} = \sqrt{I_{DSS}} \cdot \left(1 - \frac{V_2 - V_s}{V_p}\right) \quad (7.116)$$

La diferencia de los términos anteriores se podría definir en función de V_d :

$$\sqrt{i_{D1}} - \sqrt{i_{D2}} = \sqrt{I_{DSS}} \cdot \frac{V_d}{-V_p} \quad (7.117)$$

Lo que, unido a la condición:

$$i_{D1} + i_{D2} = I \quad (7.118)$$

permite establecer un sistema de dos ecuaciones con dos incógnitas a partir del cual se pueden despejar los valores de i_{D1} e i_{D2} :

$$i_{D1} = \frac{I}{2} + v_d \cdot \frac{I}{-2 \cdot V_p} \sqrt{2 \cdot \frac{I_{DSS}}{I} - \left(\frac{V_d}{V_p}\right)^2 \cdot \left(\frac{I_{DSS}}{I}\right)^2} \quad (7.119)$$

$$i_{D2} = \frac{I}{2} - v_d \cdot \frac{I}{-2 \cdot V_p} \sqrt{2 \cdot \frac{I_{DSS}}{I} - \left(\frac{V_d}{V_p}\right)^2 \cdot \left(\frac{I_{DSS}}{I}\right)^2} \quad (7.120)$$

De donde se deduce fácilmente la relación entre la variación de la corriente por los drenadores y la tensión diferencial:

$$|\Delta i_D| = v_d \cdot \frac{I}{-2 \cdot V_p} \sqrt{2 \cdot \frac{I_{DSS}}{I} - \left(\frac{V_d}{V_p}\right)^2 \cdot \left(\frac{I_{DSS}}{I}\right)^2} \quad (7.121)$$

En la expresión anterior, para los valores típicos de I , I_{DSS} y V_p , si V_d es inferior a 1 voltio, se suele cumplir que:

$$\left(\frac{V_d}{V_p}\right)^2 \ll \frac{2 \cdot I}{I_{DSS}} \quad (7.122)$$

Esto permite despreciar el restando dentro de la raíz en la ecuación 7.121, con lo que es posible aproximar una relación lineal entre la variación de corriente y tensión diferencial:

$$|\Delta i_D| \simeq v_d \cdot \frac{I}{-2 \cdot V_p} \sqrt{2 \cdot \frac{I_{DSS}}{I}} \quad (7.123)$$

En cualquier caso, partiendo de la ecuación 7.121 y teniendo en cuenta que la máxima variación que puede sufrir la corriente por cada una de las ramas es $\frac{I}{2}$, podríamos calcular el rango máximo de variación de V_d , esto es, la tensión diferencial a partir de la cual toda la corriente circula por uno de los transistores. Este valor es:

$$|V_{d_{max}}| = |V_p| \cdot \sqrt{\frac{I}{I_{DSS}}} \quad (7.124)$$

Donde se debe cumplir que $I_{DSS} > I$, puesto que, en caso contrario, si se desea que I circule por entero a través de un transistor, la relación en *pinch-off* de la corriente con la tensión de puerta exigiría polarizar en directa la unión de la puerta con el canal ($V_{GS} > 0$), algo en principio indeseable.

4.1. Rango en modo común

En cuanto al rango en modo común, las limitaciones son las mismas que en el caso del diferencial con transistores bipolares. Es decir, la tensión común máxima estará limitada por la salida de la región activa de los transistores, la cual viene dada por la condición:

$$V_{GD} = V_{CM} - V_D < V_p \quad (7.125)$$

$$V_{CM_{max}} = V_D + V_p \quad (7.126)$$

Por otro lado, la tensión mínima del modo común quedará limitada por los dispositivos que puedan constituir la fuente de corriente.

4.2. Análisis en pequeña señal

A la relación lineal aproximada por la ecuación 7.123 se puede llegar de una manera más simple mediante el análisis en pequeña señal. Para ello se puede aplicar el teorema de Bartlett al circuito anterior, estableciendo el eje de simetría tal y como se ilustra en la figura 7.30. Como se puede apreciar, la figura también incluye la resistencia asociada a la fuente, denominada en este

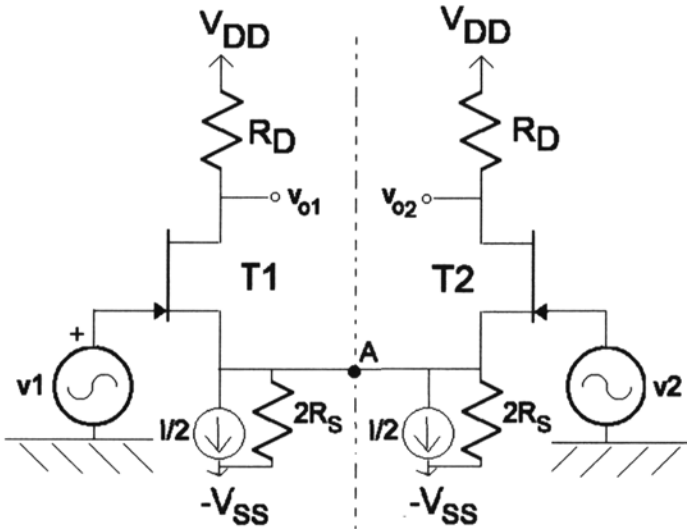


Figura 7.30: Circuito equivalente del amplificador diferencial con eje de simetría para aplicar el teorema de Bartlett

caso R_s .

Al aplicar Bartlett en el modo diferencial, el punto de simetría A pasa a estar conectado a tierra, con lo que el circuito en pequeña señal para el semi-circuito izquierdo quedaría tal y como se apunta en la figura 7.31, donde se ha supuesto el modelo ideal ($r_{o1} = \infty$) para el transistor T_1 .

Del análisis de esta sencilla etapa en fuente común se deduce que la ganancia diferencial con salida asimétrica en v_{o1} es:

$$A_{da} = \frac{v_{o1}}{v_d} = -\frac{1}{2} \cdot g_{m1} \cdot R_D \tag{7.127}$$

Si se considerase la resistencia de salida r_{o1} , la expresión quedaría:

$$A_{da} = -\frac{1}{2} \cdot g_{m1} \cdot (R_D \parallel r_{o1}) \tag{7.128}$$

Si se tomase la salida diferencial, resulta evidente que la ganancia se duplicaría:

$$A_{dd} = \frac{v_{o1} - v_{o2}}{v_d} = -g_{m1} \cdot R_D \quad (7.129)$$

donde lógicamente se ha supuesto que los transistores se encuentran perfectamente pareados y polarizados del mismo modo, con lo que $g_{m1} = g_{m2}$.

Por lo que se refiere al análisis del modo común, la aplicación del teorema de Bartlett permite abrir el circuito por el punto A . Así, el circuito en pequeña señal sería el de la figura 7.32.

La ganancia de este circuito (con salida asimétrica en v_{o1}) es la correspondiente a la de una etapa en fuente común con resistencia de fuente:

$$A_{CM} = \frac{v_{o1}}{v_{CM}} = \frac{-g_{m1} \cdot R_D}{1 + g_{m1} \cdot (2R_s)} \quad (7.130)$$

Si la salida es simétrica y siguiendo con la suposición de la perfecta simetría del circuito, la ganancia en modo común es nula: $(v_{o1} - v_{o2})/v_{CM} = 0$. Por otro lado y como resulta obvio, las impedancias de entradas tanto para el modo diferencial R_{in_d} , como para el modo común R_{in_c} , son infinitas:

$$R_{in_d} = R_{in_c} = \infty \quad (7.131)$$

Por su parte, el factor de rechazo $CMRR$ con salida asimétrica (con salida simétrica sería teóricamente infinito) se calcula a partir del cociente de las ganancias correspondientes al modo diferencial y común:

$$CMRR = \left| \frac{A_{da}}{A_{CM}} \right| = \frac{1 + 2 \cdot g_{m1} \cdot R_s}{2} \quad (7.132)$$

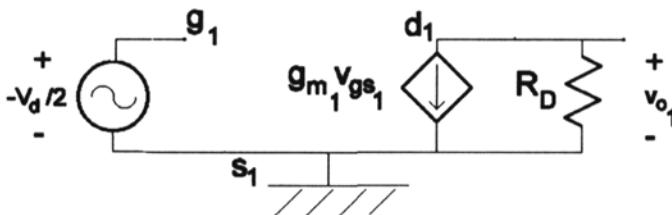


Figura 7.31: Circuito en pequeña señal del par diferencial con JFET en modo diferencial

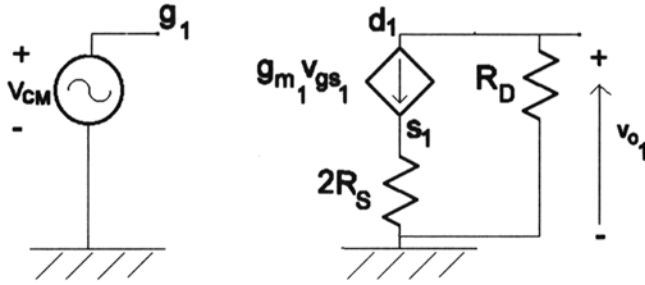


Figura 7.32: Circuito en pequeña señal del par diferencial con JFET en modo común

Al igual que en el caso con bipolares, este factor será tanto más alto cuanto más se acerque al ideal la fuente (y más alta sea su resistencia asociada R_s)

5. Amplificador diferencial con MOSFET

La estructura y las características fundamentales del amplificador diferencial con MOSFET repiten las del par construido con JFET anteriormente analizados. El esquema de un amplificador diferencial básico con MOSFET es el representado en la figura 7.33.

En el rango de funcionamiento donde el amplificador resulta de interés, ambos transistores trabajan en saturación, lo que implica que las corrientes totales i_{D1} e i_{D2} que circulan por los transistores han de valer:

$$i_{D1} = K \cdot (V_{GS1} - V_T)^2 \tag{7.133}$$

$$\sqrt{i_{D1}} = \sqrt{K} \cdot (V_{GS1} - V_T) \tag{7.134}$$

$$i_{D2} = K \cdot (V_{GS2} - V_T)^2 \tag{7.135}$$

$$\sqrt{i_{D2}} = \sqrt{K} \cdot (V_{GS2} - V_T) \tag{7.136}$$

donde se ha considerado que ambos dispositivos son perfectamente idénticos y que, por tanto, $K_1 = K_2 = K$ y $V_{T1} = V_{T2} = V_T$. Restando ambas expresiones y teniendo en cuenta que $v_d = v_1 - v_2 = v_{GS1} - v_{GS2}$, se obtiene que:

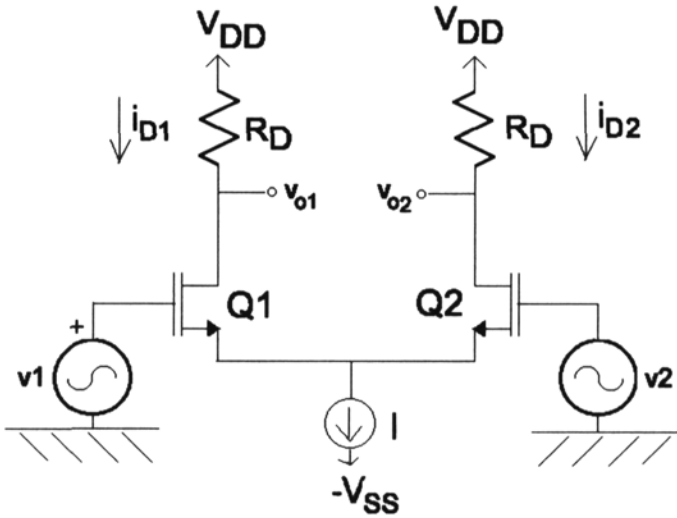


Figura 7.33: Amplificador diferencial básico con transistores MOSFET

$$\sqrt{i_{D1}} - \sqrt{i_{D2}} = \sqrt{K} \cdot v_d \quad (7.137)$$

donde la suma de i_{D1} e i_{D2} se corresponde con la corriente de polarización global I :

$$i_{D1} + i_{D2} = I \quad (7.138)$$

Resolviendo el sistema de ecuaciones no lineal formado por las ecuaciones 7.137 y 7.138, se llega a la conclusión:

$$i_{D1} = \frac{I}{2} + \sqrt{2K \cdot I} \cdot \frac{V_d}{2} \cdot \sqrt{1 - \frac{(V_d/2)^2}{I/2K}} = \frac{I}{2} + \Delta i_D \quad (7.139)$$

$$i_{D2} = \frac{I}{2} - \sqrt{2K \cdot I} \cdot \frac{V_d}{2} \cdot \sqrt{1 - \frac{(V_d/2)^2}{I/2K}} = \frac{I}{2} - \Delta i_D \quad (7.140)$$

Para tensiones diferenciales pequeñas, en concreto, si se cumple la condición:

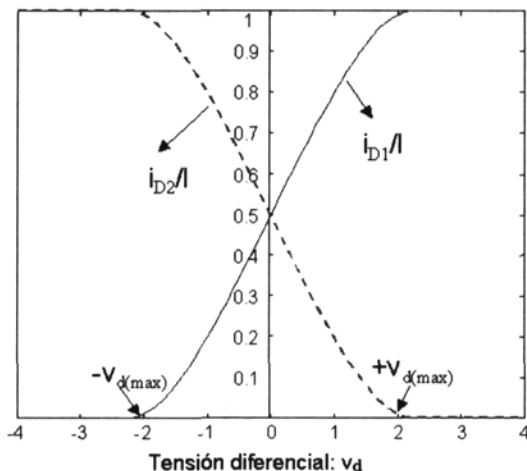


Figura 7.34: Evolución de las corrientes normalizadas i_{D1} e i_{D2} en función de la tensión diferencial

$$V_d \ll \sqrt{\frac{2I}{K}} = \sqrt{2} \cdot (V_{GS} - V_T) \quad (7.141)$$

La variación de corriente Δi_D se puede aproximar por una relación linealmente dependiente de la tensión V_d :

$$\Delta i_D = \sqrt{2K \cdot I} \cdot \frac{V_d}{2} \quad (7.142)$$

En cualquier caso, y conociendo que la máxima excursión de la variación es $\frac{I}{2}$, se puede averiguar el máximo valor que puede tomar la tensión diferencial antes de que toda la corriente atraviese uno de los dos transistores:

$$|\Delta i_{D_{max}}| = \frac{I}{2} \quad (7.143)$$

$$V_{d_{max}} = \sqrt{2} \cdot (V_{GS} - V_T) \quad (7.144)$$

Así, la relación entre la variación de la corriente y la tensión diferencial sigue el comportamiento reflejado en la figura 7.34.

Por lo que respecta al análisis en pequeña señal, los resultados fundamentales son los mismos que los que arroja el diferencial con JFET. Así, las

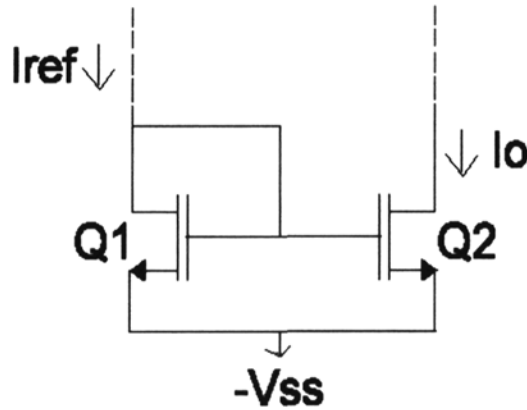


Figura 7.35: Espejo de corriente básico con transistores MOS

ganancias en modo común y diferencial para salida asimétrica considerando a los transistores ideales resultan ser:

$$A_{da} = -\frac{1}{2} \cdot g_{m1} \cdot R_D \quad (7.145)$$

$$A_{CM} = -\frac{g_{m1} \cdot R_D}{1 + g_{m1} \cdot 2R_s} \quad (7.146)$$

Esto conduce a un factor de rechazo en modo común (para salida asimétrica) de:

$$CMRR = \frac{1 + 2 \cdot g_m \cdot R_s}{2} \quad (7.147)$$

Donde R_s se correspondería con la resistencia equivalente de la fuente. Lógicamente y al igual que para el caso con JFET, las resistencias de entrada de ambos modos de funcionamiento también son infinitas.

6. Espejos de corriente con transistores MOS

Los espejos de corrientes con transistores MOSFET siguen los mismos esquemas de los espejos construidos con bipolares. Así, la fuente básica es la representada en la figura 7.35.

Como se puede deducir de la figura y al igual que el circuito con bipolares, Q_1 se encuentra obligadamente en la región activa o de *pinch off*. Como las tensiones de polarización de las puertas coinciden ($V_{GS_1} = V_{GS_2}$), si Q_2 se encuentra también en la región activa, la relación entre I_{REF} e I_o cumplirá que:

$$\frac{I_o}{I_{REF}} = \frac{K_2 \cdot (V_{GS_2} - V_T)^2}{K_1 \cdot (V_{GS_1} - V_T)^2} = \frac{K_2}{K_1} \quad (7.148)$$

Lo que implica que:

$$I_o = I_{REF} \cdot \frac{K_2}{K_1} = I_{REF} \cdot \left(\frac{W}{L}\right)_2 \left(\frac{W}{L}\right)_1^{-1} \quad (7.149)$$

donde $\frac{W}{L}$ se corresponde con las dimensiones físicas de los transistores (W : anchura transversal y L : longitud de canal). En la expresión anterior la relación $\frac{K_2}{K_1}$ coincide con $\frac{(\frac{W}{L})_2}{(\frac{W}{L})_1}$, puesto que la movilidad μ y la capacidad C_o son parámetros fijos dependientes del semiconductor y la tecnología empleados. Esto significa que la relación entre las corrientes se puede diseñar a partir del cociente de las dimensiones de los transistores. Si estos son iguales, I_o repetiría el valor ofrecido por I_{REF} .

Con respecto a las fuentes con bipolares, los espejos con MOSFET evitan el problema de la β finita ya que no existe corriente por puerta e I_{REF} circula enteramente por el drenador del transistor de referencia Q_1 . Sin embargo, la resistencia R_{eq} de la fuente coincide con la resistencia de salida r_o del transistor Q_2 . En el caso de los transistores MOS, este parámetro suele ser menor que en los bipolares, lo cual obliga a considerar diseños que mejoren esta resistencia equivalente.

6.1. Fuente cascode

Para incrementar el valor de R_{eq} la fuente de corriente cascode, representada en la figura 7.36, coloca una etapa cascode (transistores Q_2 y Q_3) para repetir la corriente de referencia.

Se puede probar que, al igual que en el amplificador cascode, en pequeña señal la resistencia equivalente de la fuente es:

$$R_{eq} = r_{o2} + (1 + g_{m3} \cdot r_{o2}) \cdot r_{o3} \simeq g_{m3} \cdot r_{o2} \cdot r_{o3} \quad (7.150)$$

Lo que multiplica por un factor $g_m \cdot r_o$ (bastante superior a 1) la impedancia observada por el circuito básico.

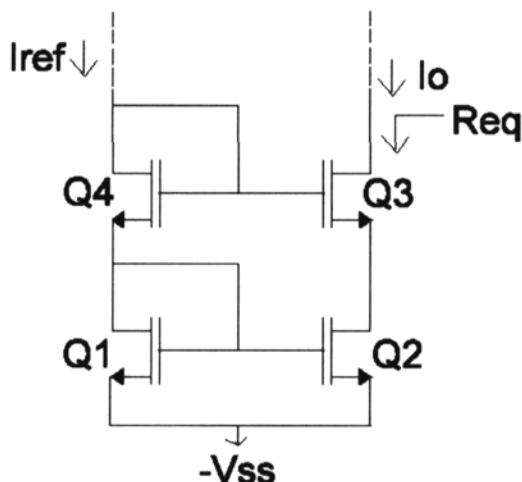


Figura 7.36: Fuente cascode con transistores MOS

6.2. Fuente Wilson

Una impedancia similar a la de la fuente cascode se obtiene si se emplea la versión de la fuente Wilson con transistores MOSFET, la cual se ha trazado en la figura 7.37.

El valor exacto de la resistencia equivalente de este circuito es:

$$R_{eq} = \left(1 + g_{m3} \cdot \frac{g_{m1} \cdot r_{o1} + 1}{g_{m2} \cdot r_{o2} + 1} \cdot r_{o2}\right) \cdot r_{o3} + r_{o2} \parallel \frac{1}{g_{m2}} \quad (7.151)$$

Si Q_1 y Q_2 son iguales, al estar polarizados con la misma tensión de puerta, la expresión anterior cabe aproximarla por un valor idéntico al de la fuente cascode:

$$R_{eq} \simeq g_{m3} \cdot r_{o2} \cdot r_{o3} \quad (7.152)$$

No obstante, un problema de esta configuración viene dado por el hecho de que la tensión drenador-fuente V_{DS} del transistor de referencia Q_1 y el repetidor Q_2 , no es el mismo. En concreto V_{DS1} es el doble de V_{DS2} ya que:

$$V_{DS1} = V_{DS2} + V_{GS3} = V_{GS2} + V_{GS3} = 2 \cdot V_{GS2} = 2 \cdot V_{DS2} \quad (7.153)$$

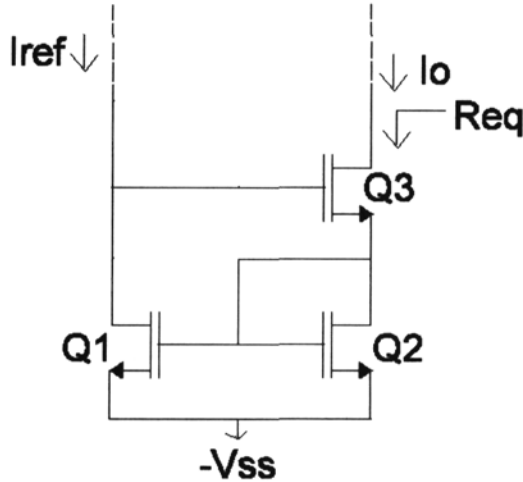


Figura 7.37: Fuente Wilson con transistores MOS

dado que $V_{DS_2} = V_{GS_2}$ y si Q_3 y Q_2 son iguales, su polarización de puerta-fuente ha de ser la misma: $V_{GS_2} = V_{GS_3}$. Esta diferencia de la polarización del drenador en Q_1 y Q_2 provoca que I_o no repita exactamente el valor de I_{REF} , puesto que, recordemos, en un transistor MOS real, la corriente que lo circula en la región activa depende no sólo de la tensión V_{GS} sino también de V_{DS} , del modo:

$$I_D = K \cdot (V_{GS} - V_T)^2 \cdot \left(1 + \frac{V_{DS}}{|V_A|}\right) \tag{7.154}$$

donde V_A es la tensión de Early equivalente que caracteriza la pendiente de la curva de I_D en la región activa. Para subsanar este problema es posible introducir un cuarto transistor, tal y como se ilustra en la figura 7.38. En este circuito modificado, que posee la misma R_{eq} de la fuente Wilson, Q_4 permite compensar la tensión que cae entre la puerta y la fuente de Q_3 (V_{GS_3}).

7. Cargas activas con MOSFET

El amplificador diferencial con cargas activas MOSFET repite de nuevo el esquema de su homólogo construido con transistores bipolares. Este amplificador, dibujado en la figura 7.39, emplea la denominada tecnología CMOS (*Complementary MOS*) en la que se combinan los transistores MOS de canal

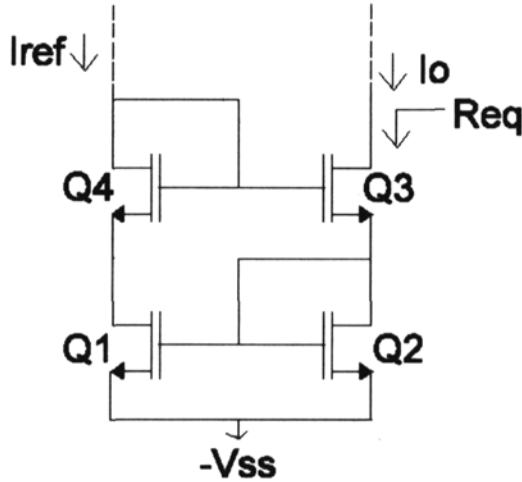


Figura 7.38: Fuente Wilson modificada

N con los de canal P.

En este circuito, y como se aprecia de la figura 7.40, la resistencia observada desde el drenador de Q_1 es la correspondiente a Q_3 en donde drenador y puerta han sido cortocircuitados:

$$R' = \frac{1}{g_{m3}} \parallel r_{o3} \simeq \frac{1}{g_{m3}} \quad (7.155)$$

Partiendo de esta resistencia equivalente se tiene que la tensión en la puerta de Q_4 es:

$$v_{d1} = v_{gs4} = -g_{m1} \cdot \frac{1}{g_{m3}} \frac{v_d}{2} = -\frac{v_d}{2} \quad (7.156)$$

donde se ha supuesto que Q_1 y Q_2 son iguales y que, por tanto, al estar polarizados por la misma corriente, se cumple que $g_{m1} = g_{m3}$. Conociendo el valor de esta tensión y si se aplica Bartlett, el semicircuito de salida en pequeña señal queda tal y como se plantea en la figura 7.41.

Del análisis del circuito anterior se deduce que:

$$v_o = [-g_{m2} \cdot (-\frac{v_d}{2}) - g_{m4} \cdot (-\frac{v_d}{2})] \cdot (r_{o2} \parallel r_{o4}) \quad (7.157)$$

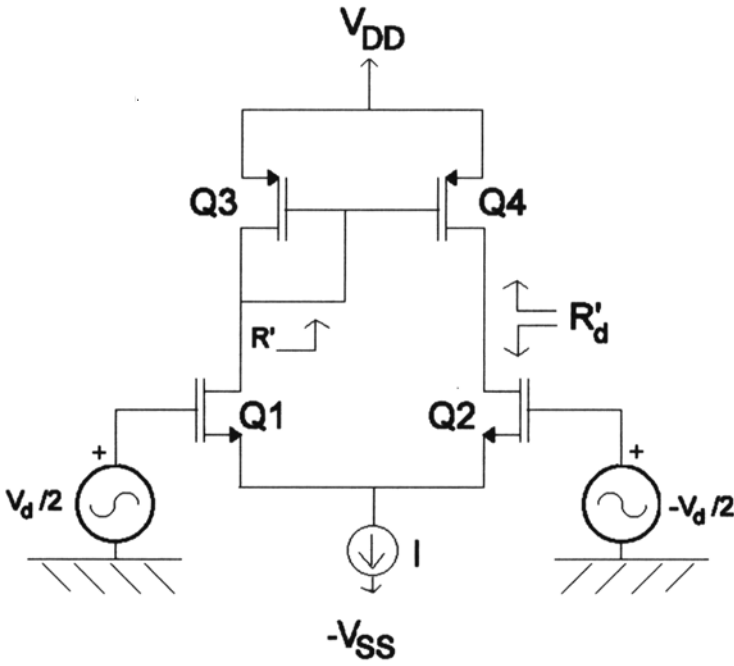


Figura 7.39: Amplificador diferencial MOS con cargas activas

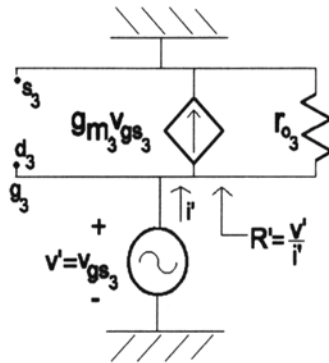


Figura 7.40: Circuito en pequeña señal para calcular la resistencia equivalente de la cargas activa

De donde, si Q_2 y Q_4 son iguales ($g_m = g_{m_2} = g_{m_4}$; $r_o = r_{o_2} = r_{o_4}$):

$$v_o = g_m \cdot \frac{r_o}{2} \cdot v_d \tag{7.158}$$

Lo que implica que la ganancia diferencial con salida asimétrica de la etapa ofrece el mismo resultado que para el caso de cargas activas con bipolares:

$$A_{da} = \frac{v_o}{v_d} = g_m \cdot \frac{r_o}{2} \tag{7.159}$$

Esto significa que la ganancia depende de la impedancia de salida de los transistores (r_o) y no de una resistencia físicamente integrada en el circuito. Además, se consigue que la ganancia, a pesar de tomarse la salida diferencial, no quede dividida por dos (el factor $\frac{r_o}{2}$ se debe a las dos resistencias en paralelo). En ese sentido las cargas activas duplican la ganancia que se obtiene con cargas convencionales. Por otra parte, la resistencia r_o (menor por lo general que para los bipolares) puede ser mejorada con técnicas similares a las empleadas para las fuentes de corriente. En ese caso, y como regla general, podemos decir que la ganancia del diferencial depende de la transconductancia de los transistores del diferencial ($g_{m_1} = g_{m_2}$) y de la carga R_d observada desde el drenador del transistor Q_2 del par:

$$A_d = g_m \cdot R'_d \tag{7.160}$$

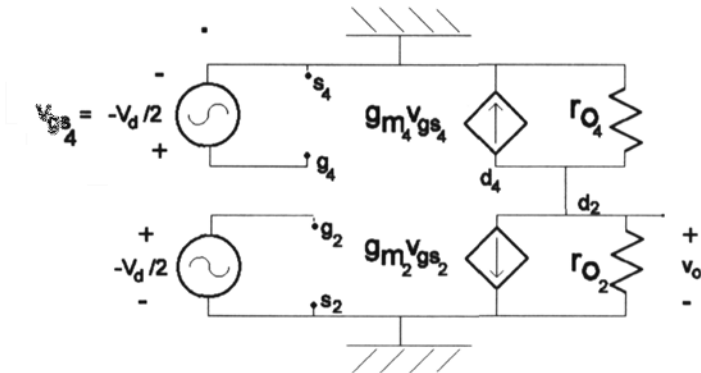


Figura 7.41: Circuito en pequeña señal del diferencial MOS con cargas activas (tras aplicar Bartlett)

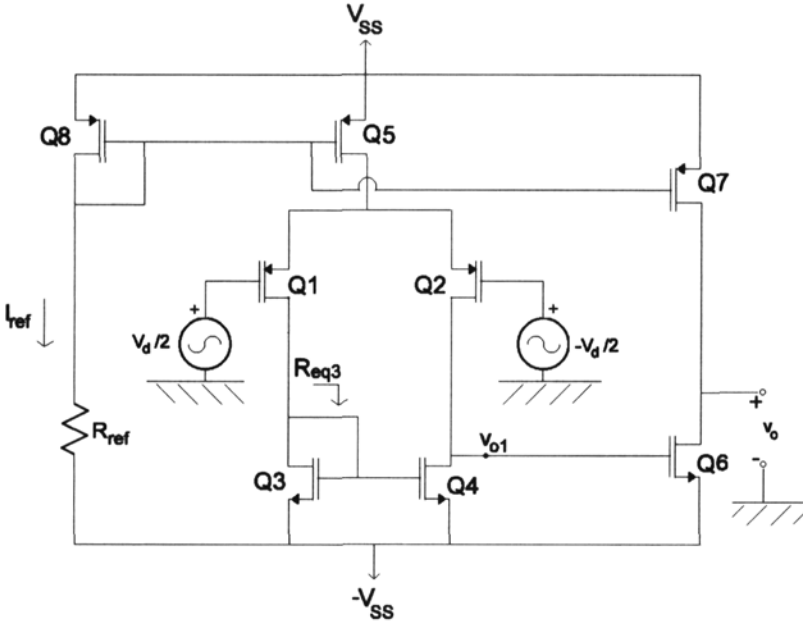


Figura 7.42: Circuito amplificador CMOS

8. Ejercicio de amplificador diferencial CMOS

En la figura 7.42 se ha representado el circuito de un amplificador operacional muy simplificado construido con tecnología CMOS.

Datos del problema:

- $V_{ss} = 5 \text{ V}$
- Con la tecnología empleada, los transistores de canal P (Q_1, Q_2, Q_5, Q_7, Q_8) poseen todos: $\mu_p \cdot C_{ox} = 10 \mu\text{A}/\text{V}^2$, $V_T = -1 \text{ V}$

- Por contra, los transistores de canal N (Q_3, Q_4, Q_6) presentan los siguientes datos comunes: $\mu_n \cdot C_{ox} = 20 \mu A/V^2$, $|V_A| = 25 \text{ V}$, $V_T = 1 \text{ V}$
 - Para los transistores $Q_1, Q_2, Q_3, Q_4, Q_5, Q_6$ y Q_8 : $\frac{W}{L} = 15$, mientras que para Q_5, Q_7, Q_8 : $|V_A| = 25 \text{ V}$.
1. Identifique las etapas de que consta el circuito y comente la función de cada transistor

Solución:

Se trata de un amplificador multietapa formada por una etapa inicial diferencial con salida asimétrica a la que sigue una etapa en surtidor común. Las funciones de los transistores son:

- Q_8 forma un espejo de corriente con Q_5 y Q_7
 - Q_1 y Q_2 constituyen el par diferencial mientras que Q_3 y Q_4 actúan como cargas activas
 - Q_6 conforma una etapa en surtidor común que amplifica la salida del diferencial y donde la resistencia de drenador ha sido reemplazada por Q_7 que actúa como carga activa
2. Calcule el valor de R_{ref} para que el valor de corriente de referencia I_{ref} sea de $25 \mu A$. ¿Cómo se podría evitar la integración de esta resistencia?

Solución:

Puesto que Q_8 posee drenador y puerta cortocircuitados, se cumple que $V_{SG} = V_{SD}$ y, por tanto, la condición de Pinch-off:

$$V_{SD_8} \geq (V_{SG_8} + V_T = V_{SD_8} - 1) \quad (7.161)$$

Por tanto, y teniendo en cuenta que $I_{D_8} = I_{ref}$ se puede despejar el valor de V_{SG_8} :

$$I_{REF} = K_8 \cdot (V_{SG_8} + V_{T_8})^2 \quad (7.162)$$

$$V_{SG_8} = \sqrt{\frac{I_{REF}}{K_8}} - V_{T_8} = 1,577 \text{ V} \quad (7.163)$$

Donde se cumple que $V_{SG_8} > V_{T_8}$ (lo cual implica que Q_8 conduce), y K_8 ha sido estimado por la fórmula:

$$K_8 = \frac{1}{2} \cdot \mu_p \cdot C_{ox} \cdot \left(\frac{W}{L}\right)_8 = 75 \quad \mu A/V^2 \quad (7.164)$$

Conocido el valor de V_{SG_8} resulta trivial despejar el valor de la resistencia R_{ref} :

$$R_{ref} = \frac{V_{ss} - V_{SG_8} - (-V_{ss})}{I_{ref}} = 336,92 \quad K\Omega \quad (7.165)$$

Se podría evitar la integración de esta resistencia, de valor alto, mediante la inclusión de un transistor a modo de carga activa.

3. Calcule la relación $\frac{W}{L}$ de Q_5 y Q_7 para que la corriente de polarización de Q_1 , Q_2 , Q_3 , Q_4 y Q_6 sea de $12.5 \mu A$.

Solución:

La corriente que circula por Q_1 y Q_2 (la misma que pasa por Q_3 y Q_4) es la mitad de la corriente ofrecida por el espejo de corriente a través de Q_5 , mientras que toda la corriente de Q_7 atraviesa Q_6 , de modo que:

$$I_{D_5} = I_{D_1} + I_{D_2} = 25 \quad \mu A \quad (7.166)$$

$$I_{D_7} = I_{D_6} = 12,5 \quad \mu A \quad (7.167)$$

Teniendo presente que $V_{GS_8} = V_{GS_5} = V_{GS_7}$, además de que los tres transistores tienen la misma tensión umbral y suponiendo siempre que Q_5 y Q_7 se encuentran en pinch-off, se tiene que:

$$\frac{I_{D_5}}{I_{D_8}} = \frac{K_5 \cdot (V_{GS_5} - V_{T_5})^2}{K_8 \cdot (V_{GS_8} - V_{T_8})^2} = \frac{K_5}{K_8} = \frac{\left(\frac{W}{L}\right)_5}{\left(\frac{W}{L}\right)_8} \quad (7.168)$$

Y, por tanto:

$$\left(\frac{W}{L}\right)_5 = \left(\frac{W}{L}\right)_8 \cdot \frac{I_{D_5}}{I_{D_8}} = \left(\frac{W}{L}\right)_8 = 15 \quad (7.169)$$

De la misma forma:

$$\left(\frac{W}{L}\right)_7 = \left(\frac{W}{L}\right)_8 \cdot \frac{I_{D7}}{I_{D8}} = \left(\frac{W}{L}\right)_8 \cdot \frac{1}{2} = 7,5 \quad (7.170)$$

Por lo tanto, como ya se comentó, jugando con las dimensiones físicas de los transistores MOSFET de los espejos de corriente se puede conseguir multiplicar o dividir la corriente de referencia.

4. Calcule el punto de polarización de todos los transistores, demostrando a posteriori que todos trabajan en la región de pinch-off.

Solución:

De los apartados anteriores sabemos ya que:

$$I_{D8} = I_{ref} = 25 \quad \mu A \quad (7.171)$$

$$V_{SG8} = V_{SD8} = 1,577 \quad V \quad (7.172)$$

donde se comprueba siempre la condición de pinch-off. Por otro lado:

$$I_{D1} = I_{D2} = 12,5 \quad \mu A \quad (7.173)$$

$$V_{SG1} = V_{SG2} = \sqrt{\frac{I_{D1}}{K_1}} - V_T = 1,408 \quad V \quad (7.174)$$

donde se ha calculado:

$$K_1 = K_2 = \frac{1}{2} \cdot \mu_p \cdot C_{ox} \cdot \left(\frac{W}{L}\right)_1 = 75 \quad \mu A/V^2 \quad (7.175)$$

De la misma manera:

$$I_{D3} = I_{D4} = 12,5 \quad \mu A \quad (7.176)$$

$$V_{GS3} = V_{GS4} = \sqrt{\frac{I_{D3}}{K_3}} + V_{T3} = 1,288 \quad V \quad (7.177)$$

$$I_{D6} = 12,5 \quad \mu A \quad (7.178)$$

$$V_{GS_6} = \sqrt{\frac{I_{D_6}}{K_6}} + V_{T_6} = 1,288 \quad V \quad (7.179)$$

$$I_{D_7} = 12,5 \quad \mu A \quad (7.180)$$

$$V_{SG_7} = V_{SG_8} = 1,577 \quad V \quad (7.181)$$

$$I_{D_5} = I_{D_1} + I_{D_2} = 25 \quad \mu A \quad (7.182)$$

$$V_{SG_5} = V_{SG_8} = 1,577 \quad V \quad (7.183)$$

donde:

$$K_3 = K_4 = K_6 = 150 \quad \mu A/V^2, K_5 = 75 \quad \mu A/V^2 \text{ y } K_7 = 37,5 \quad \mu A/V^2$$

Conocidas las corrientes y la tensión puerta-fuente, resulta ahora necesario comprobar que todos los transistores realmente se encuentran en la región de pinch-off:

- Q_5 :

$$[V_{SD_5} = V_{S_5} - V_{D_5} = V_{SS} - (V_{G_1} + V_{SG_1})] > [V_{SG_5} + V_{T_5}]$$

$$3,592 > 0,577 \quad (7.184)$$

Donde el análisis en continua nos permite llevar a tierra las puertas de Q_1 y Q_2 y por tanto anular V_{G_1} y V_{G_2} .

- Q_1 y Q_2 :

$$[V_{SD_1} = (V_{G_1} + V_{SG_1}) - (-V_{SS} + V_{GS_4}) = 5,12] > [V_{SG_1} + V_{T_1} = 0,408] \quad (7.185)$$

$$[V_{SD_2} = (V_{G_1} + V_{SG_1}) - (-V_{SS} + V_{GS_6}) = 5,12] > [V_{SG_2} + V_{T_2} = 0,408] \quad (7.186)$$

- Q_3 . Esta carga activa cumple la condición de *pinch-off* siempre que el transistor conduzca debido al cortocircuito de la puerta con el drenador:

$$[V_{DS_3} = V_{GS_3} = 1,288] > [V_{GS_3} - V_{T_3} = 0,288] \quad (7.187)$$

- Q_4 :

$$[V_{DS_4} = (-V_{SS} + V_{GS_6}) - (-V_{SS}) = 1,288] > [V_{GS_4} - V_{T_4} = 0,288] \quad (7.188)$$

- Q_6 y Q_7 . Para demostrar que se encuentran en *pinch-off* es necesario conocer la tensión en sus drenadores, que coincide con el punto de salida V_o . Aplicando el modelo típico de MOSFET ideal este valor no puede determinarse directamente. Para hacerlo es necesario tener en cuenta que en la región de *pinch-off* I_D tiene cierta dependencia con V_{DS} :

$$\begin{aligned} I_{D_6} &= K_6 \cdot (V_{GS_6} - V_{T_6})^2 \cdot \left(1 + \frac{V_{DS_6}}{|V_{A_6}|}\right) \\ I_{D_6} &= K_7 \cdot (V_{SG_7} + V_{T_7})^2 \cdot \left(1 + \frac{V_{SD_7}}{|V_{A_7}|}\right) = I_{D_7} \end{aligned} \quad (7.189)$$

Dado que la corriente que circula por ambos transistores es la misma y que ambos poseen el mismo valor para V_A , se puede intuir fácilmente que:

$$V_{SD_7} = V_{DS_6} \quad (7.190)$$

Y, por tanto:

$$V_{SD_7} + V_{DS_6} = 2 \cdot V_{DS_6} = V_{SS} - (-V_{SS}) \quad (7.191)$$

$$V_{SD_7} = V_{DS_6} = 5 \text{ V} \quad (7.192)$$

Valores que cumplen las condiciones de *pinch-off*:

$$[V_{DS_6} = 5] > [V_{GS_6} - V_{T_6} = 0,288] \quad (7.193)$$

$$[V_{SD_7} = 5] > [V_{SG_7} + V_{T_7} = 0,577] \quad (7.194)$$

	Q_1	Q_2	Q_3	Q_4	Q_5	Q_6	Q_7	Q_8
I_D (mA)	12.5	12.5	12.5	12.5	25	12.5	12.5	25
$ V_{GS} $ (V)	1.408	1.408	1.288	1.288	1.577	1.288	1.577	1.577
$ V_{DS} $ (V)	5.12	5.12	1.288	1.288	3.592	5	5	1.577

Cuadro 7.2: Polarización de los transistores del ejercicio del amplificador diferencial CMOS

A modo de resumen, en la tabla 7.2 se tabulan los valores de polarización para todos los transistores.

- Determine los parámetros en pequeña señal de los transistores

Solución:

Los parámetros, aplicando las siguientes relaciones:

$$r_o = \frac{|V_A|}{I_D} \quad g_m = 2 \cdot K \cdot (|V_{GS}| - |V_T|) \quad (7.195)$$

son los relacionados en la tabla 7.3:

- Determine la ganancia en pequeña señal del circuito en modo diferencial $\frac{v_o}{v_d}$.

Solución:

Aplicando Bartlett en modo diferencial y tomando el semicircuito formado por Q_1 y Q_3 tendríamos una etapa de fuente común (con la fuente de Q_1 conectada a tierra) en la que la resistencia observada desde el drenador R_{eq3} se corresponde con la de la carga activa Q_3 :

$$R_{eq3} = \frac{1}{g_{m3}} \parallel r_{o3} \simeq \frac{1}{g_{m3}} \quad (7.196)$$

	Q_1	Q_2	Q_3	Q_4	Q_5	Q_6	Q_7	Q_8
g_m (mA/V)	0.061	0.061	0.086	0.086	0.086	0.086	0.043	0.086
r_o (M Ω)	∞	∞	2	2	1	2	2	1

Cuadro 7.3: Parámetros en pequeña señal de los transistores del ejercicio del amplificador diferencial CMOS

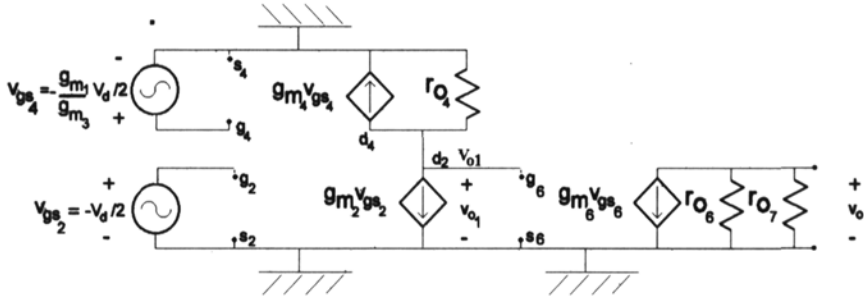


Figura 7.43: Circuito en pequeña señal del amplificador tras aplicar Bartlett en modo diferencial

De donde se puede deducir la ganancia del semicircuito y, por tanto, la tensión en la puerta de Q_4 :

$$v_{g_4} = v_{d_3} = -g_{m_1} \cdot R_{eq_3} \cdot \frac{v_d}{2} = -\frac{g_{m_1}}{g_{m_3}} \cdot \frac{v_d}{2} \tag{7.197}$$

A partir de este dato y aplicando de nuevo Bartlett, se obtendría para el semicircuito formado por Q_2 y Q_4 y la etapa amplificadora final, el circuito en pequeña señal representado en la figura 7.43. En la figura se puede apreciar que el modelo de la carga activa Q_7 se limita al de su resistencia de salida r_{o_7} ya que la tensión V_{G_7} no sufre variaciones y, por tanto, v_{gs_7} en pequeña señal es cero.

Analizando el circuito anterior, se observa que la segunda etapa no carga a la etapa diferencial (por carga de entrada infinita que supone la puerta de Q_6). Así, se obtiene fácilmente el valor de v_{o_1} , esto es, la tensión de salida de esta primera etapa:

$$v_{o_1} = -(g_{m_4} \cdot v_{gs_4} + g_{m_2} \cdot v_{gs_2}) \cdot r_{o_4} \tag{7.198}$$

Teniendo en cuenta el valor de v_{gs_4} y v_{gs_2} , se obtiene que:

$$v_{o_1} = (g_{m_4} \cdot \frac{g_{m_1}}{g_{m_3}} + g_{m_2}) \cdot \frac{v_d}{2} \cdot r_{o_4} = g_{m_2} \cdot r_{o_4} \cdot v_d \tag{7.199}$$

Resultado al que se llega sabiendo que $g_{m4} = g_{m3}$ y $g_{m1} = g_{m2}$. Partiendo de v_{o1} , se llega fácilmente al valor de la tensión de salida v_o :

$$v_o = -g_{m6} \cdot (r_{o6} \parallel r_{o7}) \cdot v_{o1} \quad (7.200)$$

Con lo que la ganancia diferencial total vale:

$$A_{da} = \frac{v_o}{v_d} = \frac{v_o}{v_{o1}} \cdot \frac{v_{o1}}{v_d} = -g_{m6} \cdot (r_{o6} \parallel r_{o7}) \cdot (g_{m2} \cdot r_{o4}) = -10320 \quad (7.201)$$

7. Calcule el rango en modo común del circuito.

Solución:

La tensión máxima (V_{CMmax}) para el modo común viene limitada por salida de la región de *pinch-off* del transistor Q_5 .

$$V_{SD5} > V_{SG5} + V_{T5} \rightarrow V_{D5} < V_{G5} - V_{T5} \quad (7.202)$$

De donde se obtiene que:

$$(V_{D5} = V_{CM} + V_{SG1}) < (V_{SS} - V_{SG5}) - V_{T5} \quad (7.203)$$

Con lo que el valor máximo de la tensión en modo común resulta ser:

$$V_{CM} < V_{SS} - V_{SG5} - V_{SG1} - V_{T5} = 3,01 \text{ V} \quad (7.204)$$

Por lo que se refiere a la tensión V_C mínima, esta se encuentra acotada por la salida de *pinch-off* de Q_1 . Dado que $V_{G1} = V_{CM}$ se tiene que:

$$V_{D1} = (-V_{SS} + V_{GS3}) < V_{CM} - V_{T1} \quad (7.205)$$

A partir de aquí se despeja fácilmente que:

$$V_{CM} > -V_{SS} + V_{GS3} + V_{T1} = -4,71 \text{ V} \quad (7.206)$$

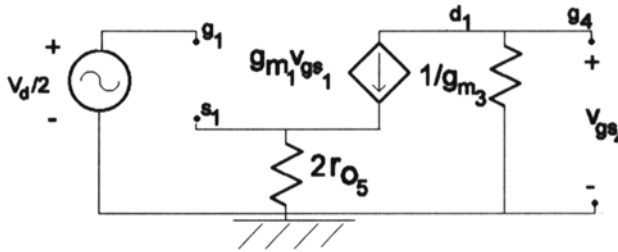


Figura 7.44: Circuito en pequeña señal para Q_1 y Q_2 tras aplicar Bartlett en modo común

8. Determine la ganancia en modo común y el factor de rechazo CMRR.

Solución:

Para proceder a calcular la ganancia en modo común, se debe aplicar Bartlett al diferencial teniendo en cuenta que el punto cortado por el eje de simetría (la fuente de Q_1 y Q_2) pasa a quedar en circuito abierto. De este modo se debe considerar la resistencia equivalente del espejo de corriente (r_{o5}), de tal modo que en pequeña señal las fuentes S1 y S2 pasan a estar conectadas a tierra a través de una resistencia de valor $2 \cdot r_{o5}$. Con estas modificaciones, la etapa correspondiente a Q_1 pasa a ser un amplificador en fuente común con resistencia de fuente, tal y como se ilustra en la figura 7.44. Así, la ganancia de esta etapa es la típica de esta configuración, con la particularidad de que la resistencia observada desde el drenador D_1 es la ofrecida por la carga activa Q_3 ($\frac{1}{g_{m3}}$):

$$v_{g4} = \frac{-g_{m1} \cdot \frac{1}{g_{m3}}}{1 + g_{m1} \cdot (2r_{o5})} \cdot v_{cm} \rightarrow 0 \quad (7.207)$$

donde la salida tiende a 0 puesto que $2 \cdot r_{o5} \gg \frac{1}{g_{m3}}$.

De este modo, al analizar la amplificación de Q_2 y Q_4 se puede considerar que la puerta de Q_4 está prácticamente a tierra, con lo que el circuito en pequeña señal sería el representado en la figura 7.45. Como se aprecia de la figura, el análisis se limita a la serie de dos etapas en fuente común, la primera de las cuales (la correspondiente a la parte diferencial) presenta

una resistencia de fuente de $2 \cdot r_{o5}$.

Analizando la primera etapa se obtiene fácilmente el valor de v_{o1} es:

$$v_{o1} = \frac{-g_{m2} \cdot r_{o4}}{1 + g_{m2} \cdot 2 \cdot r_{o5}} \cdot (-v_{cm}) \tag{7.208}$$

La ganancia de la segunda etapa sigue siendo la misma que en el caso diferencial, con lo que la ganancia global resulta ser:

$$A_{cm} = \frac{v_o}{v_{cm}} = \frac{v_o}{v_{o1}} \cdot \frac{v_{o1}}{v_d} = -g_{m6} \cdot (r_{o7} \parallel r_{o6}) \cdot \frac{g_{m2} \cdot r_{o4}}{1 + g_{m2} \cdot (2 \cdot r_{o5})} = 85,14 \tag{7.209}$$

Con lo que el valor del CMRR es:

$$CMRR = \frac{A_d}{A_{CM}} = 1 + g_{m2} \cdot (2 \cdot r_{o5}) = 121 \Rightarrow CMRR(dB) = 41,65 \tag{7.210}$$

9. El amplificador BiCMOS

Dejando al margen consideraciones tecnológicas (por ejemplo, el hecho de que los transistores MOS resultan más fáciles de integrar que los bipolares), la principal ventaja del diferencial construido con transistores MOSFET, si se compara con su homólogo bipolar, es la alta impedancia de entrada del

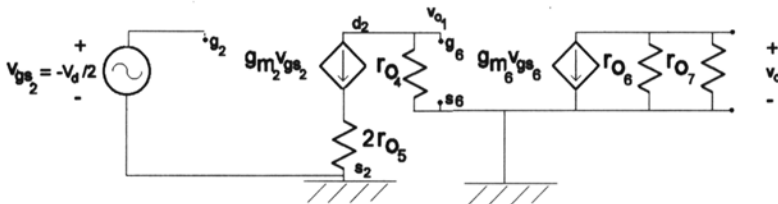


Figura 7.45: Circuito en pequeña señal del amplificador tras aplicar Bartlett en modo común

primero (idealmente infinita) frente a la mucho menor del segundo (proporcional a r_π). Por contra, para la misma corriente de polarización, un transistor bipolar ofrece una transconductancia (g_m) mucho mayor (hasta en dos órdenes de magnitud) que la típica de un MOSFET. Como ya sabemos, esto significa mayores niveles de ganancia. Además, los bipolares presentan una tensión de Early superior a la típica de los MOSFET (en torno a los 200 Voltios, aunque eso depende de la tecnología y de la longitud del canal), lo que implica que los bipolares poseen, para la misma polarización, resistencias de salida (r_o) también mayores. Con el objeto de aprovechar simultáneamente todas estas ventajas, la tecnología BiCMOS combina en sus circuitos ambos tipos de transistores (tanto bipolares como MOSFET de canal N como P, de ahí el nombre de BiCMOS). Para ilustrar la integración de estas ventajas, a continuación se proponen y resuelven dos ejercicios sobre un amplificador diferencial fabricado con esta tecnología.

■ *Ejercicio 1 de Amplificador Diferencial BiCMOS*

En la etapa diferencial representada en la figura 7.46, en la que son conocidos los siguientes datos:

- $R_{c1} = R_{c2} = 10 \text{ K}\Omega$

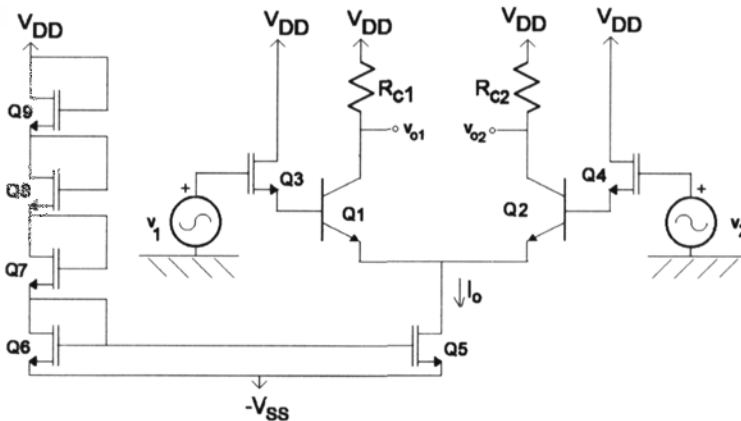


Figura 7.46: Amplificador diferencial BiCMOS

- $V_{DD} = V_{SS} = 12 \text{ V}$
- $Q_1, Q_2: \beta = 100, V_{BE_{ON}} = 0,7 \text{ V}, V_T = \frac{kT}{e} = 25 \text{ mV}$
- $Q_3, Q_4: V_T = 4 \text{ V}, K = 0,25 \text{ mA/V}^2$
- $Q_5, Q_6, Q_7, Q_8, Q_9: V_T = 4 \text{ V}$

Responda a las siguientes cuestiones:

1. Sabiendo que los transistores Q_5, Q_6, Q_7, Q_8 y Q_9 son iguales, calcule el factor K de dichos transistores para que la corriente de polarización I_o valga 1 mA .

Solución:

Como se observa del circuito, Q_5, Q_6, Q_7, Q_8 y Q_9 conforman un espejo de corriente en el que Q_5 , al ser igual y poseer la misma polarización de puerta que Q_6 ($V_{GS_5} = V_{GS_6}$), repite la misma corriente, de modo que:

$$I_{D_6} = I_{D_7} = I_{D_8} = I_{D_9} = I_{D_5} = I_o = 1 \text{ mA} \quad (7.211)$$

Dado que los cuatro transistores (Q_6, Q_7, Q_8 y Q_9) por los que pasa la corriente de referencia de la fuente son iguales, se ha de cumplir que:

$$V_{GS_6} = V_{GS_7} = V_{GS_8} = V_{GS_9} \quad (7.212)$$

Por otro lado, y teniendo en cuenta que en los cuatro transistores puerta y drenador se hallan cortocircuitados, se cumple también que la tensión que cae de V_{DD} a $-V_{EE}$ ha de repartirse por igual entre los cuatro MOSFET:

$$V_{GS_6} + V_{GS_7} + V_{GS_8} + V_{GS_9} = V_{DD} - (-V_{SS}) \quad (7.213)$$

Con lo que:

$$V_{GS_6} = \frac{V_{DD} - (-V_{SS})}{4} = 6 \text{ V} \quad (7.214)$$

Por otra parte, el cortocircuito entre drenador y fuente ($V_{DS} = V_{GS}$) impone que los cuatro transistores se encuentren en la región de *pinch-off* ya que:

$$(V_{DS} = V_{GS} = 6) > (V_{GS} - V_T = 2) \quad (7.215)$$

Conociendo el comportamiento en esta región y la polarización de las puertas, se puede despejar el valor que ha de poseer K para que la corriente sea la impuesta por el enunciado:

$$I_{D_6} = K_6 \cdot (V_{GS_6} - V_T)^2 \quad (7.216)$$

$$K_6 = K_7 = K_8 = K_9 = \frac{I_{D_6}}{(V_{GS_6} - V_T)^2} = 0,25 \text{ mA/V}^2 \quad (7.217)$$

2. Calcule el punto de polarización de los transistores, demostrando a posteriori que se encuentran trabajando en la región activa o de pinch-off.

Solución:

Del apartado anterior ya se demostró que el punto (común para todos) de polarización de los transistores Q_6 , Q_7 , Q_8 y Q_9 era:

$$I_D = 1 \text{ mA} \quad V_{GS} = V_{DS} = 6 \text{ V} \quad (7.218)$$

Asimismo, del transistor Q_5 se sabe que su corriente de drenador y su polarización de puerta coinciden con los anteriores:

$$I_{D_6} = 1 \text{ mA} \quad V_{GS_6} = 6 \text{ V} \quad (7.219)$$

Por otro lado, la simetría del circuito nos permite deducir que la corriente de polarización I_o se reparte por igual entre los transistores Q_1 y Q_2 , de manera que:

$$I_{C_1} = I_{C_2} \simeq I_{E_1} = I_{E_2} = \frac{I_o}{2} = 0,5 \text{ mA} \quad (7.220)$$

donde se ha despreciado el efecto de β finita. Suponiendo que Q_1 y Q_2 se encuentran en activa y observando que la corriente de drenador de Q_3 y Q_4 coincide con las de base de Q_1 y Q_2 se tiene que:

$$I_{D_3} = \frac{I_{C_1}}{\beta} = I_{D_4} = \frac{I_{C_2}}{\beta} = 0,005 \text{ mA} \quad (7.221)$$

Suponiendo, a su vez, la saturación en los transistores Q_3 y Q_4 , podríamos despear la tensión de puerta del modo:

$$I_{D_3} = K_3 \cdot (V_{GS_3} - V_T)^2 \rightarrow V_{GS_4} = V_{GS_3} = \sqrt{\frac{I_{D_3}}{K_3}} + V_T = 4,14 \text{ V} \quad (7.222)$$

A partir de este dato se puede deducir la tensión V_{DS} de ambos transistores:

$$V_{DS_4} = V_{DS_3} = V_{D_3} - V_{S_3} = V_{DD} - (V_G - V_{GS_3}) = 16,14 \text{ V} \quad (7.223)$$

donde el análisis en continua nos permite anular los generadores V_1 y V_2 y, hacer, por tanto, $V_{G_1} = V_{G_2} = 0 \text{ V}$. Esta tensión nos permite comprobar que Q_3 y Q_4 se encuentran en *pinch-off*:

$$(V_{DS_3} = V_{DS_4} = 16,14) > (V_{GS_4} - V_T = 0,14) \quad (7.224)$$

De igual modo podemos calcular la tensión colector-emisor de Q_1 y Q_2 :

$$V_{C_2} = V_{C_1} = V_{DD} - I_{C_1} \cdot R_C = 7 \text{ V} \quad (7.225)$$

$$V_{E_2} = V_{E_1} = V_{G_1} - V_{GS_3} - V_{BE_1} = -4,84 \text{ V} \quad (7.226)$$

De donde:

$$V_{CE_2} = V_{CE_1} = V_{C_1} - V_{E_1} = 11,84 \text{ V} > V_{CE_{sat}} \quad (7.227)$$

La condición de activa se cumple para ambos transistores puesto que $V_{CE} > V_{CE_{sat}}$, o, con la limitación más restrictiva de que $V_{CB} > 0$:

$$V_{CB} = V_{C_1} - (V_{G_1} - V_{GS_3}) = 2,86 \text{ V} > 0 \quad (7.228)$$

En cuanto a Q_5 :

$$V_{DS_5} = V_{D_5} - V_{S_5} = V_{E_1} - (-V_{SS}) = 7,16 \text{ V} \quad (7.229)$$

Lo que permite cumplir la condición de pinch-off:

$$(V_{DS_5} = 7,15) > (V_{GS_5} - V_T = 2) \quad (7.230)$$

3. Calcule el rango en modo común.

Solución:

La tensión en modo común máxima ($V_{CM_{max}}$) que posibilita este circuito diferencial vendrá dada por la salida de pinch-off de Q_3 y Q_4 o por la salida de activa de Q_1 y Q_2 . Así, por un lado tenemos que Q_3 y Q_4 exigen que:

$$V_{DS_3} > V_{GS_3} - V_T \quad (7.231)$$

$$(V_{CM} = V_{G_3}) < (V_{DD} + V_T = 16 \text{ V}) \quad (7.232)$$

Mientras que Q_1 y Q_2 imponen:

$$V_{BC_2} < 0 \rightarrow V_B = V_{G_3} - V_{GS_3} < V_{C_3} \quad (7.233)$$

$$V_{CM} = V_{G_3} < V_{C_3} + V_{GS_3} = 11,14 \text{ V} \quad (7.234)$$

Dado que es necesario cumplir las dos condiciones, la tensión común máxima viene determinada por la más restrictiva, de manera que $V_{CM_{max}} = 11,14 \text{ V}$.

Por otra parte la tensión en modo común mínima ($V_{CM_{min}}$) es impuesta por la salida de *pinch-off* del transistor Q_5 de la fuente:

$$V_{DS_5} = (V_{CM} - V_{GS_3} - V_{BE_1}) - (-V_{SS}) > V_{GS_5} - V_T \quad (7.235)$$

Con lo que se tiene que:

$$V_{CM} > V_{GS_3} + V_{BE_1} + V_{GS_5} - V_T + (-V_{SS}) = -5,16 \text{ V} \quad (7.236)$$

Y, por tanto, $V_{CM_{min}} = -5,16 \text{ V}$.

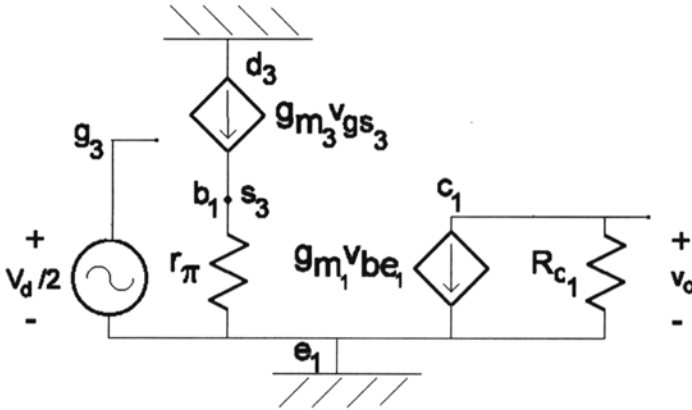


Figura 7.47: Circuito equivalente en pequeña señal del diferencial BiCMOS en modo diferencial

4. Calcule la ganancia diferencial con salida diferencial: $A_d = \frac{v_{o1} - v_{o2}}{v_1 - v_2}$.

Solución:

Para calcular la ganancia diferencial la simetría del circuito nos permite aplicar Bartlett para el modo diferencial y obtener, en pequeña señal, el circuito equivalente representado en la figura 7.47.

Este circuito resulta de considerar a tierra los terminales de emisor de Q_1 y Q_2 , por los que pasa el eje de simetría. Los valores de los parámetros de pequeña señal, considerando que ambos transistores (Q_1 y Q_3) son ideales ($r_{o1} = r_{o3} = \infty$) se pueden calcular a partir del punto de polarización:

$$g_{m1} = \frac{I_{C1}}{V_T} = 0,02 \text{ A/V} \tag{7.237}$$

$$g_{m3} = 2 \cdot K_3 (V_{GS3} - V_T) = 0,07 \text{ mA/V} \tag{7.238}$$

$$r_{\pi1} = \frac{\beta}{g_{m1}} = 5 \text{ K}\Omega \tag{7.239}$$

Como se puede observar del circuito, el transistor MOSFET Q_3 actúa como una etapa seguidora de fuente en donde la resistencia que se observa desde la fuente es r_{π_1} . Por tanto, la tensión de salida de esta primera etapa (tensión en la fuente de Q_3 , v_{s_3}), que coincide con la tensión diferencial entre base y emisor de Q_1 (v_{be_1}) vale:

$$v_{be_1} = v_{s_3} = \frac{g_{m_3} \cdot r_{\pi_1}}{1 + g_{m_3} \cdot r_{\pi_1}} \cdot \frac{v_d}{2} \quad (7.240)$$

Por otro lado, Q_3 actúa como una simple etapa de emisor común, de manera que:

$$v_{o_1} = -g_{m_1} \cdot R_{C_1} \cdot v_{be_1} = -g_{m_1} \cdot R_{C_1} \cdot \left[\frac{g_{m_3} \cdot r_{\pi_1}}{1 + g_{m_3} \cdot r_{\pi_1}} \right] \cdot \frac{v_d}{2} \quad (7.241)$$

De donde la ganancia diferencial asimétrica vale:

$$A_{da} = \frac{v_{o_1}}{v_d} = -\frac{g_m \cdot R_{C_1}}{2} \cdot \left[\frac{g_{m_3} \cdot r_{\pi_1}}{1 + g_{m_3} \cdot r_{\pi_1}} \right] \quad (7.242)$$

Siendo la ganancia diferencial simétrica el doble de la cantidad anterior:

$$A_d = \frac{v_{o_1} - v_{o_2}}{v_d} = -g_m \cdot R_C \cdot \left[\frac{g_{m_3} \cdot r_{\pi_1}}{1 + g_{m_3} \cdot r_{\pi_1}} \right] = -52,23 \quad (7.243)$$

Igualmente, resulta evidente que la impedancia de entrada es infinita debido a que la puerta del MOSFET Q_3 no absorbe corriente:

$$R_{in} = \infty \quad (7.244)$$

Como se puede deducir de las fórmulas anteriores, la ganancia viene determinada por Q_1 (aprovechando un transistor bipolar con una mayor transconductancia), ya que Q_3 es una etapa de drenador común que, si acaso, atenúa dicha ganancia. El papel de Q_3 es incrementar hasta prácticamente infinito la impedancia de entrada, que vendría determinada por r_{π} (de un valor no muy alto) si no se utilizase el citado transistor MOSFET.

5. Calcule el factor de rechazo al modo común (CMRR) con salida asimétrica en v_{o_1} si se sabe que la tensión de Early equivalente (V_A) del transistor

Q_5 vale 25 V.

Solución:

Para conocer el factor de rechazo CMRR es necesario calcular previamente la ganancia en modo común ya que la ganancia diferencial asimétrica la conocemos del apartado anterior. Para poder aplicar el análisis de Bartlett en modo común, que exige abrir el circuito por el punto de simetría (emisor de Q_1 y Q_2), es necesario conocer la resistencia equivalente de la fuente. Como resulta obvio, la resistencia de salida del espejo de corriente es la propia resistencia de salida (r_{o5}) del transistor Q_5 . Puesto que se conoce la tensión de Early del transistor ($V_A = 25$ V), esta resistencia de salida vale:

$$r_{o5} = \frac{|V_A|}{I_o} = 25 \text{ K}\Omega \tag{7.245}$$

Como esta resistencia r_{o5} equivale a dos resistencias en paralelo de valor $2 \cdot r_{o5}$, es posible aplicar Bartlett para obtener el circuito equivalente en pequeña señal de la figura 7.48.

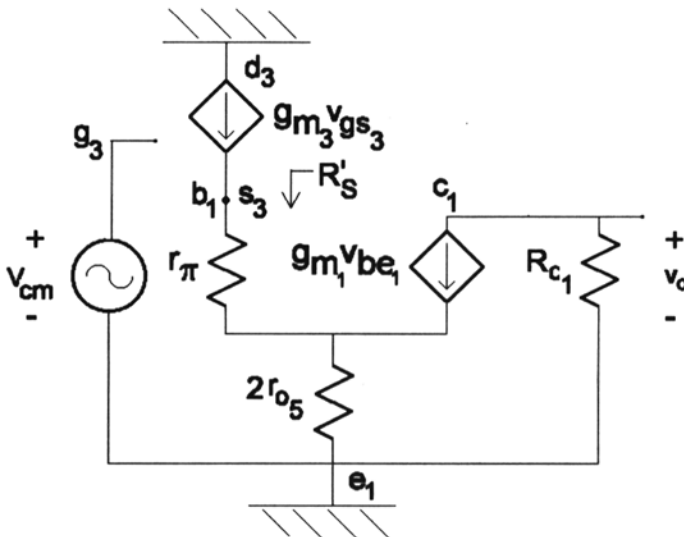


Figura 7.48: Circuito equivalente en pequeña señal del diferencial BiCMOS en modo común

De nuevo, el transistor Q_5 actúa como un seguidor de fuente. La única diferencia radica en que el emisor de Q_3 está conectado a tierra a través de $2 \cdot r_{o5}$ y, por tanto, la resistencia que se ve desde la fuente (R'_S) equivale a la resistencia de entrada de un etapa de emisor común con resistencia de emisor:

$$R'_S = r_{\pi_1} + (\beta + 1) \cdot 2 \cdot r_{o5} \quad (7.246)$$

Así, la tensión v_{b_1} en puerta de Q_1 es:

$$v_{b_1} = \frac{g_{m_3} \cdot R'_S}{1 + g_{m_3} \cdot R'_S} \cdot v_{CM} = \frac{g_{m_3} \cdot (r_{\pi_1} + (\beta + 1) \cdot 2 \cdot r_{o5})}{1 + g_{m_3} \cdot (r_{\pi_1} + (\beta + 1) \cdot 2 \cdot r_{o5})} \cdot v_{CM} \quad (7.247)$$

Por lo que se refiere a la amplificación que introduce Q_1 esta es la típica de una etapa de emisor común con resistencia de emisor:

$$v_{o_1} = -\frac{\beta \cdot R_{C_1}}{r_{\pi_1} + (\beta + 1) \cdot 2r_{o5}} \cdot v_{b_1} \quad (7.248)$$

De las dos expresiones anteriores se deduce fácilmente la ganancia diferencial asimétrica:

$$A_{CM} = \frac{v_{o_1}}{v_{CM}} = \frac{g_{m_3} \cdot (r_{\pi_1} + (\beta + 1) \cdot 2 \cdot r_{o5})}{1 + g_{m_3} \cdot (r_{\pi_1} + (\beta + 1) \cdot 2 \cdot r_{o5})} \cdot \frac{-\beta \cdot R_{C_1}}{r_{\pi_1} + (\beta + 1) \cdot 2r_{o5}} \quad (7.249)$$

Donde, sustituyendo: $A_{CM} = -0,197$. La baja ganancia se justifica, lógicamente, porque $2 \cdot r_{o5} > R_{C_1}$. A partir de esta ganancia el cálculo del factor CMRR resulta inmediato:

$$CMRR = \frac{A_{da}}{A_{CM}} = 132,4 \rightarrow CMRR(dB) = 42,43 \quad (7.250)$$

■ *Ejercicio 2 de Amplificador Diferencial BiCMOS*

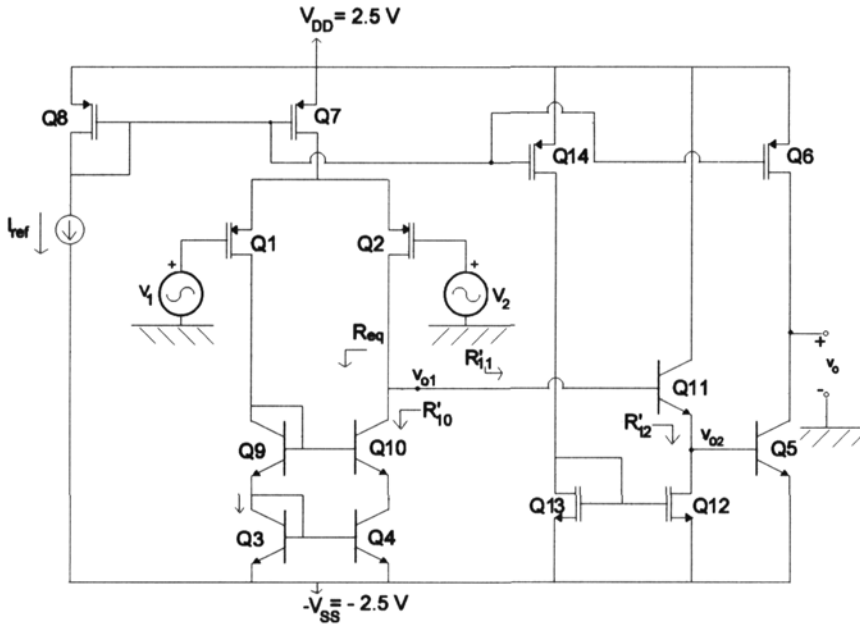


Figura 7.49: Amplificador operacional BiCMOS

En la figura 7.49 se ha representado una versión simplificada de un amplificador BiCMOS.

Se conoce que con la tecnología empleada los transistores presentan los siguientes datos:

- Bipolares ($Q_3, Q_4, Q_5, Q_9, Q_{10}$ y Q_{11}): $\beta = 100, V_{BE(ON)} = 0,7, |V_A| = 100 \text{ V}$
- MOST de canal N (Q_{12}, Q_{13}): $V_T = 1 \text{ V}, \mu_n \cdot C_o = 50 \mu\text{A}/\text{V}^2; |V_A| = 30 \text{ V}$
- MOST de canal P ($Q_1, Q_2, Q_6, Q_7, Q_8, Q_{14}$): $V_T = -1 \text{ V}, \mu_p \cdot C_o = 25 \mu\text{A}/\text{V}^2; |V_A| = 30 \text{ V}$
- Dimensiones de los transistores $\frac{W}{L}$: son las reflejadas en la tabla 7.4.

1. Comente las etapas de que consta el circuito así como la función de cada transistor.

Solución:

El circuito está formado por tres etapas amplificadoras, en concreto, un par diferencial seguido por una etapa seguidora de emisor y una etapa final de emisor común. Los transistores Q_1 y Q_2 conforman un par diferencial con una carga activa formada por una configuración cascode en la que se disponen los transistores Q_3, Q_4, Q_9 y Q_{10} . El par diferencial es alimentado en corriente por Q_7 que forma un espejo básico con Q_8 , por donde circula la corriente de referencia I_{ref} . La etapa seguidora de emisor es la constituida por el transistor Q_{11} , que es alimentado a partir del espejo formado por Q_{12} y Q_{13} , que, a su vez, dividen la corriente de referencia I_{REF} a través del espejo de Q_{14} con Q_8 . Por su parte, Q_5 define una etapa de salida en emisor común con carga activa y alimentación por espejo de corriente (con Q_8) a través de Q_6 .

2. Determine el valor de I_{ref} para que la corriente de colector por Q_{11} sea $25 \mu A$.

Solución:

Si se desprecia la corriente de base de Q_5 , se puede considerar que la corriente $I_{C_{11}}$ coincide con la aportada por la fuente ($I_{D_{12}}$), formada por Q_{12} y Q_{13} . Dado que Q_{12} y Q_{13} son exactamente iguales y siempre que Q_{12} se encuentre en pinch-off, se debe cumplir que $I_{D_{12}} = I_{D_{13}}$, corriente que, a su vez, es la proporcionada por Q_{14} . Así, se tiene que:

$$I_{C_{11}} \simeq I_{D_{12}} = I_{D_{13}} = I_{D_{14}} \quad (7.251)$$

Por otro lado, los transistores Q_{14} y Q_8 (por donde circula I_{REF}) forman un espejo en el que las corrientes son proporcionales a las relaciones $\frac{W}{L}$:

$$\frac{I_{REF}}{I_{D_{14}}} = \frac{I_{D_8}}{I_{D_{14}}} = \frac{(\frac{W}{L})_8}{(\frac{W}{L})_{14}} \quad (7.252)$$

	Q_1	Q_2	Q_6	Q_7	Q_8	Q_{12}	Q_{13}	Q_{14}
$\frac{W}{L}$	75/3	75/3	150/3	150/3	75/3	12/3	12/3	37.5/3

Cuadro 7.4: Dimensiones $\frac{W}{L}$ de los transistores MOS empleados

$$I_{REF} = \frac{\left(\frac{W}{L}\right)_8}{\left(\frac{W}{L}\right)_{14}} \cdot I_{D_{14}} = 2 \cdot I_{D_{14}} = 50 \quad \mu A \quad (7.253)$$

Donde se sabe que $\left(\frac{W}{L}\right)_8 = 2 \cdot \left(\frac{W}{L}\right)_{14}$ y que $I_{D_{14}}$ coincide con $I_{C_{11}}$, valor que se nos impone a $25 \mu A$.

3. Calcule la corriente de polarización que circula por todos los transistores, demostrando que se encuentran en la región de saturación.

Solución:

Del apartado anterior se conocen las corrientes:

$$I_{C_{11}} \simeq I_{D_{12}} = I_{D_{13}} = I_{D_{14}} = 25 \quad \mu A \quad I_{D_8} = I_{REF} = 50 \quad \mu A \quad (7.254)$$

Teniendo en cuenta que Q_7 y Q_6 son iguales y que forman un espejo de corriente con Q_8 , se obtendría:

$$I_{D_7} = I_{D_6} = \frac{\left(\frac{W}{L}\right)_7}{\left(\frac{W}{L}\right)_8} \cdot I_{REF} = 2 \cdot I_{REF} = 100 \quad \mu A \quad (7.255)$$

Analizando el par diferencial y despreciando las corrientes de base de los bipolares, resulta obvio que, si los transistores se encuentran en la región activa (o pinch-off):

$$I_{D_1} = I_{C_9} = I_{C_3} = I_{D_2} = I_{C_{10}} = I_{C_4} = \frac{I_{D_7}}{2} = 50 \quad \mu A \quad (7.256)$$

Mientras que Q_5 es atravesado por la corriente:

$$I_{C_5} = I_{D_6} = 100 \quad \mu A \quad (7.257)$$

Por lo que se refiere a la condición de *pinch-off* o de región activa esta se cumple en Q_8 y Q_{13} (así como en Q_9 y Q_3) por tener drenador y puerta (colector y base) cortocircuitados.

Para Q_1 y Q_2 :

$$V_{SG_1} = V_{SG_2} = \sqrt{\frac{I_{D_1}}{K_1}} - V_{T_1} = 1,4 \quad V \quad (7.258)$$

donde $K_1 = 312,5 \mu A/V^2$.

De este modo:

$$V_{SD_1} = (V_{G_1} + V_{SG_1}) - (-V_{SS} + V_{BE_3} + V_{BE_9}) = 2,5 \text{ V} \quad (7.259)$$

$$(V_{SD_1} = 2,5) > (V_{SG_1} + V_T = 0,4) \quad (7.260)$$

Igualmente, para Q_2 :

$$V_{SD_2} = (V_{G_2} + V_{SG_2}) - (-V_{SS} + V_{BE_5} + V_{BE_{11}}) = 2,5 \text{ V} \quad (7.261)$$

Por su parte, se puede probar que la unión colector-base de Q_{10} y Q_4 presenta polarización nula, lo que garantiza el régimen de activa en ambos transistores:

$$V_{CB_4} = (-V_{SS} + V_{BE_3} + V_{BE_9} - V_{BE_{10}}) - (-V_{SS} + V_{BE_9}) = 0 \text{ V} \quad (7.262)$$

$$V_{CB_{10}} = (-V_{SS} + V_{BE_5} + V_{BE_{11}}) - (-V_{SS} + V_{BE_3} + V_{BE_9}) = 0 \text{ V} \quad (7.263)$$

La condición también se cumple en Q_7 :

$$V_{SG_7} = V_{SG_{14}} = V_{SG_6} = V_{SG_8} = \sqrt{\frac{I_{REF}}{K_8}} - V_{T_8} = 1,28 \text{ V} \quad (7.264)$$

$$V_{SD_7} = [(V_{DD}) - (V_{G_1} + V_{SG_1}) = 1,1] > [(V_{SG_7} + V_{T_7}) = 0,28] \text{ V} \quad (7.265)$$

Por lo que se refiere a Q_{14} :

$$V_{SD_{14}} = [(V_{DD}) - (-V_{SS} + V_{GS_{12}}) = 1,5] > [(V_{SG_{14}} + V_{T_{14}}) = 0,28] \text{ V} \quad (7.266)$$

donde $V_{GS_{12}}$ vale:

$$V_{GS_{12}} = \sqrt{\frac{I_{D_{12}}}{K_{12}}} + V_{T_{12}} = 1,5 \text{ V} \quad (7.267)$$

Con este valor se puede probar, a su vez, la condición en Q_{12} :

$$[V_{DS_{12}} = V_{BE_5} = 0,7] > [V_{GS_{12}} - V_{T_{12}} = 0,5] \quad (7.268)$$

En cuanto a Q_{11} :

$$(V_{CB_{11}} = V_{DD} - (-V_{SS} + V_{BE_5} + V_{BE_{11}}) = 3,6) > 0 \quad (7.269)$$

Para probar la condición en Q_6 y Q_5 , es preciso conocer la tensión en el punto de salida (que coincide con el drenador de Q_6 y el colector de Q_5). Si se considera que las tensiones de Early de ambos transistores poseen el mismo orden de magnitud y que, a su vez, el valor que puede caer en V_{DS_6} y V_{CE_5} (entre -2.5 y 2.5 voltios) es bastante inferior a dichos valores de V_A , se podría aproximar, sin cometer un error excesivo, que prácticamente cae lo mismo en ambos transistores (unos 2.5 voltios), tensión que en cualquier caso garantiza de sobra la condición de activa de Q_5 y la de pinch-off de Q_5 .

4. Demuestre que desde la resistencia de salida equivalente del circuito cascode (R'_{10} , observada desde el colector de Q_{10}) se puede aproximar por $\beta \cdot r_{o_{10}}$. Nota: tenga en cuenta que las bases de Q_{10} y Q_4 van a tierra a la hora de calcular dicha resistencia.

Solución:

En la figura 7.50 se ha representado el circuito equivalente en pequeña señal que es necesario analizar para encontrar R'_{10} . En ella se ha tenido en cuenta que tanto la base como el emisor de Q_4 van a tierra y que, por tanto, $i_{b_4} = 0$ y $v_{be_4} = 0$.

Para calcular R'_{10} , hay que considerar la relación entre $\frac{v_{10}}{i_{10}}$ tal y como se definen en la figura. Así, se puede observar que v_{10} es la suma de la tensión que cae en $r_{o_{10}}$ y en el paralelo de $r_{\pi_{10}}$ y r_{o_4} :

$$V_{10} = (i_{10} - \beta \cdot i_{b_{10}}) \cdot r_{o_{10}} + i_{10} \cdot (r_{\pi_{10}} \parallel r_{o_4}) \quad (7.270)$$

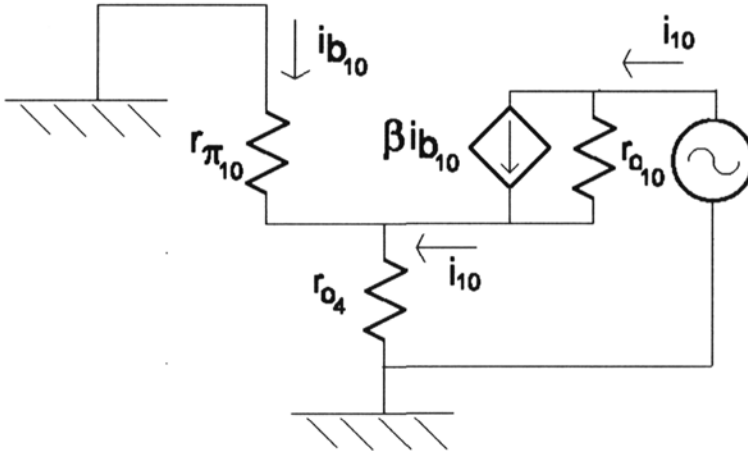


Figura 7.50: Circuito en pequeña señal para el cálculo de la resistencia equivalente de salida de la carga cascode

Donde, como también se indica en la figura, i_{10} es directamente la corriente que pasa por el paralelo de $r_{\pi_{10}}$ y r_{o_4} que actúa como un divisor de corriente en donde la corriente $i_{b_{10}}$ es una fracción de i_{10} del modo:

$$i_{b_{10}} = -i_{10} \cdot \frac{r_{o_4}}{r_{o_4} + r_{\pi_{10}}} \quad (7.271)$$

Con este dato, v_{10} se puede poner en función de i_{10} :

$$V_{10} = i_{10} \cdot \left(1 + \frac{\beta \cdot r_{o_4}}{r_{o_4} + r_{\pi_{10}}}\right) \cdot r_{o_{10}} + i_{10} \cdot (r_{o_4} \parallel r_{\pi_{10}}) \quad (7.272)$$

Con lo que la resistencia de salida vale exactamente:

$$R'_{10} = \frac{V_{10}}{i_{10}} = \left(1 + \frac{\beta \cdot r_{o_4}}{r_{o_4} + r_{\pi_{10}}}\right) \cdot r_{o_{10}} + i_{10} \cdot (r_{o_4} \parallel r_{\pi_{10}}) \quad (7.273)$$

Si se tiene en cuenta que la resistencia de salida de un transistor (r_{o_4}) suele ser muy superior a su parámetro r_{π} ($r_{\pi_{10}}$), se podría aproximar que:

$$\frac{r_{o_4}}{r_{o_4} + r_{\pi_{10}}} \simeq 1 \quad (7.274)$$

Con lo que:

$$R'_{10} \simeq (1 + \beta) \cdot r_{o10} + r_{\pi10} \simeq \beta \cdot r_{o10} \quad (7.275)$$

Donde se aplica que $\beta \gg 1$ y que $r_{\pi10}$ es despreciable frente a $\beta \cdot r_{o10}$. Para los transistores y el punto de polarización del problema se tiene que:

$$r_{o10} = r_{o4} = \frac{|V_{A10}|}{I_{C4}} = \frac{100 \text{ V}}{50 \text{ } \mu\text{A}} = 2 \text{ M}\Omega \quad (7.276)$$

$$r_{\pi10} = \frac{V_T}{I_{B4}} = 50 \text{ K}\Omega \quad (7.277)$$

Con lo que se consigue una resistencia equivalente de:

$$R'_{10} \simeq \beta \cdot r_{o10} = 200 \text{ M}\Omega \quad (7.278)$$

5. Calcule la ganancia diferencial del circuito.

Solución:

Para proceder al cálculo de la ganancia del circuito, vamos a calcular la ganancia de cada etapa. Al hablar de la ganancia en modo diferencial de etapas con cargas activas se dijo que se podía calcular a partir de la transconductancia de los transistores del par diferencial (en este caso g_{m1} o g_{m2}) y de la resistencia observada desde el punto de salida asimétrico. Esta resistencia R'_{d2} vale:

$$R'_{d2} = R'_{10} \parallel R'_{11} \parallel r_{o2} \quad (7.279)$$

Donde R'_{10} es la resistencia de salida de la configuración cascode, previamente calculada, y R'_{11} es la impedancia de entrada con que la segunda etapa carga a la primera. Teniendo en cuenta que esta segunda etapa es un seguidor de emisor, se tiene que:

$$R'_{11} = r_{\pi11} + (\beta + 1) \cdot R'_{12} \quad (7.280)$$

en donde R'_{12} es la impedancia observada desde el emisor de Q_{11} :

$$R'_{12} = r_{o12} \parallel r_{\pi_5} \quad (7.281)$$

Así, la ganancia de la primera etapa queda:

$$A_{d1} = \frac{v_{o1}}{v_d} = \frac{v_{o1}}{v_1 - v_2} = g_m \cdot [\beta \cdot r_{o10} \parallel r_{\pi_1} + (\beta + 1)(r_{o12} \parallel r_{\pi_5}) \parallel r_{o2}] \quad (7.282)$$

Los parámetros en pequeña señal valen:

$$r_{o2} = \frac{|V_{A2}|}{I_{d2}} = 600 \text{ K}\Omega \quad g_{m2} = 2 \cdot K_2(V_{SG2} + V_{T2}) = 0,250 \text{ mA/V} \quad (7.283)$$

donde $K_2 = K_1 = 312,5 \text{ }\mu\text{A/V}^2$;

$$r_{\pi_{11}} = \frac{V_T}{I_{B_{11}}} = 100 \text{ K}\Omega \quad r_{\pi_5} = \frac{V_T}{I_{B_5}} = 25 \text{ K}\Omega \quad (7.284)$$

$$r_{o12} = \frac{|V_{A_{12}}|}{I_{D_{12}}} = 1,2 \text{ M}\Omega \quad (7.285)$$

Con estos datos se tiene que:

$$R'_{11} = 2,62 \text{ M}\Omega \quad R'_{12} \simeq r_{\pi_5} = 25 \text{ K}\Omega \quad R'_{d2} = 488,37 \text{ K}\Omega \quad (7.286)$$

$$A_{d1} = 122,09 \quad (7.287)$$

La ganancia de la segunda etapa es la correspondiente a la del seguidor de emisor:

$$A_{d2} = \frac{v_{o2}}{v_{o1}} = \frac{(\beta + 1) \cdot R'_{12}}{r_{\pi_{11}} + (\beta + 1) \cdot R'_{12}} \simeq 0,96 \quad (7.288)$$

Mientras que la última etapa posee la ganancia típica de una etapa en emisor común en donde la resistencia de colector se ha sustituido por la carga activa Q_6 :

$$A_{d3} = \frac{v_o}{v_{o2}} = -g_{m5} \cdot (r_{o5} \parallel r_{o6}) = -920 \quad (7.289)$$

Donde las resistencias de salida y la transconductancia g_{m5} valen:

$$g_{m5} = \frac{I_{C5}}{V_T} = 4 \text{ mA/V} \quad r_{o5} = \frac{|V_{A5}|}{I_{C5}} = 1 \text{ M}\Omega \quad (7.290)$$

$$r_{o6} = \frac{|V_{A6}|}{I_{D6}} = 300 \text{ K}\Omega$$

Así la ganancia diferencial total vale:

$$A_d = A_{d1} \cdot A_{d2} \cdot A_{d3} = -107829,8 \quad A_d(\text{dB}) = 20 \cdot \log |A_d| = 100,65 \quad (7.291)$$

6. Calcule el rango en modo común del amplificador.

Solución:

La tensión mínima viene limitada por la salida de la región de *pinch-off* de Q_1 y Q_2 , la cual se da cuando no se cumple:

$$V_{SD2} > V_{SG2} + V_{T2} \rightarrow V_{G2} > V_{D2} + V_{T2} \quad (7.292)$$

$$V_{G2} = V_{CM_{min}} > [-V_{SS} + V_{BE11} + V_{BE5}] + V_{T2} = -2,1 \text{ V} \quad (7.293)$$

Por contra, la tensión máxima viene limitada por la condición de *pinch-off* de Q_7 :

$$V_{G7} = V_{DD} - V_{SG7} > V_{D7} + V_{T7} = V_{CM} + V_{SG2} + V_{T7} \quad (7.294)$$

Con lo que:

$$V_{CM_{max}} < V_{DD} - V_{SG7} - V_{SG2} - V_{T7} = 0,82 \text{ V} \quad (7.295)$$

7. Calcule el rango de la tensión de salida del amplificador.

Solución:

La tensión de salida máxima se encuentra limitada por Q_6 , del modo:

$$V_{SD_6} = V_{DD} - V_o > V_{SG_6} + V_{T_6} \quad (7.296)$$

Por lo que:

$$V_{o_{max}} < V_{DD} - V_{SG_6} - V_{T_6} = 2,22 \text{ V} \quad (7.297)$$

La tensión mínima, en cambio, se encuentra determinada por la entrada en saturación de Q_5 :

$$V_{CB_5} = V_o - [-V_{SS} + V_{BE_5}] > 0 \rightarrow V_{o_{min}} > -V_{SS} + V_{BE_5} = -1,8 \text{ V} \quad (7.298)$$

Si, se considera la condición de saturación menos restrictiva de $V_{CE} > V_{CE(sat)} = 0,2 \text{ V}$, se tendría que:

$$V_{o_{min}} > -V_{SS} + V_{CE_{sat}} \simeq -2,3 \text{ V} \quad (7.299)$$

Esto indica que el amplificador maximiza muy bien a la salida el uso del rango de tensiones de la alimentación (de 2.5 a -2.5 Voltios).

A

Teorema de Barttlet

El teorema de Barttlet se aplica a redes simétricas con objeto de simplificar su estudio analizando sólo la mitad de las mismas. Si se considera una red N simétrica, tanto física como eléctricamente, se puede establecer un eje de simetría que la divide en dos partes iguales (figura A.1). La manera de separar estas dos subredes $\frac{N}{2}$ iguales depende de las entradas v_1 y v_2 .

- Entradas en modo común: $v_1 = v_2$

En este caso todas las corrientes que circulan por los nudos 1 a n son nulas, con lo que si se cortan las conexiones entre las dos subredes $\frac{N}{2}$ no se altera el funcionamiento del circuito (figura A.2).

- Entradas en modo simétrico o diferencial: $v_1 = -v_2$

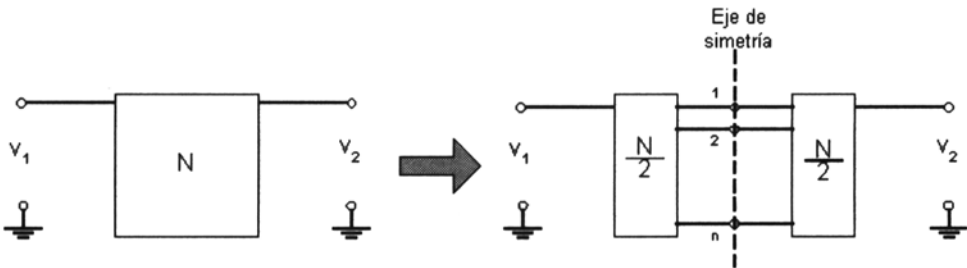


Figura A.1: Red simétrica

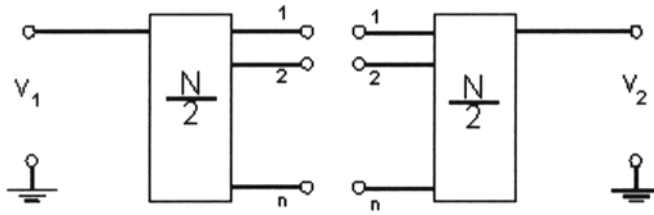


Figura A.2: Subredes con entradas en modo común

En este caso las corrientes que circulan por las dos subredes $\frac{N}{2}$ son iguales pero de signo contrario, con lo que las tensiones en los nudos 1 a n son cero. Por este motivo se pueden considerar estos nudos cortocircuitados sin modificar el funcionamiento del circuito (figura A.3).

Mediante un ejemplo sencillo de circuito simétrico se muestra que, las transformaciones descritas, relacionadas con el modo de las entradas, no afectan al funcionamiento del mismo. En la figura A.4 se muestra cómo en una red resistiva pura con un claro eje de simetría, si las entradas están en modo común, no circula corriente entre las dos subredes, y si las entradas están en modo diferencial, la tensión en el nodo de unión de las subredes es 0 porque no pasa corriente.

El teorema de Bartlett se puede aplicar al amplificador diferencial para simplificar el análisis en alterna del mismo de la siguiente manera:

1. Eje de simetría. Separar el circuito en dos partes iguales estableciendo el eje de simetría del mismo.

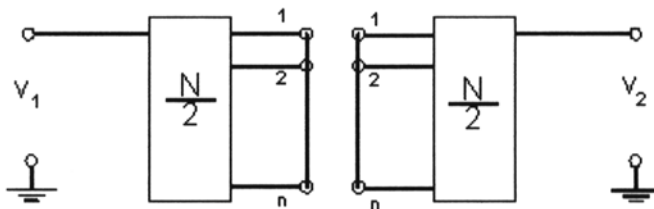


Figura A.3: Subredes con entradas en modo diferencial

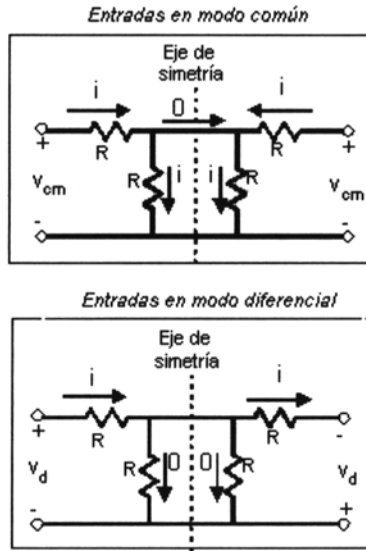


Figura A.4: Ejemplo de circuito simétrico

2. Modo de entrada del diferencial. Analizar el modo de las entradas del diferencial para ver cómo separar las dos partes del amplificador, de manera que basta con analizar una de las partes.
 - Modo común: $v_1 = v_2 = v_{cm}$. Cortar las conexiones entre ambas partes
 - Modo asimétrico o diferencial: $v_1 - v_2 = v_d$. En este caso y para que sea posible aplicar el teorema de Bartlett, se considera que $v_1 = \frac{v_d}{2}$ y $v_2 = -\frac{v_d}{2}$, y se cortocircuitan las conexiones entre ambas partes.

Bibliografía

- G.L. Araujo, *Introducción a la teoría de los semiconductores*, Servicio de Publicaciones de la ETSI Telecomunicación de Madrid: Madrid, 1986
- R.L. Boylestad y L. Nashelsky, *Electrónica: teoría de circuitos*, Prentice Hall Iberoamericana: México, 1997
- E. Muñoz Merino (Coord.), *Circuitos electrónicos*, Vol. I y II, Servicio de Publicaciones de la ETSI Telecomunicación de Madrid: Madrid, 1986
- D. L. Schilling y C. Belove, *Circuitos electrónicos: discretos e integrados*, McGraw-Hill: Madrid, 1993
- M.N. Horenstein, *Microelectrónica: circuitos y dispositivos*, Prentice Hall Iberoamericana: México, 1997
- P.R. Gray y R.G. Meyer, *Analysis and design of analog integrated circuits*, John Wiley & Sons: Singapore, 1984
- A.S. Sedra y K.C. Smith, *Microelectronics circuits*, Oxford University Press: Nueva York, 1998
- A.S. Sedra y K.C. Smith, *Circuitos microelectrónicos*, Oxford University Press: México, 2000

La presente obra está dirigida a estudiantes de ingeniería, y trata de introducir al lector en los fundamentos de la electrónica analógica, analizando componentes básicos, como el diodo o distintos tipos de transistores, y estudiando configuraciones de amplificación multietapa y diferenciales.

Dado el fuerte carácter introductorio que impregnan toda la obra, la teoría tiene un peso muy importante en la misma. Difícilmente se puede llevar a cabo el diseño o implementación de un circuito electrónico analógico si no se domina con claridad el funcionamiento de cada uno de los componentes. Estos cimientos teóricos son los que trata de afianzar este texto.

Sin embargo, este carácter teórico no implica que el texto no sea de aplicación. Precisamente son estos conceptos teóricos los que dan a la obra su sentido práctico, que surge al proporcionar al lector métodos estructurados para el diseño y análisis de sistemas electrónicos analógicos básicos. Este carácter práctico se refuerza especialmente en los estudios de los amplificadores multietapa y diferencial

ISBN 84-7496-978-6

